

Libros de **Cátedra**

# LTSPICE

Análisis de circuitos y dispositivos electrónicos

Mónica Liliana González

FACULTAD DE  
INGENIERÍA

e  
exactas

Edulp  
Editorial  
de la Universidad  
de La Plata



UNIVERSIDAD  
NACIONAL  
DE LA PLATA

# **LTSPICE**

## **ANÁLISIS DE CIRCUITOS Y DISPOSITIVOS ELECTRÓNICOS**

Mónica Liliana González

Facultad de Ingeniería



UNIVERSIDAD  
NACIONAL  
DE LA PLATA



# Índice

<b>Introducción</b>	<b>4</b>
<b>Capítulo 1</b>	<b>12</b>
Introducción a LTspice XVII. Guía básica de uso	
<b>Capítulo 2</b>	<b>38</b>
LTspice IV. Componentes y tipos de análisis	
<b>Capítulo 3</b>	<b>75</b>
Análisis de circuitos eléctricos	
<b>Capítulo 4</b>	<b>100</b>
Diodo	
<b>Capítulo 5</b>	<b>151</b>
Transistor bipolar de unión	
<b>Capítulo 6</b>	<b>196</b>
Transistores de efecto de campo JFET y MOSFET	
<b>Bibliografía</b>	<b>224</b>
<b>La autora</b>	<b>225</b>

# INTRODUCCIÓN

El propósito de este texto es presentar al simulador LTspice XVII (LTspice IV, en versión anterior) como herramienta para el análisis y simulación de dispositivos y circuitos eléctricos y electrónicos. Si bien, como veremos a continuación, se encuentra una amplia variedad de programas similares, la elección de LTSpice XVII reside en su facilidad de uso y, fundamentalmente, por ser de versión completa y de acceso libre. Actualmente, la utilización de algún programa de simulación acompaña al estudio tanto de los dispositivos electrónicos como del análisis de cualquier circuito. El enfoque del texto está orientado a obtener un uso básico del programa analizando al mismo tiempo características de dispositivos electrónicos, dejando al lector profundizar en el conocimiento del programa según sus necesidades.

LTspice XVII es un simulador SPICE de alto rendimiento en el que pueden armarse diagramas esquemáticos de los circuitos para luego simular su funcionamiento en diferentes condiciones de operación. Este software de simulación es distribuido por el fabricante de componentes electrónicos Linear Technology y se descarga de la página web del fabricante (<http://www.linear.com/>). Corre bajo sistema operativo Windows 7, 8 y 10. Como una ventaja sustancial LTspice XVII es un software de descarga gratuita sin costo de licencia, que se presenta como una herramienta muy valiosa para el diseñador electrónico. LTspice XVII posee un visor en tiempo real de la forma de onda del circuito bajo ensayo. Este instrumento virtual similar a un osciloscopio muestra los resultados obtenidos de la simulación, tensión, corriente, fase, etc. Es de fácil instalación y no posee limitaciones respecto al número de componentes o nodos de un circuito, como sucede con otras versiones de programas similares en versiones demostrativas.

La base del programa LTspiceXVII se encuentra en el software denominado SPICE (**S**imulation **P**rogram with **I**ntegrated **C**ircuit **E**mphasis). Es un programa de simulación para circuitos y dispositivos electrónicos que permite evaluar el funcionamiento de un circuito antes de realizar un prototipo del mismo. Esta posibilidad permite reducir errores, costos y mejorar la performance de cualquier diseño. Con el entorno de simulación SPICE se pueden realizar diversos tipos de análisis sobre el circuito y sus componentes: análisis temporal, en frecuencia, determinación del punto de operación de reposo, análisis de Fourier, evaluación de los efectos de ruido, optimización de parámetros, etc.

Históricamente, SPICE surge de la evolución del programa CANCEER desarrollado en la Universidad de Berkeley, California, a mediados de la década de 1960. Utilizando a este como base se desarrolló a principios de 1970 el programa SPICE. Hacia mediados de 1970 aparece SPICE2 como una versión mejorada, base de la mayoría de las versiones actuales del programa. El estándar SPICE es de dominio público y a partir de él se han desarrollado numerosas versiones comerciales, algunas de ellas con acceso libre y gratuito. Por ejemplo PSPICE, utilizado en las computadoras personales, maneja los algoritmos de SPICE2 y actualmente es un estándar en la simulación de circuitos adoptado por distintas empresas para generar sus propios entornos de simulación. Con el agregado de un software que permite la edición del esquema circuital (Schematics) se constituye en una poderosa herramienta tanto para un uso profesional como académico. En este último caso se presentan versiones demostrativas gratuitas para el estudiante (versiones “demo”) que, aunque limitadas, permiten el aprendizaje de la herramienta en forma completa. La forma de trabajo con SPICE, en cualquiera de sus versiones modernas, es similar a la que resultaría del montaje del circuito para una prueba de funcionamiento en laboratorio, una vez que se ha completado el diseño en papel. La Figura I.1 muestra un diagrama de bloques que describe brevemente la forma de trabajo. Una vez desarrollado el diseño del circuito se crea con el programa un esquema de trabajo seleccionando los componentes junto con sus valores y realizando las conexiones eléctricas entre ellos. Luego se agregan las fuentes de alimentación y excitación necesarias, se inicializan los parámetros y se colocan los puntos de prueba que, a través de resultados numéricos o gráficos, indicarán el funcionamiento del circuito proyectado. En el caso de obtener resultados disimiles con los esperados se realizará una revisión del proyecto que volverá a ser simulado, resultando un ahorro en tiempo y costo.

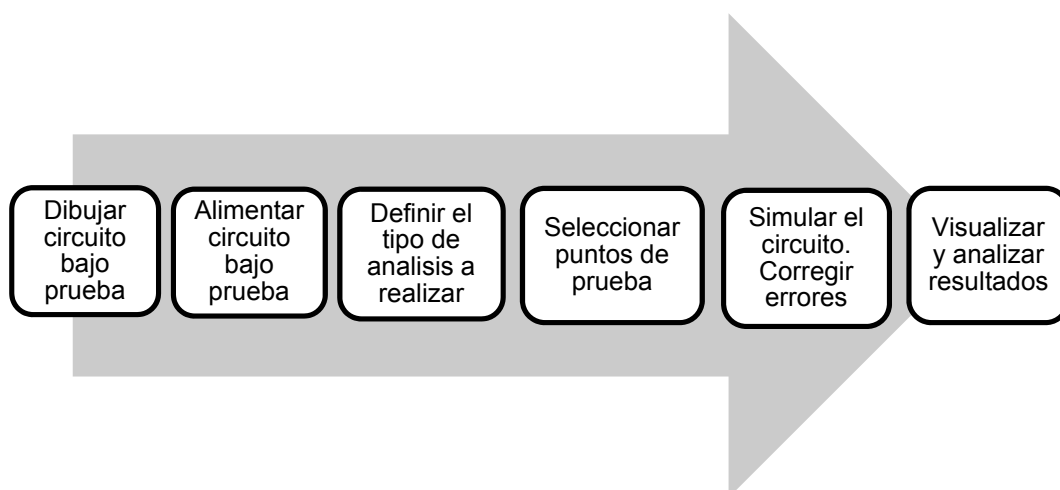


Figura I.1: diagrama en bloques del funcionamiento básico

Desde el punto de vista del funcionamiento interno del programa el diagrama anterior se corresponde a los siguientes bloques, Figura 1.2.



Figura 1.2: diagrama de funcionamiento interno

El bloque Entrada lee el archivo de entrada, construye una estructura de datos que representa al circuito y realiza un análisis topológico del mismo para encontrar errores. El bloque Setup construye un sistema de punteros que usará luego el bloque Análisis. El bloque Análisis es el bloque principal para el cálculo; realiza todos los análisis pedidos por el usuario y pasa los resultados al archivo de Salida para su presentación.

La eficiencia y precisión del programa están determinadas por los algoritmos implementados en el bloque Análisis. El propósito principal de este bloque es encontrar una solución numérica de la representación matemática del circuito. La transformación desde el circuito físico al sistema matemático de ecuaciones se realiza representando cada elemento circuital por un modelo matemático e imponiendo el cumplimiento de las leyes de Kirchhoff al sistema. En general, el sistema de ecuaciones resultante puede escribirse:

$$F(x, x', t) = 0$$

F es un operador no lineal, x es el vector desconocido de variables del circuito (corrientes y tensiones), x' es la derivada en el tiempo de x y t es el tiempo. De acuerdo a las condiciones del circuito se obtendrá la solución. Por ejemplo, en un análisis de corriente continua la derivada temporal valdrá cero ( $x' = 0$ ), y la ecuación anterior se reducirá a un conjunto de ecuaciones no lineales que pueden ser resueltas por métodos iterativos.

Para generar las ecuaciones circuitales se utiliza una técnica llamada análisis nodal modificado (MNA). Este es un método más sofisticado derivado del análisis nodal. En el método de análisis nodal las tensiones en los nodos son las variables desconocidas y la solución debe satisfacer siempre leyes de Kirchhoff. Por ello, el sistema de ecuaciones es generado escribiendo:

$$Y \cdot V = I$$

Y es la matriz de admitancia, V el vector de tensiones nodales e I es el llamado vector excitación (corriente). Para un circuito lineal (resistores y fuentes independientes), Y e I se construyen aplicando las siguientes reglas:  $y_{kk}$  es la suma de todas las conductancias conectadas al nodo k,  $y_{km}$  es la suma, cambiada de signo, de todas las conductancias conectadas entre los nodos k y m.  $I_k$  es la suma de todas las corrientes independientes que fluyen hacia el nodo k.

Existen varias versiones comerciales desarrolladas por distintas empresas; se han seleccionado algunas para ser presentadas aquí. En todos los casos, se ha tenido en cuenta para

la selección las características consideradas como más importantes para el uso como software educativo, que se describen a continuación.

- **Instalación y uso**

La instalación del programa deberá ser sencilla y rápida, sin necesidad de ser un usuario experimentado. En general, esto se logra con programas del tipo autoejecutables, que no necesitan configuraciones complicadas. También es importante que exista la posibilidad de desinstalar fácilmente el recurso cuando sea necesario. La presencia de iconos de acción (retroceso, avance) adecuadamente ubicados permitirá la acción de navegación entre páginas evitando caminos cerrados o sin retorno. La presencia de un sistema de ayuda on-line permitirá solucionar cualquier duda que pudiera presentarse.

- **Versiones evaluativas**

Uno de los criterios adoptados para la selección de los programas de simulación es la disponibilidad de versiones gratuitas, demos o libres. La mayoría de los programas se presentan en versiones comerciales con licencia, ya que están desarrollados para un fin profesional más que educativo. Sin embargo, se pueden obtener versiones evaluativas (demos) reducidas, o versiones completas con límite de tiempo de 30 días, suficientes para el entrenamiento de alumnos en experiencias de laboratorio básicas. Existen versiones de costo más reducido para un uso académico o estudiantil.

- **Interfaz gráfica**

El concepto de interfaz de usuario refiere al espacio que media la relación de un sujeto y la computadora o sistema interactivo, posibilitando la interacción entre ambos. En tanto que la interfaz gráfica de usuario corresponde a un tipo de interfaz que usa metáforas visuales y signos gráficos como paradigma interactivo entre la persona y la computadora. Dado que la interfaz gráfica es el medio de comunicación entre el programa y el usuario debe ser de fácil manejo y diseño atractivo, intuitiva y no requerir mayor tiempo de aprendizaje.

La mayoría de los programas seleccionados presentan una interfaz gráfica sencilla con iconografía similar al entorno de Windows; de esta forma muchas de las funciones no necesitan aprendizaje específico porque son ya conocidas por el usuario.

- **Representación de modelos. Variación de parámetros**

En los tipos de software que se describirán el usuario no construye el modelo por lo cual, aunque sea de gran complejidad matemática, esta característica será transparente para el usuario, disminuyendo el tiempo de aprendizaje. Es importante contar con la posibilidad de modificar los valores de los parámetros de la simulación para observar los efectos sobre las salidas. Esta acción

se puede realizar modificando valores numéricos o a través de una barra de desplazamiento colocada en los componentes.

- **Salidas gráficas y numéricas**

El formato de los datos de salida es fundamental para que el usuario obtenga una visión clara de los resultados obtenidos de la simulación y pueda contrastarlos con los esperables desde los fundamentos teóricos. La salida gráfica debe permitir la configuración de la forma del gráfico, escalas, ejes, colores, etc.

Algunos de los entornos de simulación presentados permiten incorporar simulaciones de aparatos e instrumentos de medida, tanto como la posibilidad de usar la propia computadora como instrumento de medición, almacenando los datos obtenidos en distintos tipos de formato para su posterior procesamiento. Este tipo de recurso, muy utilizado en ambientes científico-tecnológicos se denomina instrumentación virtual. Es un recurso de gran poder formativo, ya que permite al alumno realizar prácticas sobre instrumentos aprendiendo el manejo de los mismos sin perjuicio para el instrumento. Los resultados se observan como datos numéricos o gráficos sobre la pantalla de los instrumentos virtuales.

- **Creación de bibliotecas de modelos**

Es una posibilidad muy interesante para los usuarios crear sus propios modelos a partir de la generación de bloques funcionales y almacenarlos en librerías propias, las cuales pueden compartirse con otros usuarios a través de Internet. Este tipo de recursos depende de cada programa de simulación, por lo que en general se desarrollan en el lenguaje propio del programa.

El siguiente cuadro muestra las características de algunos programas seleccionados. En el caso de las versiones Demo los programas se encuentran reducidos en el número de componentes a utilizar, pero son suficientes para iniciar al usuario en el uso y ejecución de las simulaciones.



Software	Sistema Operativo	Licencia	Nivel	Instrumentos virtuales
LTSpice XVII	Windows7/8/10	Versión libre	Medio	No
TopSpice 8	Windows 7/8/10	Si/ Demo	Medio	No
TINA 10	Windows	Si/ Prueba 30 días	Medio	Si
Microcap 11	Windows 7/8/10	Si/ Demo	Medio	No
Cadence 16.6	Windows	Si/ Demo	Medio, Avanzado	No
Multisim 14	Windows 7/8	Si/ Prueba 30 días	Medio, Avanzado	Si
CircuitLab	Windows	On-line	Básico	No
ICAP/4	Windows 7/8/10	Si/ Demo	Medio, Avanzado	No
Visual Spice	Windows	Si/ Demo	Medio, Avanzado	No
AIM-Spice	Windows	Si/ Demo	Medio, Avanzado	No
SIMetrix	Windows	Si/ Demo	Básico	No

Se realizará una breve referencia de los programas más significativos, analizando específicamente el software LTSpice XVII en los siguientes capítulos.

#### **TopSpice 8** (<http://penzar.com/topspice/demo.php>)

Es un paquete de simulación de circuitos basado en el estándar SPICE. Posee una interfaz fácil de usar. Los comandos de simulación se especifican por medio de un menú de opciones muy amigable. Tiene una extensa librería de componentes y una resolución gráfica aceptable. Es apropiado para su uso en laboratorios virtuales aunque no posee instrumentación virtual. La versión evaluativa (demo) está limitada pero es suficiente para desarrollar ejemplos básicos.

#### **TINA 10** ([es.tina.com/](http://es.tina.com/))

Es un paquete de programas para analizar, diseñar y probar circuitos en tiempo real. El editor de esquemas admite diseños jerárquicos complejos. Puede analizar circuitos de RF, de comunicación, optoelectrónicos, y probar y depurar aplicaciones de microcontroladores. Es sencillo de usar, posee una interfaz gráfica amigable y buena presentación de resultados de la simulación, incluyendo la posibilidad de utilizar instrumentos virtuales. Mediante un hardware opcional TINALab II, con conexión USB permite convertir a la computadora en un instrumento multifunción de prueba y medición.

#### **Microcap11** ([www.spectrum-soft.com/](http://www.spectrum-soft.com/))

Es un editor esquemático de circuitos y simulador mixto analógico/digital que proporciona un esquema interactivo que permite simular el ambiente de desarrollo de circuitos. Desde su

lanzamiento en 1982, este software no ha dejado de ampliarse y mejorarse. Micro-Cap11, combina una interfaz moderna e intuitiva con robustos algoritmos numéricos para producir muy buenas simulaciones con facilidad de uso. La interfaz gráfica es sencilla y fácil de usar. Utiliza modelos SPICE para el modelado de los componentes. Posee detección de errores y mensajes de ayuda.

**Cadence 16.6** (<https://www.cadence.com>)

Es un paquete de programas donde el usuario trabaja creando proyectos. El circuito a probar se genera a partir de un editor de esquemas mediante una interfaz gráfica basada en los símbolos de los componentes, seleccionados de bibliotecas de modelos y de fabricantes de componentes. Una vez finalizado el esquema del circuito se puede realizar un chequeo de las conexiones y colocar “puntas de prueba” para visualizar formas de onda de corrientes y tensiones en puntos elegidos del circuito. Los resultados de la simulación se visualizan con una excelente resolución gráfica y los resultados se pueden exportar a una base de datos de tipo Excel. La versión profesional (bajo licencia) permite simular circuitos con muchos más componentes y bibliotecas comerciales. El paquete se completa con ambientes que permiten la elaboración del diseño de la plaqueta sobre la cual se montará el circuito una vez finalizado el diseño. No tiene la posibilidad de simular instrumentos virtuales pero la calidad de los gráficos y la facilidad y flexibilidad de uso lo hacen muy adecuado para laboratorios virtuales.

**Multisim 14** (<http://www.ni.com/>)

Es una herramienta de simulación de circuitos analógicos y digitales muy poderosa. Se diferencia de Cadence 16.6 en la posibilidad de integrar al editor de esquemas varios instrumentos virtuales, dando a la simulación una mayor aproximación a un ambiente de laboratorio. Los resultados de la simulación pueden visualizarse por medio de distintos instrumentos virtuales: osciloscopio, trazador de curvas, multímetros, etc. Permite la interacción con otros paquetes de software más complejos y la realización de la plaqueta de montaje del circuito. Es un complemento de enorme valor para la comprensión profunda del funcionamiento de los circuitos y muy adecuado para la recreación de ambientes de laboratorio, especialmente en propuestas centradas en autoaprendizaje.

**CircuitLab** (<https://www.circuitlab.com/>)

Es un software on-line que permite dibujar circuitos y simular rápidamente sistemas analógicos y digitales. Es simple e intuitivo de usar, recomendado para usuarios poco experimentados.

**ICAP/4** (<http://www.intusoft.com/>)

Es un paquete de programas de simulación muy completo y usado en la industria para diseño, simulación, prueba y verificación de desarrollos. El ambiente de trabajo es muy amigable aunque no es recomendable su uso en usuarios poco experimentados. Posee una excelente calidad en gráficos y modelos de los componentes.

# CAPÍTULO 1

## Introducción a LTspice XVII

### Guía básica de uso

LTspiceXVII, para Windows 7, 8 o 10, es un software de simulación de circuitos y dispositivos electrónicos de licencia libre distribuida por la empresa Linear Technology (<http://www.linear.com/designtools/software/>). Se puede descargar desde la página principal de la empresa como un archivo ejecutable de fácil instalación que se inicia en forma automática aceptando el acuerdo de licencia. Una vez instalado se accede al programa a través de un icono de acceso directo creado en el escritorio de Windows.

#### Barra de herramientas

Al iniciar el programa se despliega la hoja de trabajo y se presenta la barra de herramientas que permite el acceso a las distintas opciones, Figura 1.1.

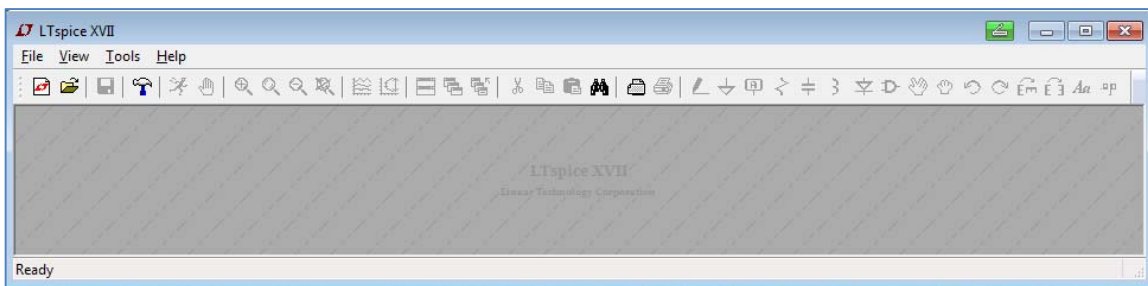


Figura 1.1: barra de herramientas

En el cuadro de la Figura 1.2 se describen los elementos presentes en la barra de herramientas.







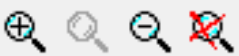













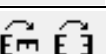


	Nueva hoja de trabajo donde se dibujará el esquema del circuito
	Abrir archivos guardados
	Guardar cambios
	Panel de control
	Simular
	Detener la simulación
	Opciones de zoom
	Opciones de pantalla
	Cortar, copiar, pegar, buscar
	Opciones de impresión
	Realizar el cableado del circuito. Se inicia haciendo clic en el botón izquierdo del <i>mouse</i> . Cada clic define un nuevo segmento de cable.
	Colocar el símbolo de tierra que corresponde al nodo 0 del circuito
	Especificar el nombre de un nodo elegido por el usuario
	Colocar un nuevo resistor sobre la hoja de trabajo
	Colocar un nuevo capacitor sobre la hoja de trabajo
	Colocar un nuevo inductor sobre la hoja de trabajo
	Colocar un nuevo diodo sobre la hoja de trabajo
	Colocar un nuevo componente sobre la hoja de trabajo. Abre una ventana que accede a la biblioteca de componentes
	Mover los componentes a una nueva ubicación
	Deshacer o rehacer el comando anterior
	Rotar o espejar los componentes
	Colocar texto sobre la hoja de trabajo. No tiene efecto sobre el comportamiento eléctrico del circuito.
	Colocar texto para establecer diferentes opciones de simulación, modelos, parámetros y distintos tipos de comandos válidos en


Figura 1.2: Descripción de elementos de la barra de herramientas

## Creando y simulando un circuito

Al abrir el programa se presenta la pantalla de la Figura 1.3.



Figura 1.3: Nueva hoja de trabajo

Accediendo al icono  se abrirá una nueva hoja de trabajo donde se creará el esquema del circuito, denominado esquemático, Figura 1.4.

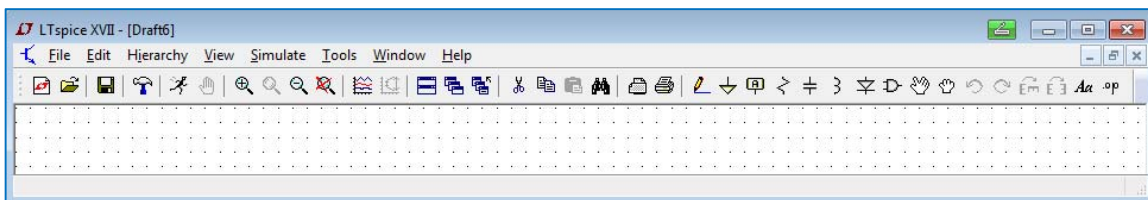


Figura 1.4: Pantalla de nueva hoja de trabajo

La opción *View* → *Show Grid* permite activar o desactivar una grilla que sirve de referencia para el dibujo del circuito, Figura 1.5. La opción *Zoom back* (lupa con signo menos) permite escalar el dibujo al tamaño deseado por el usuario.

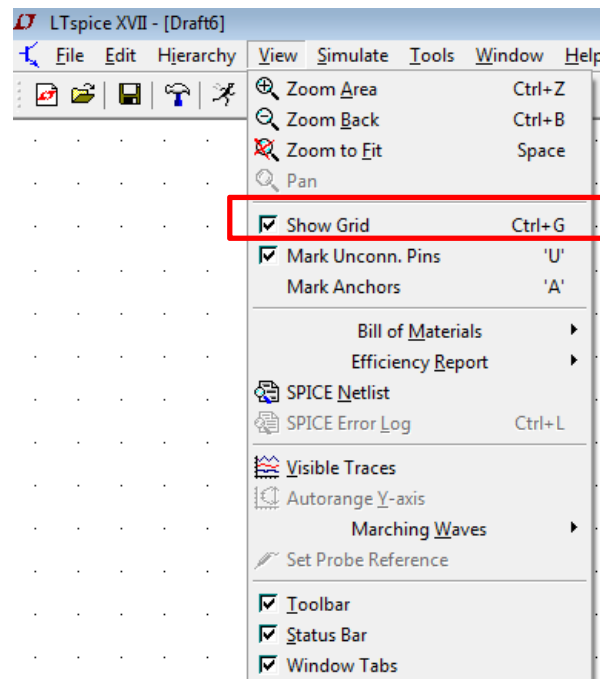


Figura 1.5: Activación de una grilla de dibujo

Al seleccionar *Edit* en la barra de herramientas se abre una ventana de acceso a las opciones del cuadro de la figura anterior incluyendo la opción *Draw* con opciones de dibujo sobre la hoja de trabajo, Figura 1.6.

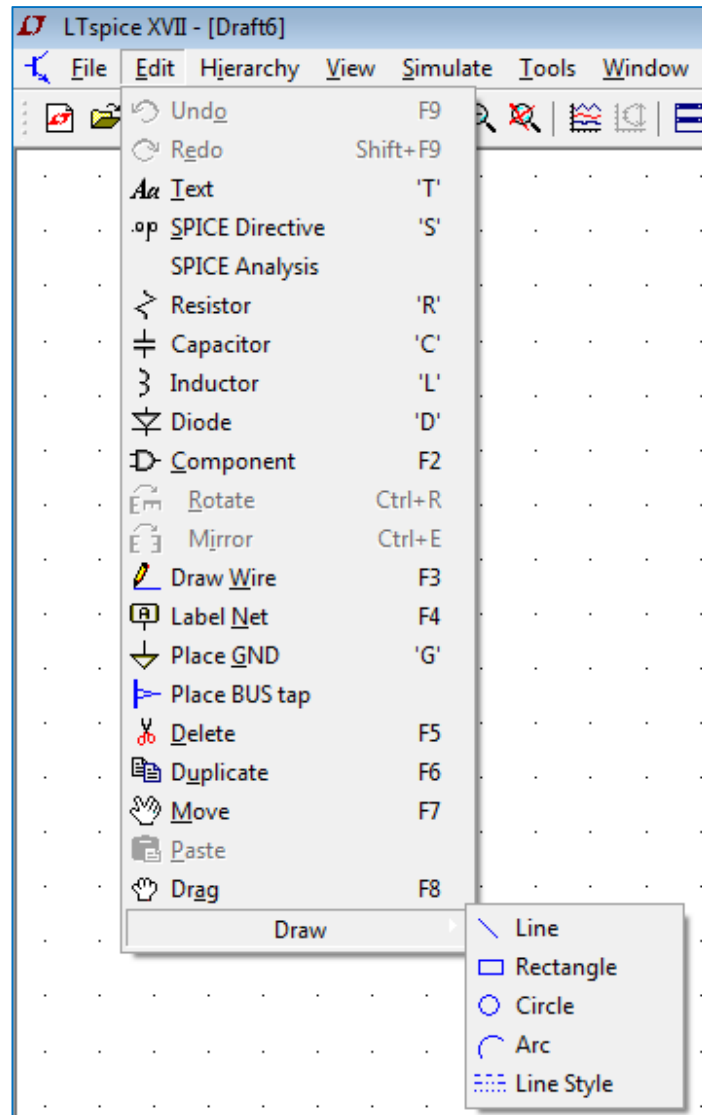



Figura 1.6: Ventana de edición

Para armar el circuito esquemático se deben seleccionar los componentes a utilizar. Resistores, capacitores, inductores y diodos se encuentran directamente utilizando el icono correspondiente en la barra de herramientas. La Figura 1.7 muestra la selección de un resistor . Para otro tipo de dispositivos se debe seleccionar la opción *Component*.

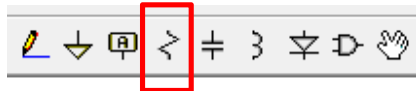



Figura 1.7: Selección de un resistor

Al seleccionar la opción *Component* , se abre una ventana de acceso a la base de datos de todos los componentes disponibles, Figura 1.8.

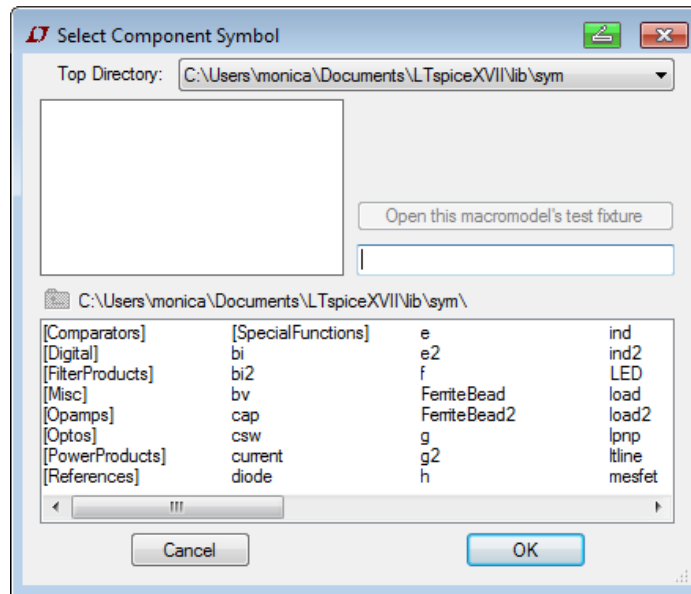


Figura 1.8: Selección de componentes en la librería del programa

Como ejemplo, al seleccionar un resistor se dibuja su símbolo en la hoja de trabajo, Figura 1.9. En la Figura 1.9, R1 indica el nombre dado por el programa al resistor y en R se colocará su valor.

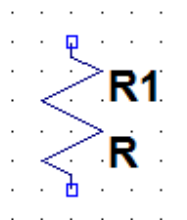


Figura 1.9: Selección de un resistor

Al posicionar el mouse sobre el componente aparece una mano, Figura 1.10.

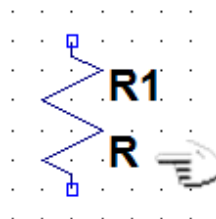


Figura 1.10: Selección de características del resistor



Haciendo clic en el botón izquierdo del mouse sobre la mano se abre una ventana que permite establecer el valor de la resistencia, opcionalmente su tolerancia y potencia, Figura 1.11. El botón *Select Resistor* abre otra pantalla con acceso a la base de datos de resistores ya existentes con una tolerancia del 1% y una potencia de 0.1 W.

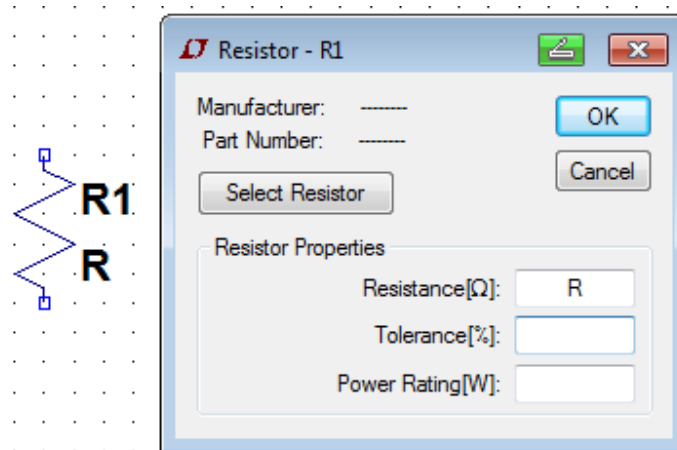


Figura 1.11: Asignación de datos del resistor

LTSpice XVII supone un sentido de la corriente que se visualiza al pasar el cursor por encima del terminal del componente y aparece en forma de pinza amperométrica, como puede verse en la Figura 1.12. La corriente será positiva o negativa si su sentido real coincide o no con el supuesto.

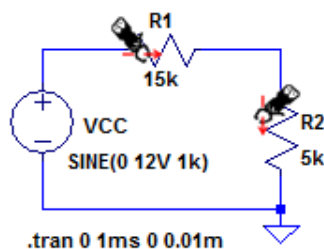



Figura 1.12: visualización de la corriente

Para analizar el circuito es importante colocar los estímulos adecuados, fuentes de tensión o corriente, tanto del tipo fuentes independientes o fuentes controladas. Hay distintos tipos de fuentes disponibles en LTSpice XVII compatibles con SPICE, cuyas características particulares se describirán con detalle en el próximo capítulo.

Para seleccionar una fuente, de tensión o corriente, como se explicó anteriormente, se utiliza la opción *Component*  de la barra de herramientas. Esta acción abre una ventana de acceso la base de datos de componentes como se mostró en la Figura 1.8. Por ejemplo, para seleccionar

una fuente de tensión, al hacer clic sobre el icono de componentes y abrir la ventana correspondiente se debe seleccionar la opción *voltage*, Figura 1.13. De esta forma se coloca una fuente independiente de tensión sobre la hoja de trabajo.

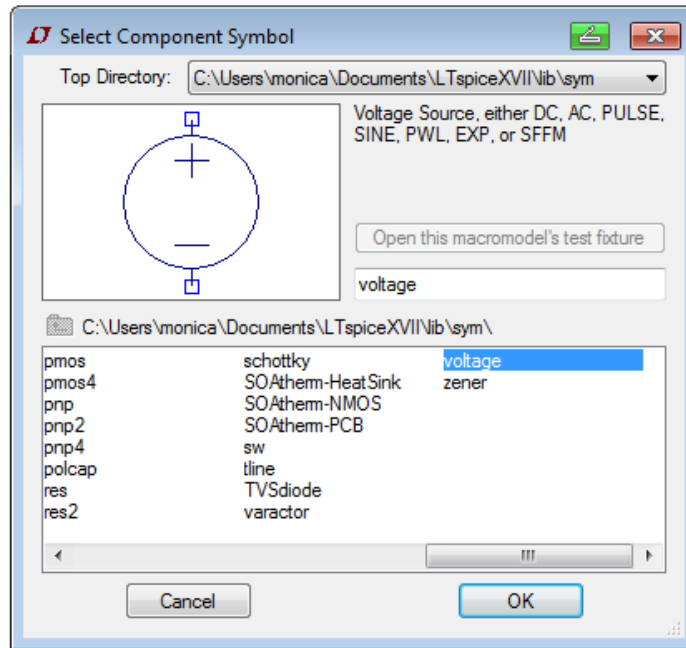


Figura 1.13: Selección de una fuente de tensión

Haciendo clic con el botón derecho del mouse sobre el símbolo de la fuente se abre una ventana que permite configurar la fuente como una batería, o con la opción *Advanced* se pueden configurar otras opciones como se muestra en la Figura 1.14. Las opciones que aparecen en la ventana cambiarán de acuerdo al tipo de fuente seleccionada.

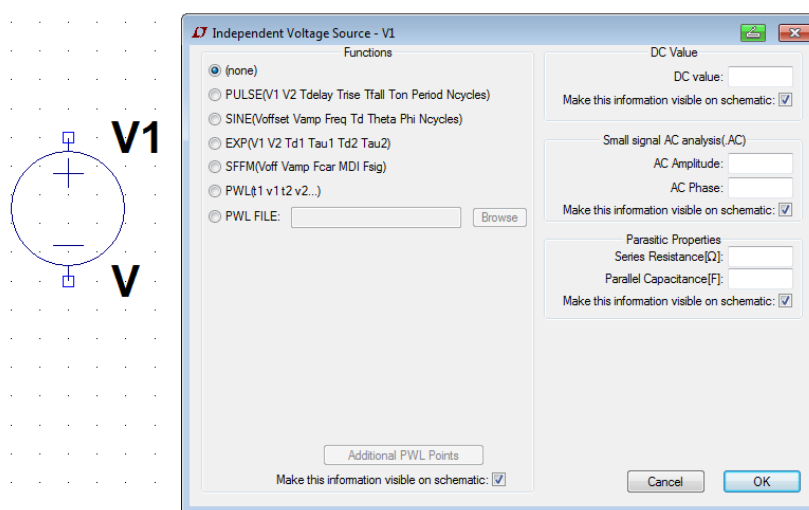


Figura 1.14: Selección del tipo de fuente de tensión

Se pueden configurar fuentes reales incorporando elementos parásitos: resistencia serie y capacitancia paralelo.

En forma similar se puede excitar el circuito con una fuente de corriente independiente. Para ello se accede al símbolo *current*, abriendo la ventana de selección del tipo de fuente, Figura 1.15.

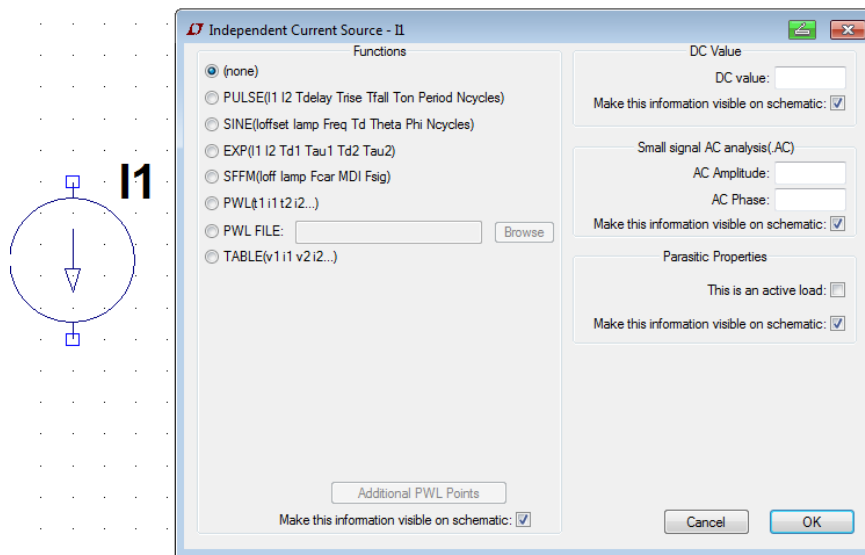




Figura 1.15: Selección del tipo de fuente de corriente

Una vez colocados los componentes se debe realizar el cableado y la colocación del terminal de tierra GND. Para realizar el cableado se selecciona el icono correspondiente en el menú de herramientas  y se realizan las conexiones utilizando el botón izquierdo del mouse. Cada clic define un nuevo segmento de cable. Haciendo clic en un segmento de cable existente se inicia un nuevo cableado. El terminal de tierra (*Ground*)  se coloca a partir de la selección del icono que lo representa en el menú de la barra de herramientas.

Una vez realizado el cableado del circuito se debe seleccionar el tipo de análisis a realizar sobre el circuito. Para ello, en la barra de herramientas se accede a *Simulate* → *Edit Simulation Cmd*, que abre una ventana con todos los tipos de análisis posibles de realizar, Figura 1.16. Hay cinco tipos de análisis posibles a seleccionar: Transient, AC Analysis, DC sweep, Noise, DC Transfer y DC op pnt. Según cada tipo de análisis elegido se abre una ventana donde se colocarán los datos necesarios para realizar cada análisis en particular.

Cada tipo de análisis se describirá en detalle en el próximo capítulo. Sin embargo, se realizará una breve descripción de los mismos con las características más importantes.

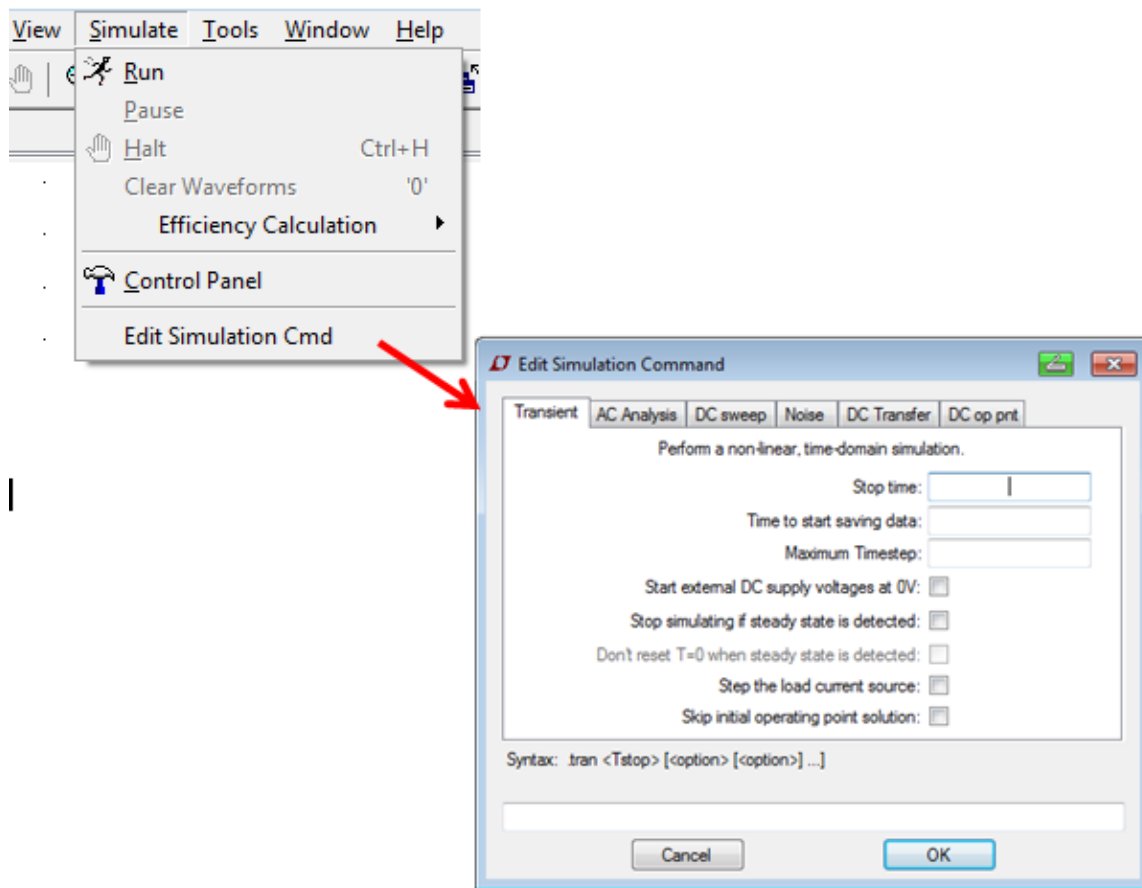


Figura 1.16: Selección del tipo de análisis

El análisis en el tiempo (*Transient*) representa el tiempo en el eje de abscisas, en tanto que, en el eje de ordenadas representa cualquiera de las variables eléctricas interpretadas por SPICE o una expresión matemática definida por el usuario.


El análisis en frecuencia (*AC Analysis*) permite obtener la magnitud y la fase de las variables seleccionadas en función de la frecuencia. Admite seleccionar la forma del análisis en: Octava, Década, Lineal o Lista.

El análisis de barrido en continua (*DC Sweep*) permite que una fuente de corriente continua pueda ser barrida en un rango de valores determinado obteniendo como respuesta la forma de una variable en función del barrido. El barrido puede realizarse en forma lineal, década, octava o lista de valores.

El análisis de ruido (*Noise*) realiza un análisis en función de la frecuencia del circuito permitiendo determinar la densidad espectral de ruido por raíz cuadrada de ancho de banda.

El análisis de transferencia en continua (*DC Transfer*) permite encontrar la función de transferencia de pequeña señal de un nodo de tensión o de un lazo de corriente debido a pequeñas variaciones de una fuente independiente.

El análisis de punto de operación en continua (*DC op pnt*) reemplaza todos los capacitores por circuitos abiertos y todos los inductores por cortocircuitos y calcula la solución de corriente continua para el circuito bajo análisis.

Definido el tipo de análisis, la opción *Run*  permite realizar la simulación del circuito. Si no hay errores, la pantalla se divide en dos partes: una que contiene el circuito bajo ensayo, y otra pantalla donde se visualizarán las formas de onda seleccionadas. Al posicionarnos en esta pantalla aparece la barra de herramientas para visualización de la formas de onda de la Figura 1.17.

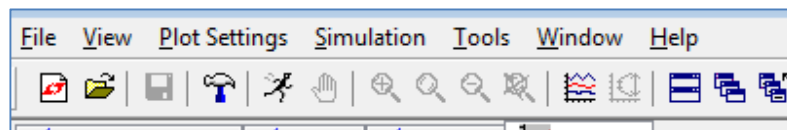


Figura 1.17: Barra de herramientas de gráficos

Seleccionando *Plot Settings* → *Visible Traces* se abre una ventana que permite seleccionar las formas de onda a visualizar así como realizar distintas operaciones matemáticas sobre las mismas, Figura 1.18.

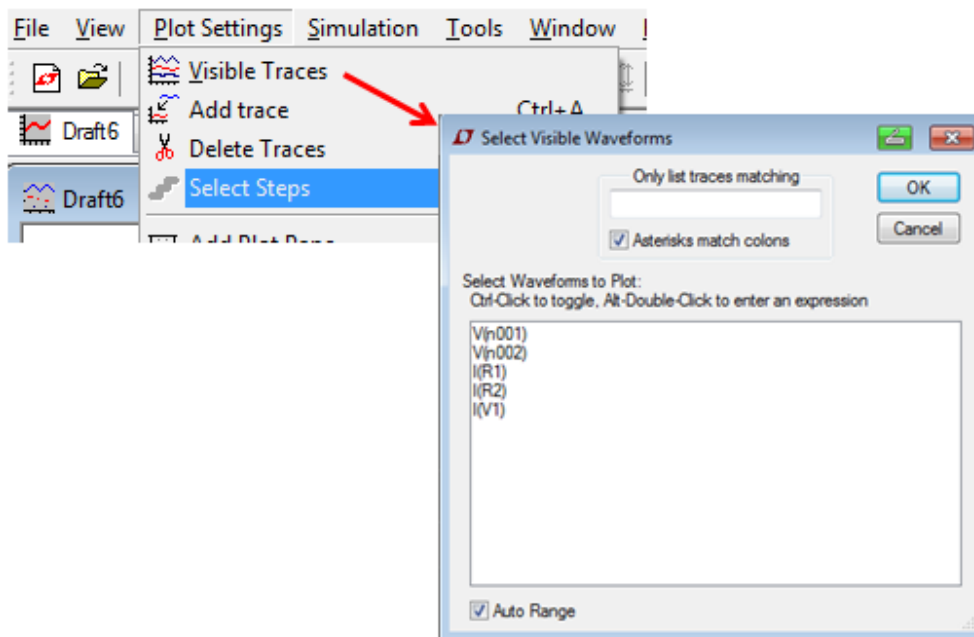


Figura 1.18: Selección de las formas de onda a visualizar

La Figura 1.19 muestra como ejemplo un circuito RLC serie excitado por un pulso de tensión. Sobre la hoja de trabajo se dibuja el circuito. La sentencia `.tran 0 0.5ms 0 0.01m` indica un análisis

en el tiempo (.tran) en el rango 0- 5 ms tomando un paso del tiempo de simulación de 0.01ms. La fuente de tensión nominada V1 es un pulso de amplitud 10 V.

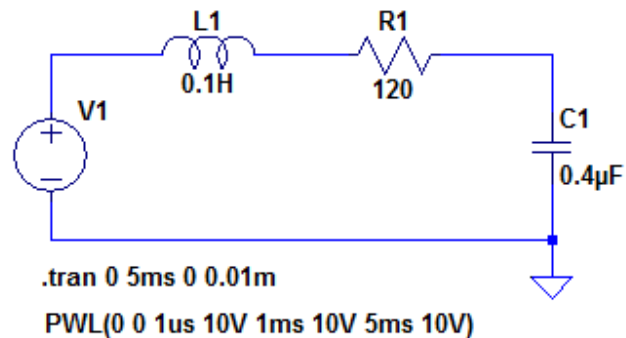


Figura 1.19: Ejemplo de circuito RLC serie

Luego de simular el circuito para obtener la visualización de las formas de onda se utiliza el mouse. Apuntando sobre un nodo aparece una punta de prueba de tensión de color rojo, Figura 1.20. Al hacer clic con el botón izquierdo se obtiene la forma de onda del nodo seleccionado respecto de tierra. Para obtener la tensión entre dos nodos se debe hacer clic en un nodo y manteniendo el clic, arrastrar hacia el otro nodo respecto del cual se pretende medir, Figura 1.21.

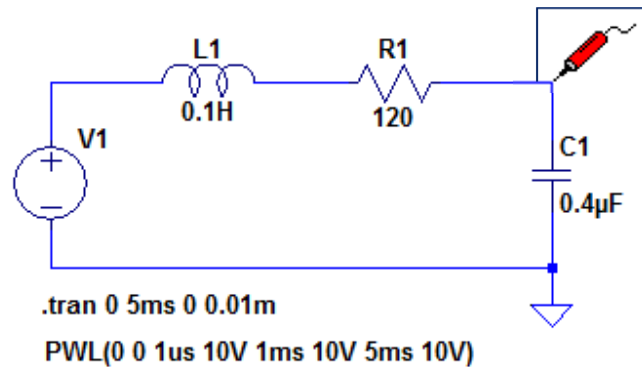


Figura 1.20: Punta de prueba de tensión en un nodo

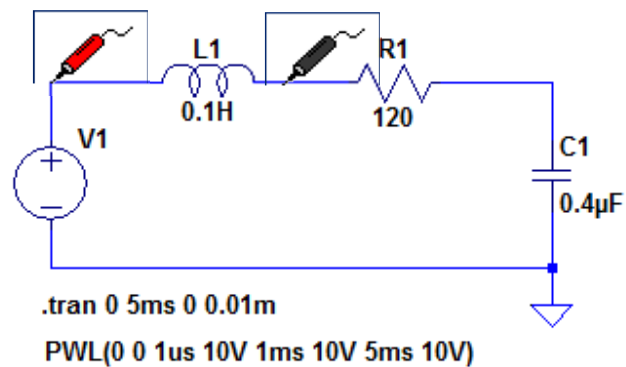


Figura 1.21: Tensión entre dos nodos

Si se coloca el cursor directamente sobre un componente aparece el icono de una sonda de corriente, Figura 1.22, permitiendo obtener la forma de onda de la corriente sobre el componente seleccionado. Para medir la corriente por un cable se debe hacer clic con el botón izquierdo del mouse sobre el cable mientras se mantiene presionada la tecla "Alt".

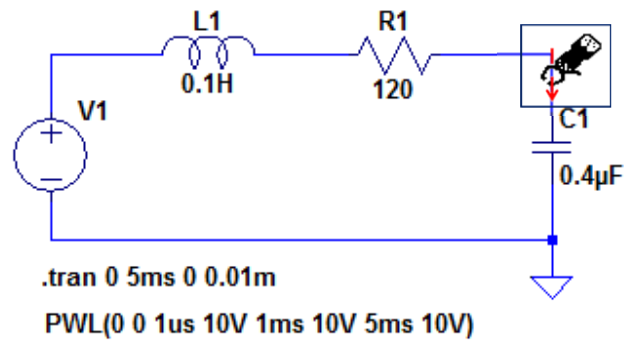


Figura 1.22: Sonda de corriente

Presionando "Alt" y haciendo clic izquierdo sobre un elemento se obtendrá la forma de onda de la potencia instantánea, Figura 1.23.

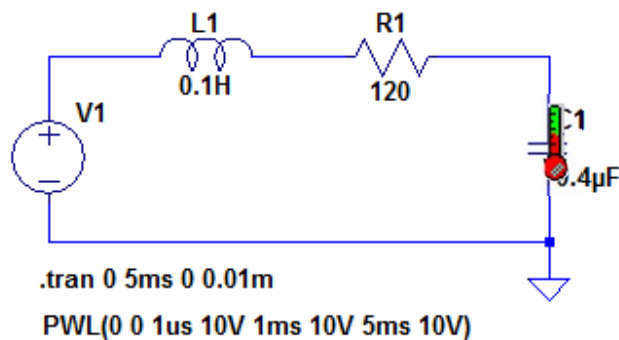


Figura 1.23: Potencia instantánea

Se pueden generar varias pantallas de visualización. En el menú *Plot Settings* se selecciona *Add Plot Pane*, Figura 1.24, generando una nueva ventana de visualización.

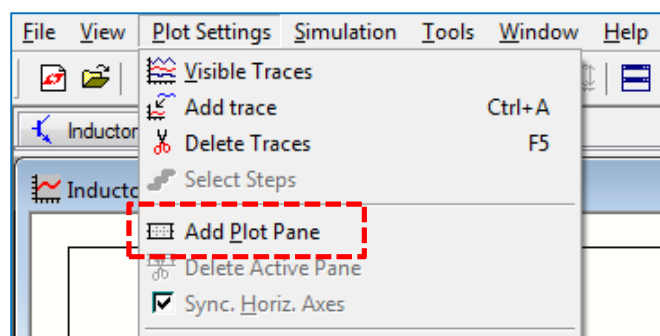


Figura 1.24: Selección del número de pantallas de visualización

La Figura 1.25 muestra un ejemplo de un circuito RL. El circuito se alimenta por una fuente senoidal de 10 V de amplitud y 1 KHz de frecuencia. Se propone un análisis en el tiempo (*.tran*) especificando un tiempo de simulación de 4 ms con un paso del tiempo de simulación de 0.01ms.

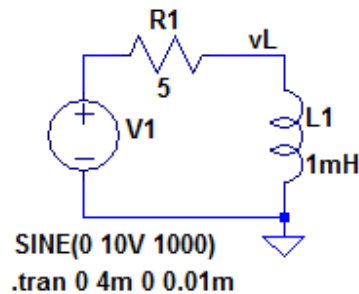


Figura 1.25: Ejemplo circuito RL

Una vez realizada la simulación (*Run*) se generan, con la opción *Plot Settings* → *Add Plot Pane*, dos pantallas que permiten observar las formas de onda de la tensión y de la corriente sobre el inductor L, Figura 1.26. Se observa un efecto transitorio inicial.

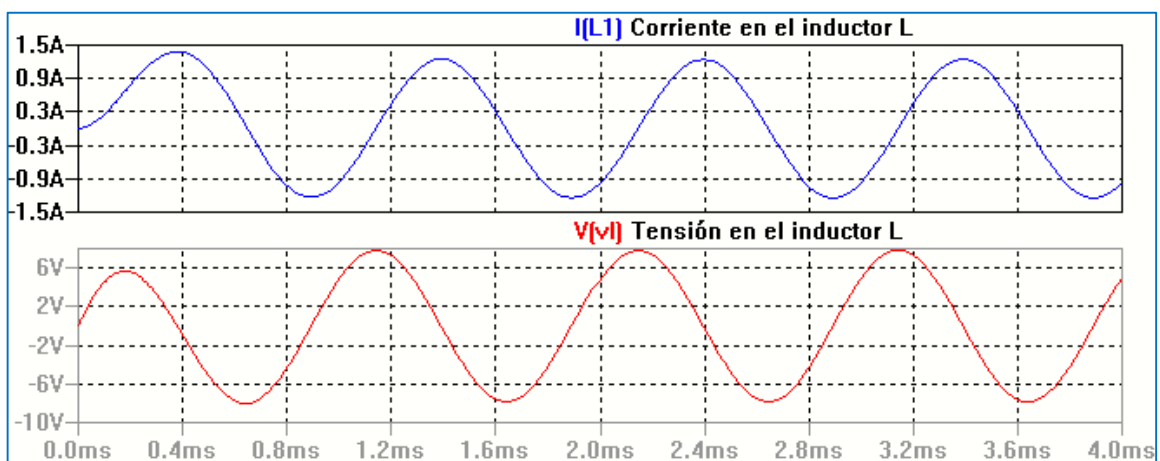


Figura 1.26: Corriente y tensión en el inductor en función del tiempo

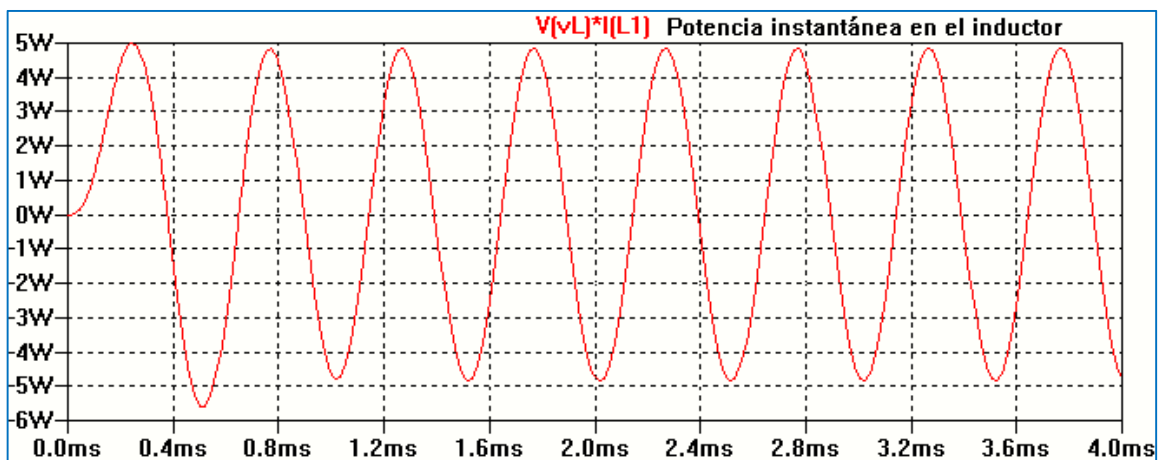


Figura 1.27: Potencia instantánea en el inductor en función del tiempo



Ejecutando "Alt + clic izquierdo" sobre el inductor se obtiene la forma de onda de la potencia instantánea, Figura 1.27.

En ocasiones es útil tener un listado de los trazos disponibles y poder visualizar algunos. En la pantalla de visualización de gráficos al seleccionar *Plot Settings* aparece la opción *Select Steps*. Haciendo clic sobre esta opción aparece la ventana *Select Displayed Steps*, con una lista de los trazos disponibles. Para visualizar uno concreto basta con seleccionarlo. Para visualizar varios se pueden ir seleccionándolos mediante clic izquierdo a la vez que mantenemos pulsado CTRL. El botón *Select All* permite seleccionar todos los trazos. Como ejemplo modificamos el circuito anterior haciendo que el valor del inductor L varíe: L= 1mH, L=10 mH y L=100 mH. La Figura 1.28 muestra el circuito a simular. Las sentencias necesarias para hacer este tipo de análisis se explican en capítulos posteriores. La Figura 1.29 muestra las pantallas para seleccionar de a una las formas de onda disponibles.

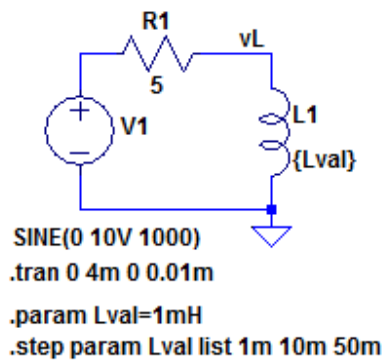


Figura 1.28: Circuito de ejemplo de simulación con L variable

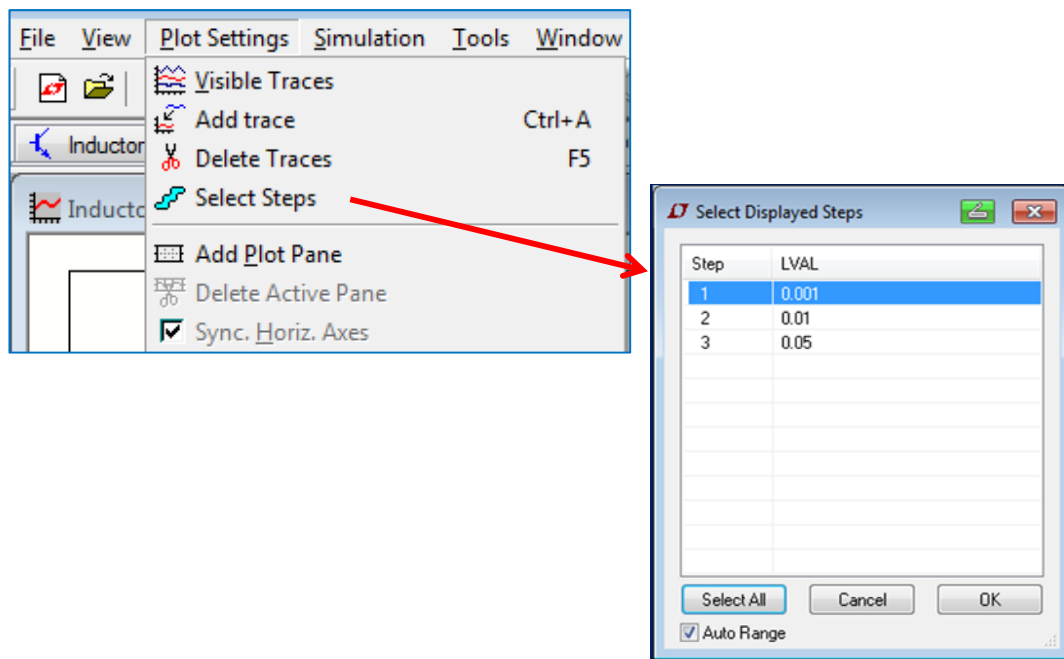


Figura 1.29: Selección de trazos con *Select Steps*

Otra opción es cambiar el color asignado a las formas de onda. Para ello, desde la barra de herramientas y entrando al menú *Tools* → *Colors Preferences* se configuran los colores utilizados para el trazado de gráficos, Figura 1.30.

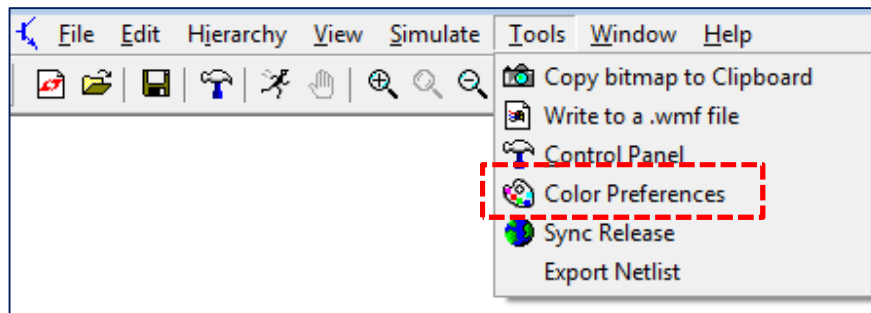


Figura 1.30: Elección de color de los trazos de gráficos

Haciendo clic en cada control deslizante (rojo, verde y azul) se ajustan los distintos colores según las preferencias del usuario, Figura 1.31.

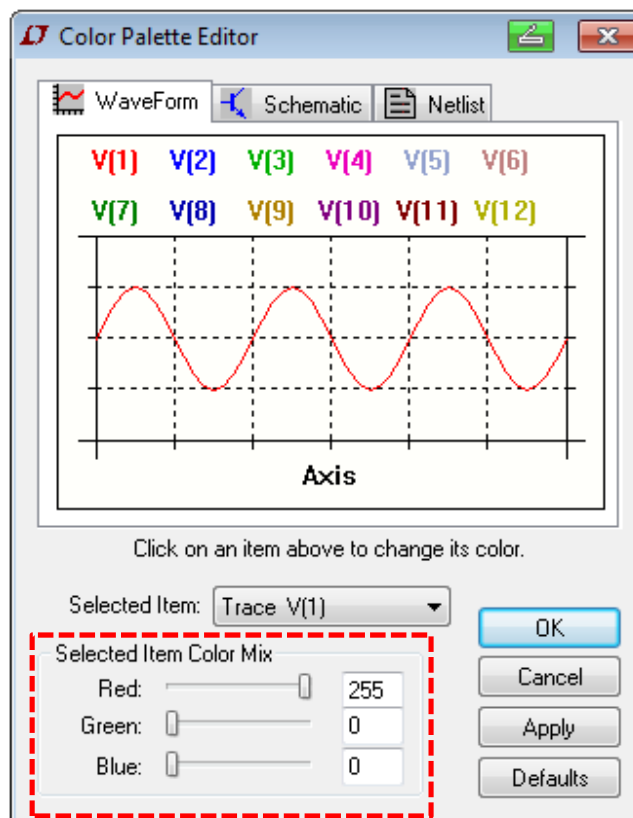


Figura 1.31: Elección del color de formas de onda de gráficos

También utilizando *Colors Preferences* se puede cambiar el color de fondo de pantalla. Se obtiene una pantalla en fondo blanco para visualización de las formas de onda seleccionando en la pantalla anterior la opción *Selected Item* → *Background* junto con la mezcla de colores indicada en la Figura 1.32.

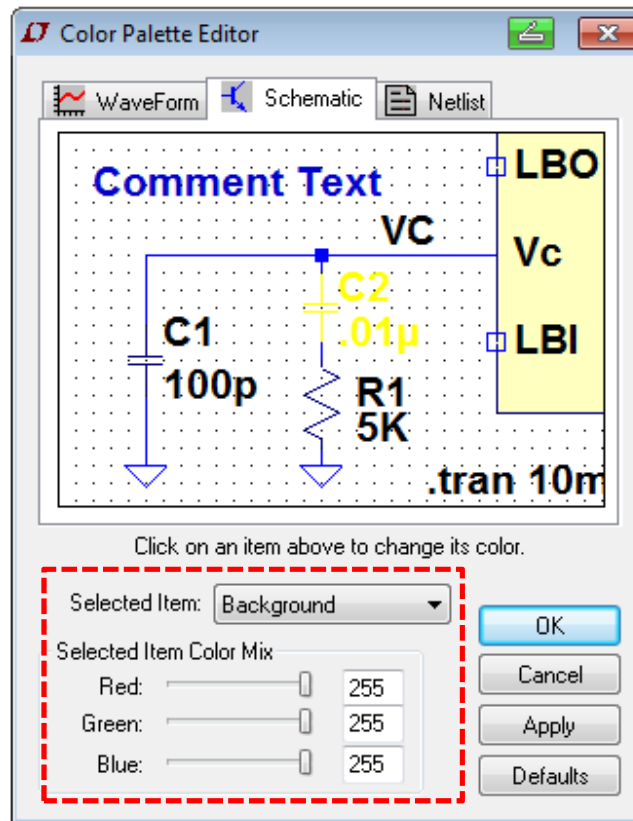


Figura 1.32: Cambio de color de pantalla de visualización de gráficos

La Figura 1.33 muestra un circuito para analizar la respuesta a un pulso de tensión de un circuito RC variando la constante de tiempo  $\tau = RC$  por medio del valor de la capacitancia  $C$ . Los detalles de las condiciones de simulación se explicarán en el próximo capítulo.

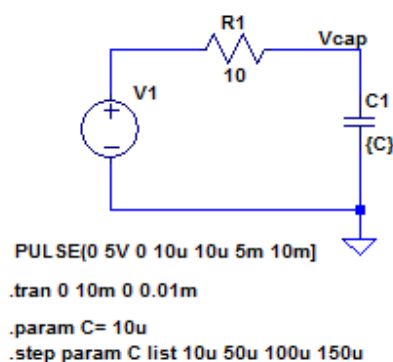


Figura 1.33: Circuito RC con C variable

Al correr la simulación (*Run*) y colocar la sonda de tensión sobre el nodo nominado Vcap se obtiene el gráfico de la Figura 1.34.

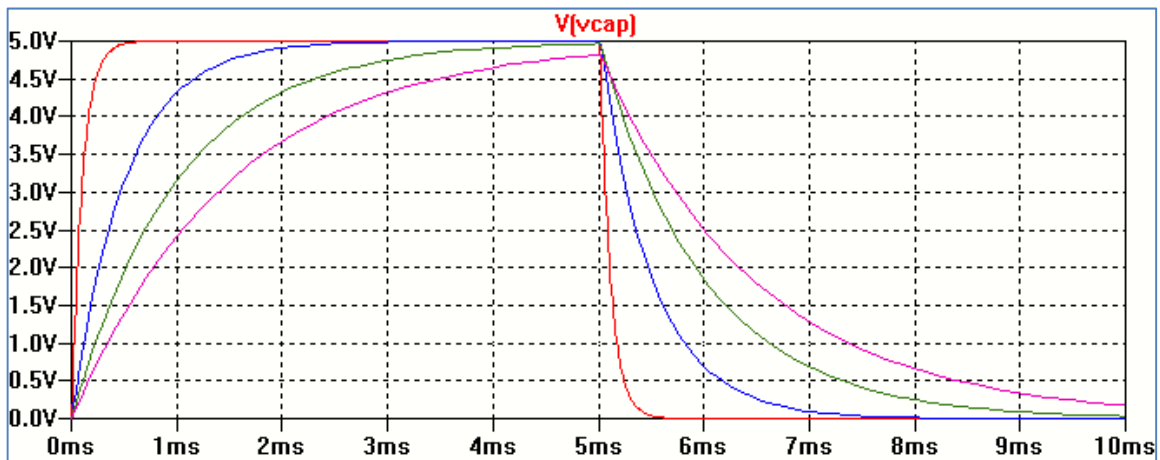


Figura 1.34: Respuesta a un pulso de circuito RC con C variable

En el gráfico obtenido se pueden incorporar leyendas, por ejemplo indicar la curva correspondiente a cada valor de capacitancia en la curva correspondiente y/o un texto que indique alguna característica del gráfico.

Para incorporar el texto, en la pantalla del gráfico, seguimos el camino *Plot Settings* → *Notes & Annotations* → *Place Text*, indicado con flechas en la Figura 1.35.

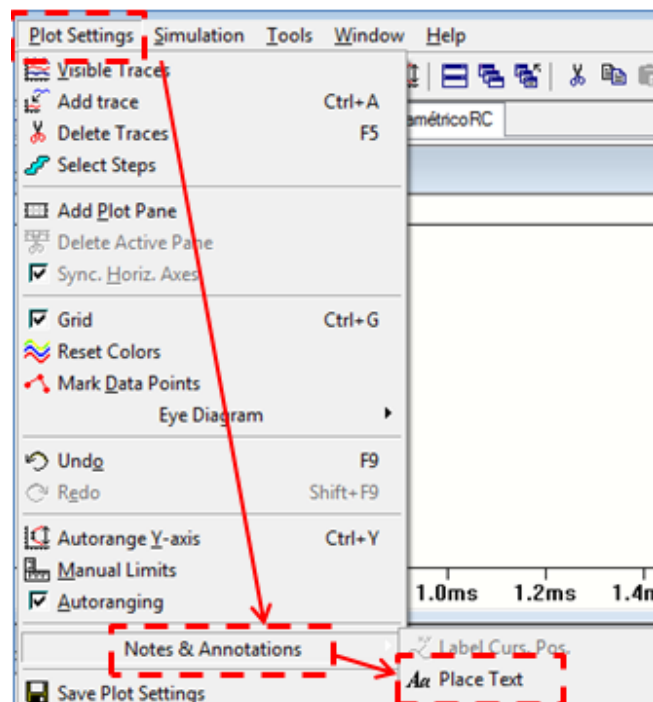


Figura 1.35: Indicación de cómo colocar texto en gráfico

Se abre una ventana (*Annotate the plot with text*) mostrada en la Figura 1.36 donde se coloca el texto y puede elegirse el color del mismo, por ejemplo según el color asignado a cada curva.

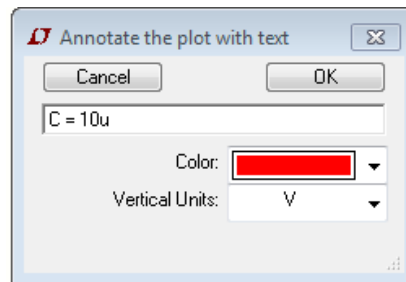


Figura 1.36: Color del texto

La Figura 1.37 muestra la adición de texto al gráfico de la Figura 1.34 según los pasos anteriores.

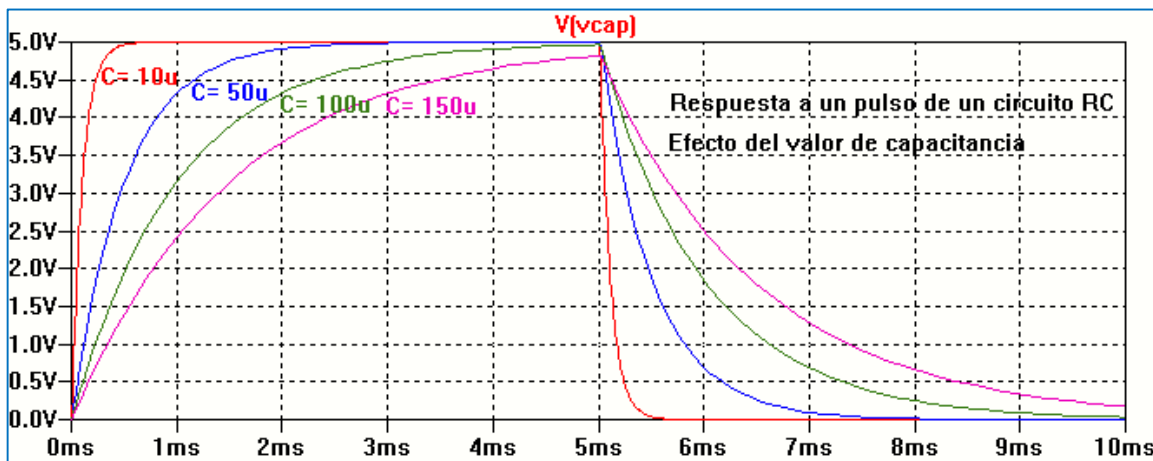


Figura 1.37: Gráfico con texto agregado

El gráfico obtenido puede ser copiado al portapapeles o guardado como archivo para ser recuperado cuando el usuario lo requiera.

En la barra de herramientas de gráfico seleccionado *Tools* y luego *Copy bitmap to Clipboard* se copia el gráfico al portapapeles, Figura 1.38.

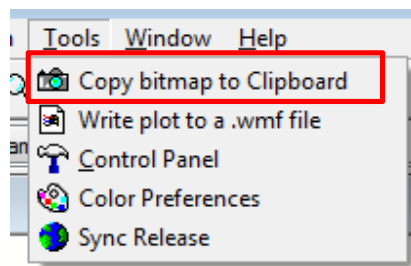


Figura 1.38: Copiar gráfico al portapapeles

Si se quiere guardar el archivo del gráfico obtenido para recuperarlo posteriormente en la pantalla de gráfico se selecciona, desde la barra de herramientas de gráfico, la opción File. De esta forma se abre una ventana como la mostrada en la Figura 1.39. Las opciones *Save Plot Settings* o *Save Plot Settings As* permiten guardar el archivo de gráfico, en el último caso con el nombre que proponga el usuario.

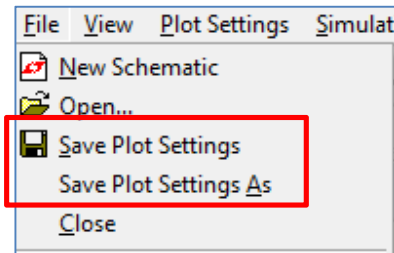



Figura 1.39: Guardar gráfico en archivo

### Ejemplo: Análisis de un recortador a dos niveles con diodo Zener

Una vez abierto el espacio de trabajo comenzamos colocando la fuente de alimentación del circuito. Para ello haciendo clic en *Component*  en la barra de herramientas se abre una ventana donde seleccionamos una fuente de tensión (*voltage*). Con OK confirmamos la elección y con el botón izquierdo del mouse se posiciona la fuente sobre la hoja de trabajo. Si movemos el mouse sobre el símbolo de la fuente aparece el dibujo de una mano. Haciendo clic con el botón derecho se abre la ventana mostrada en la Figura 1.40. Esta ventana permite elegir una fuente de tensión continua ideal (*DC value*) o real (con resistencia serie) u otro tipo de fuente con la opción *Advanced*. Al hacer clic sobre *Advanced* se abre otra ventana que permite seleccionar el tipo de fuente y colocar sus parámetros. Elegimos un tipo de fuente senoidal de 12 V de amplitud, 1 KHz de frecuencia y con tensión de continua nula, Figura 1.41.

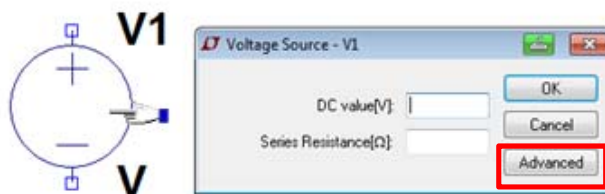


Figura 1.40: Selección de fuente de tensión

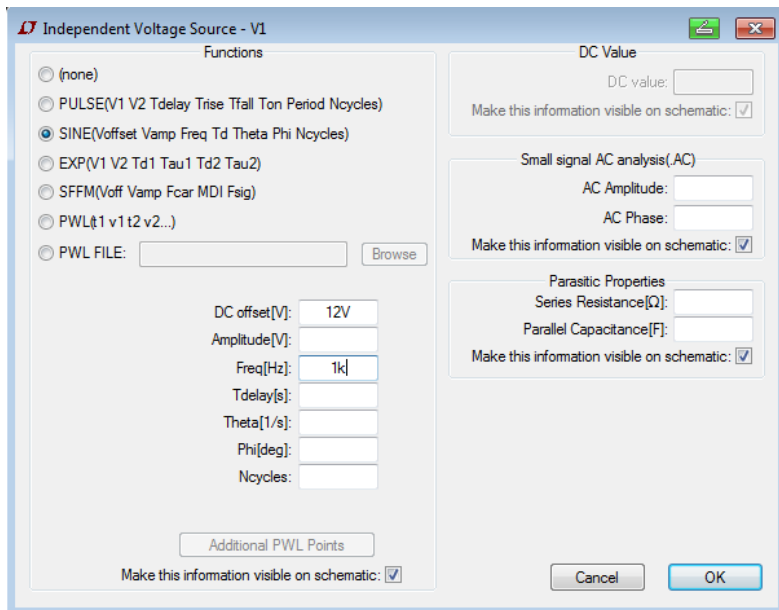


Figura 1.41: Caracterización de fuente senoidal

Al cerrar con la opción OK aparecen los datos sobre el símbolo esquemático de la fuente sobre la hoja de trabajo, Figura 1.42.

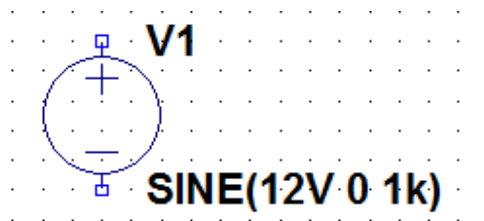



Figura 1.42: Esquema final de la fuente sobre hoja de trabajo

El próximo paso es colocar un resistor en serie. Elegimos *Resistor*  sobre la barra del menú de herramientas. Al hacer clic sobre el icono aparece sobre la hoja de trabajo un resistor vertical. Con las teclas *Ctrl+R* giramos el resistor para colocarlo en posición horizontal, Figura 1.43.

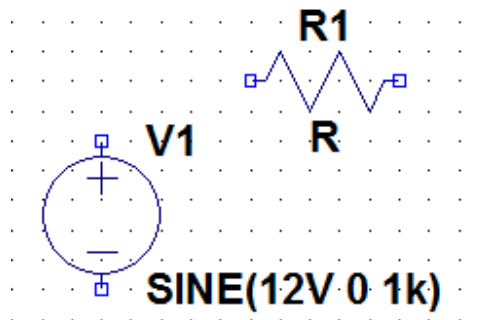


Figura 1.43: Inclusión de un resistor

Si se posiciona el mouse sobre el símbolo del resistor haciendo clic con el botón derecho se abre la ventana mostrada en la Figura 1.44.

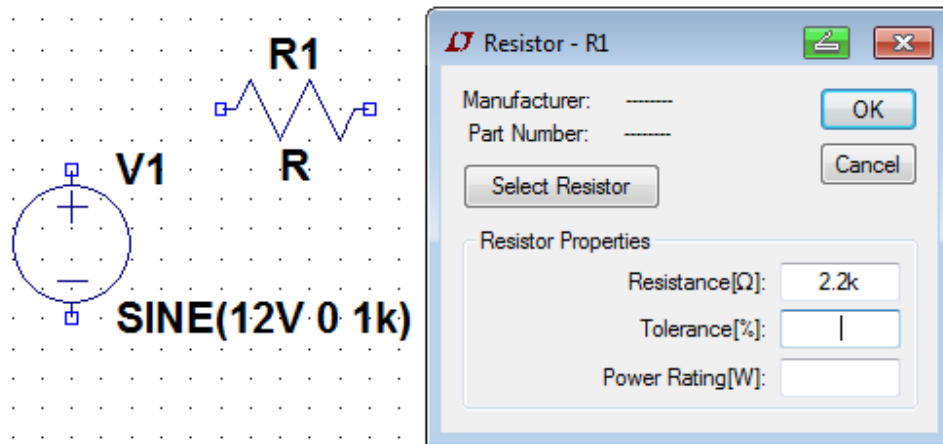


Figura 1.44: Asignación del valor de resistencia

Se tiene la opción de elegir un resistor de la base de datos (*Select Resistor*) o colocar las propiedades de nuestro resistor (*Resistance*) reemplazando R por el valor elegido (2.2k), pudiendo además colocar tolerancia (*Tolerance*) y potencia (*Power Rating*).

El usuario puede cambiar el nombre del resistor. Para ello, posicionándonos sobre R1 se abre una ventana que permite cambiar el nombre R1 por Rs, resultando la Figura 1.45. El próximo paso para armar el circuito recortador es colocar los diodos.

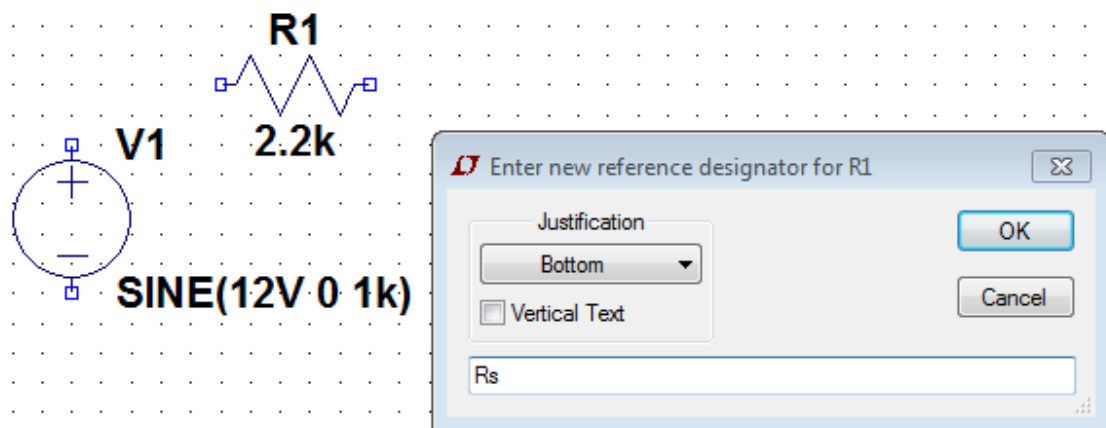



Figura 1.45: Asignación de nombre al resistor

En el menú de la barra de herramientas seleccionamos *Diode* . Con ayuda del mouse lo colocamos en la posición deseada sobre el circuito. Siguiendo los mismos pasos que para el resistor, colocando el mouse sobre el símbolo del diodo se abre la ventana mostrada en la Figura



1.46. Haciendo clic sobre *Pick New Diode* se abre otra ventana, Figura 1.47, que corresponde a una base de datos de diodos comerciales que posee el programa.

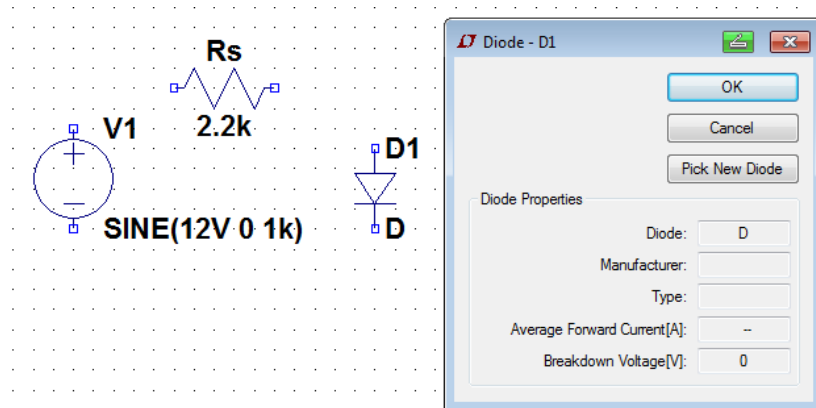


Figura 1.46: Selección del diodo

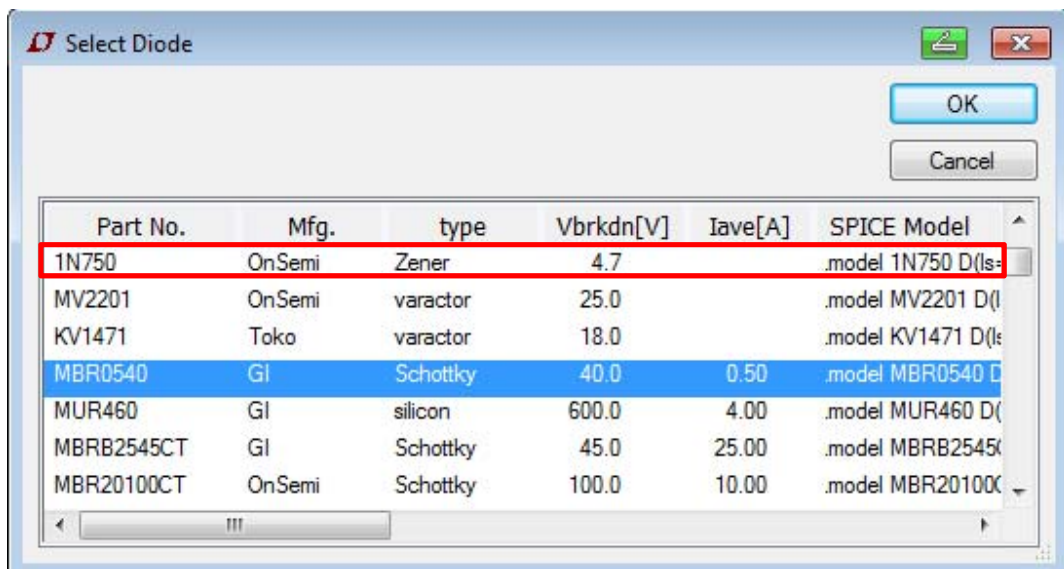


Figura 1.47: Diodos disponibles en la biblioteca de componentes

Seleccionamos el diodo Zener 1N750 que es un diodo con tensión de ruptura de 4.7 V. El programa cambia el símbolo del dispositivo quedando como la Figura 1.48.

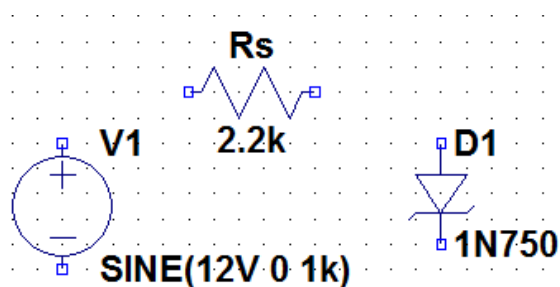


Figura 1.48: Colocación de componentes

Si seleccionamos la opción *Copy* y arrastramos el mouse hacia el diodo copiamos el mismo diodo. Con *Ctrl+R* giramos el diodo hasta colocarlo en posición opuesta al anterior, Figura 1.49.

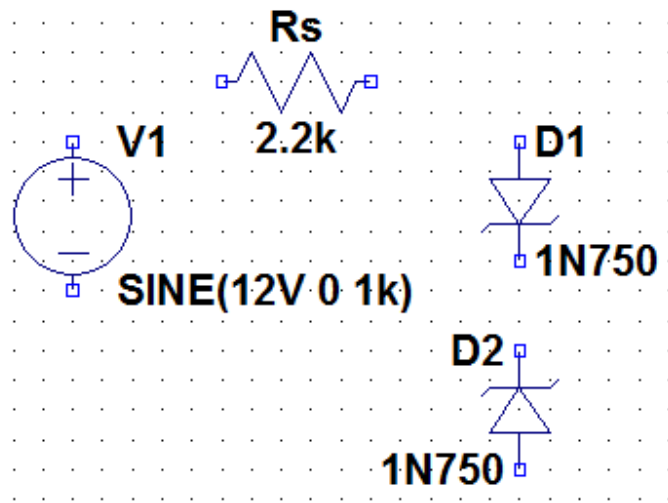






Figura 1.49: Inclusión del diodo D2

Para terminar el dibujo del circuito debemos realizar el cableado con la opción *Wire*  y luego colocar la tensión de referencia *Ground* . Con el icono *Drag*  de la barra de herramientas se puede reordenar la posición de los componentes sobre la hoja de trabajo.

Con la opción *Edit* → *Label Net*  se abre la ventana de la Figura 1.50 en la cual se puede colocar el nombre deseado en puntos determinados del circuito.

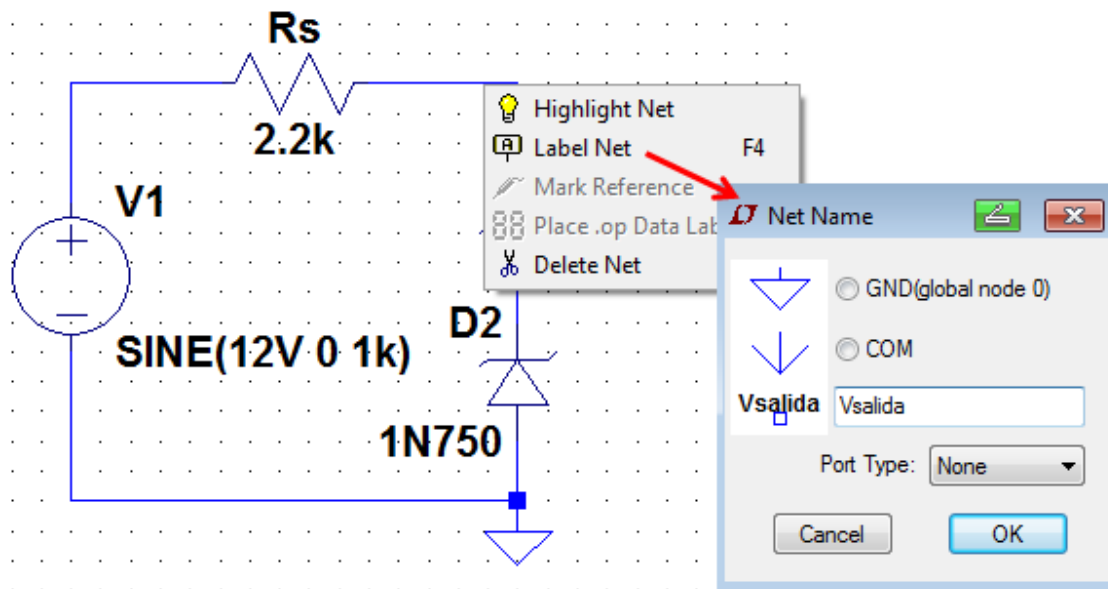


Figura 1.50: Asignación de nombres en las ramas del circuito

Se identifican con *Label Net* las tensiones de *Vsalida* y *Ventrada*, Figura 1.51.

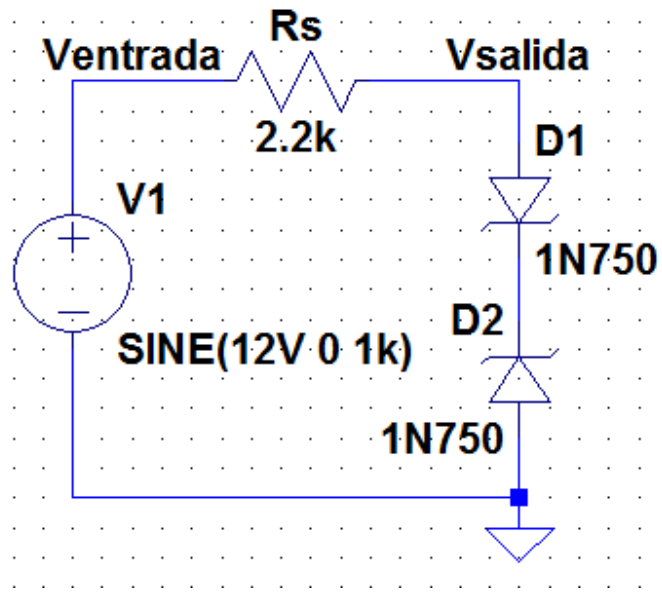


Figura 1.51: Circuito terminado

El próximo paso es incorporar los datos necesarios para realizar la simulación según el tipo de análisis a realizar. En este caso interesa realizar un análisis temporal (*Transient*) tomando como base un ciclo de la tensión de entrada, que corresponde a una frecuencia de 1 kHz o a un período de 1 ms. Recordemos que en el análisis temporal el eje de abscisas corresponde al tiempo. Siguiendo el camino *Simulate* → *Edit Simulation Cmd*, Figura 1.52 se abre la ventana para inicializar los datos del análisis a realizar, Figura 1.53.

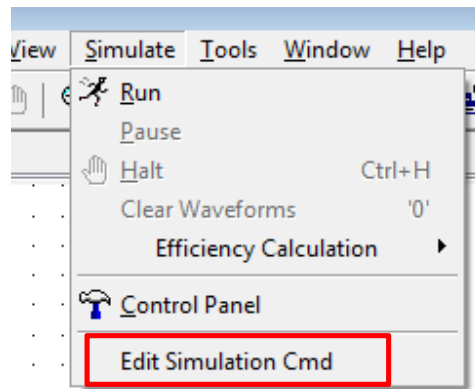


Figura 1.52: Edición de datos para la simulación

Al dar OK los datos del análisis elegido aparecen en formato texto como sentencia del programa SPICE: `.tran 0 1ms 0 0.01m`, sobre la hoja de trabajo. Con esta sentencia se indica un análisis temporal cuyos datos más relevantes son el tiempo de simulación (1 ms) y el tiempo de paso para cada muestra al realizar la simulación (0.01ms).

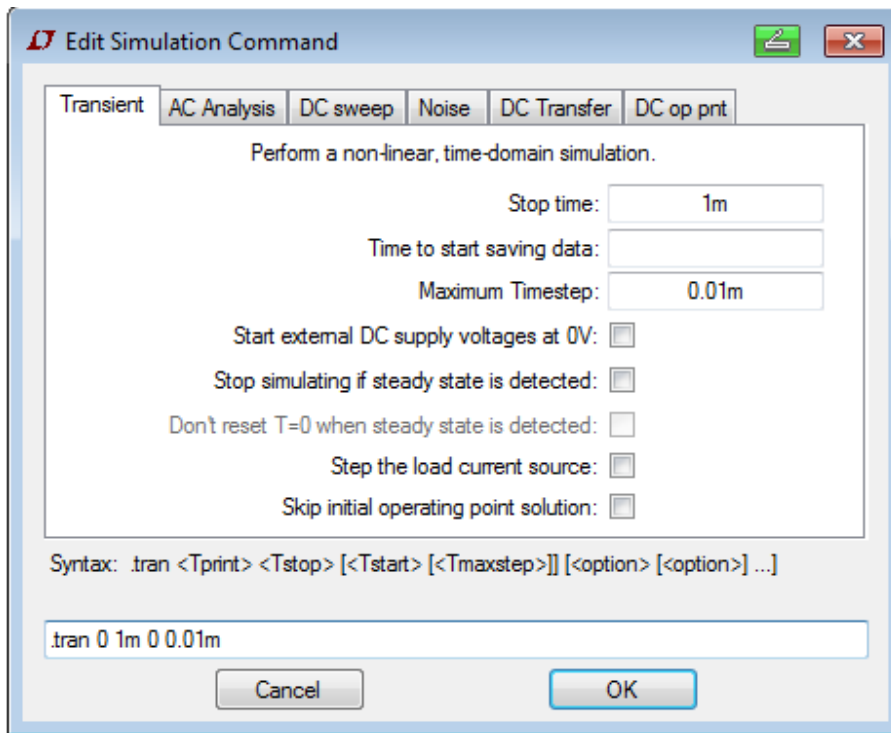



Figura 1.53: Edición de análisis Transient

Seleccionando *Run*  el programa realiza la simulación. Si no hay errores, al terminar la simulación se presentan dos ventanas. En una se observa el circuito bajo prueba. En la otra ventana, en principio en blanco, se presentarán los resultados de la simulación en forma gráfica en función del tiempo. Para el circuito recortador interesan las tensiones de entrada (*Ventrada*) y de salida (*Vsalida*). Apuntando el mouse sobre *Vsalida* se muestra la punta de prueba de tensión en color rojo, Figura 1.54.

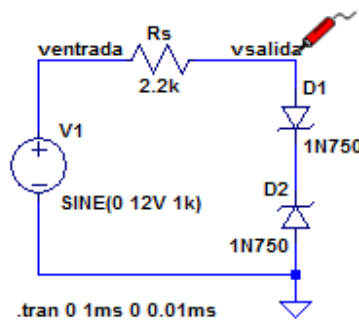


Figura 1.54: Selección de la tensión a graficar

Al hacer clic con el botón izquierdo del mouse se grafica la tensión seleccionada respecto del terminal de tierra. Lo mismo sucederá si se posiciona la punta de prueba sobre la tensión de entrada, *ventrada*. La Figura 1.55 muestra el gráfico con las dos formas de onda.

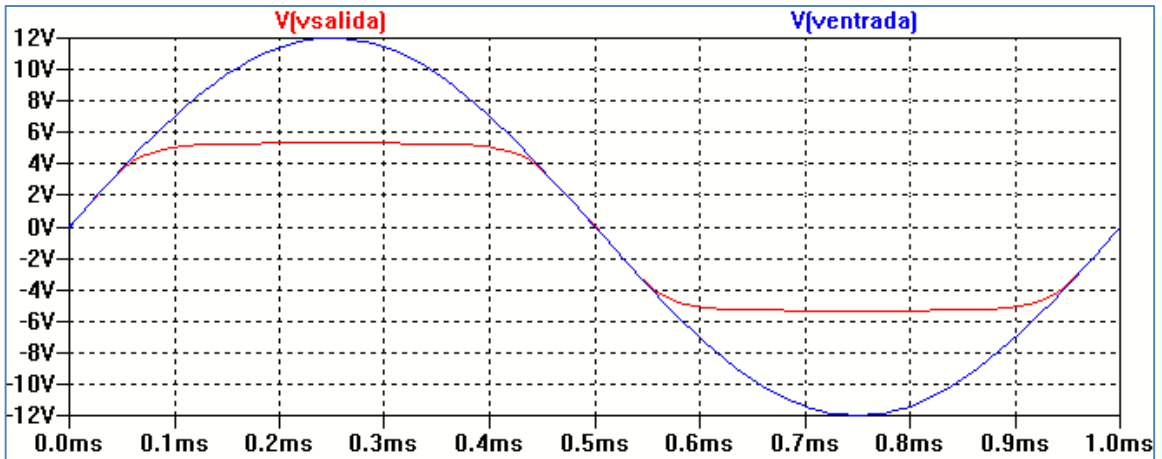


Figura 1.55: Formas de onda resultados de la simulación

Si se desea obtener el gráfico de la tensión sobre  $R_s$  hacemos clic sobre el nodo ventrada y arrastramos el mouse hacia el nodo vsalida, Figura 1.56. Se obtendrá (ventrada – vsalida), Figura 1.57.

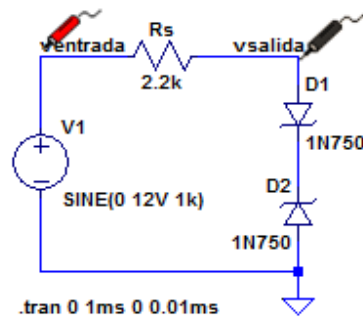


Figura 1.56: Obtención de la tensión sobre  $R_s$

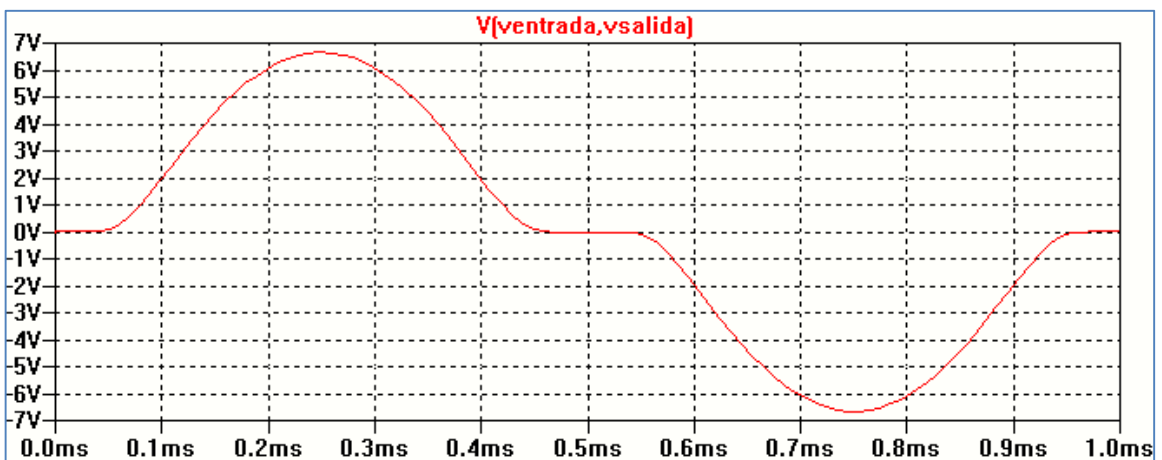


Figura 1.57: Tensión sobre  $R_s$

## CAPÍTULO 2

### LTspice IV. Componentes y tipos de análisis

El programa SPICE resuelve circuitos por el método de las tensiones de nodos. Cada elemento del circuito está definido por una sentencia que contiene el nombre del elemento y los nodos a los cuales está conectado. La primera letra del nombre del identifica el tipo de elemento: R: resistor, C: capacitor, D: diodo, etc.

Los nodos determinan las conexiones entre los elementos. Deben tener como mínimo dos conexiones y para poder realizar un análisis cualquier nodo debe tener un paso de retorno a tierra. Los nodos pueden estar definidos por números (no necesariamente ordenados secuencialmente) o secuencias alfanuméricas. El número 0 se reserva para el nodo de tierra; cada circuito debe tener al menos una conexión a tierra, de lo contrario el programa indicará error de conexión.

El signo \* se usa para comenzar una línea de comentario que puede incluir cualquier texto. El signo + indica continuación de una línea.

Los valores de los componentes se escriben en notación de punto flotante estándar con sufijos multiplicadores cuando sea necesario.

En las versiones actuales (basadas en el software PSPICE) los nodos del circuito se designan en forma automática por caracteres alfanuméricos del tipo: \$N\_004. El nodo 0 se define como nodo de referencia o tierra. Cuando el circuito no cumple con esa condición el programa indica, en un mensaje de error sobre la pantalla, que el nodo está flotante. Para salvar esa situación se puede conectar un resistor de valor muy grande entre el nodo flotante y el nodo 0.

Cualquier componente de circuito se conecta entre al menos dos nodos. Los mismos son identificados por una primera letra que define el tipo de elemento y hasta un total de ocho caracteres que determinan el nombre dado por el usuario. El formato básico es:

**<nombre componente> <nodo positivo> <nodo negativo> <valor>**

Por ejemplo, Rcarga 6 4 1K define un resistor denominado Rcarga conectado entre los nodos 6 y 4 de valor 1 KΩ. En general, se toma como convención que la corriente fluye del nodo positivo al nodo negativo.

La mayoría de los programas del cuadro dado en la Introducción poseen editor de esquemas (denominado típicamente “esquemático”). Los componentes se obtienen de las bibliotecas de cada programa. Los nombres y valores por defecto son asignados por el programa y pueden ser

cambiados por el usuario dentro del editor de esquemas. Una vez dibujado el circuito se crea un archivo de texto (NETLIST) que muestra las conexiones de todos los componentes.

La Figura 2.1 muestra un ejemplo con LTSpiceXVII. Sobre el lado derecho se encuentra el listado de conexiones del circuito dibujado en el editor de esquemas utilizando el programa.

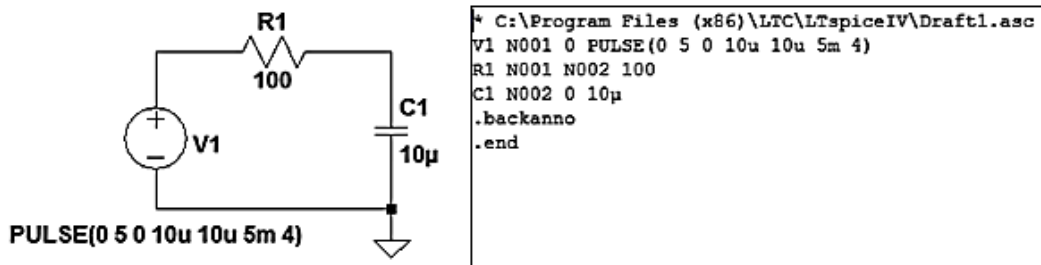


Figura 2.1: circuito esquemático y listado de conexiones (NETLIST)

En el listado de conexiones (NETLIST) la primera línea es un comentario y comienza con \*. La segunda línea describe una fuente de pulso V1 conectada entre los nodos N001 y 0 (nodo de referencia). La tercera y cuarta línea describen los componentes: resistor R1 de valor 100 Ohm conectado entre los nodos N001 y N002 y capacitor C1 de 10 uF conectado entre los nodos N002 y el nodo de referencia. La sentencia *.backanno* se incluye automáticamente cuando se genera NETLIST y permitirá graficar corrientes en los componentes. Por último *.end* indica la terminación del listado. Si se escriben líneas de texto por debajo son ignoradas al correr la simulación.

Como se dijo anteriormente, cada componente debe ser conectado al menos a dos nodos. Si eso no ocurre el programa da un mensaje de error indicando el problema para que pueda solucionarse.

SPICE requiere que no haya lazos con resistencia nula. A modo de ejemplo, la Figura 2.2 muestra un circuito con inductores ideales en serie alimentados por una fuente de tensión ideal y el mensaje de error que provee el programa indicando una forma de solución.

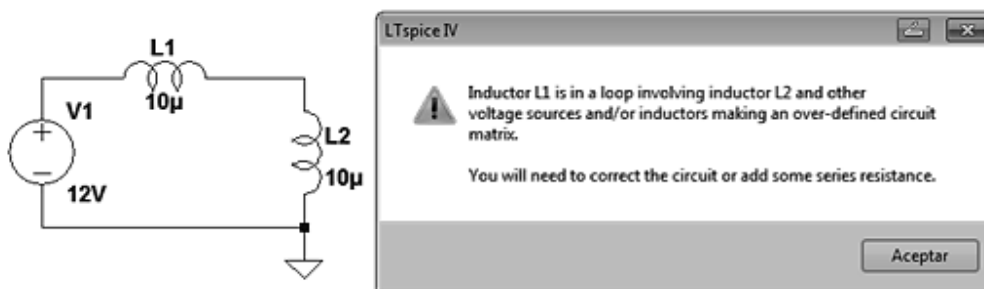


Figura 2.2: lazo de inductores ideales y mensaje de error

Para solucionar el problema se puede colocar un resistor en serie de valor muy bajo, tal que no perturbe el funcionamiento del circuito, Figura 2.3.

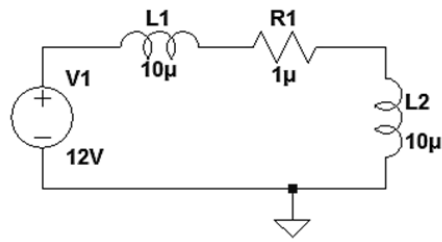


Figura 2.3: lazo de inductores ideales con resistor en serie

Los valores numéricos de los componentes se escriben en notación de punto flotante con multiplicadores y unidades. En este caso no se debe dejar espacio entre uno y otro. SPICE no discrimina entre letra mayúscula y minúscula.

Se reconocen como sufijos multiplicadores:

F = f	$10^{-15}$ (femto)
P = p	$10^{-12}$ (pico)
N = n	$10^{-9}$ (nano)
U = u	$10^{-6}$ (micro)
M = m	$10^{-3}$ (mili)
K = k	$10^3$ (kilo)
MEG = meg	$10^6$ (mega)
G = g	$10^9$ (giga)
T = t	$10^{12}$ (tera)

Para las unidades se utilizan:

V	Volt
A	Ampere
OHM	Ohm
Hz	Hertz
H	Henry
F	Farad

## Elementos de circuito

### Resistor

El elemento de circuito resistor, al cual se puede acceder a través de la barra de herramientas, posee el símbolo esquemático de la Figura 2.4. Haciendo clic con el botón derecho del mouse



sobre el componente se abre la ventana mostrada en la Figura 2.5 que permite colocar los parámetros asignados al componente.

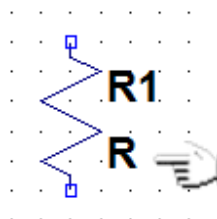


Figura 2.4: Selección de resistor

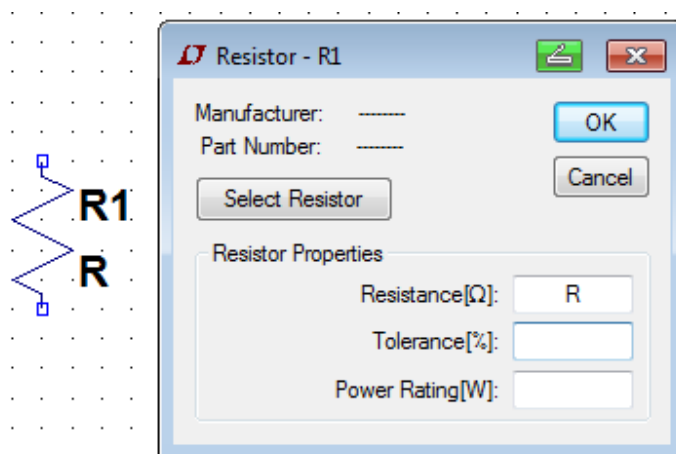


Figura 2.5: Asignación de parámetros al resistor

A través de la opción componentes se encuentra en dos formatos: res y res2, que no varían en sus propiedades sino en su representación esquemática.

La sintaxis general SPICE del resistor es de la forma:

$$\mathbf{Rx\ N1\ N2\ <valor>\ [tc=tc1,\ tc2,\dots]\ +\ [temp=<value>]}$$


El componente resistor provee una resistencia lineal entre los nodos N1 y N2 cuyo valor puede ser dado por el usuario o seleccionarse de una base de datos (*Select Resistor*), Figura 2.5.

En el modelo SPICE al resistor se le puede asignar una dependencia de la temperatura a través del parámetro tc. El valor de R en ese caso quedaría definido por:

$$\mathbf{R = R_o * (1. + dt * tc1 + dt^{**2} * tc2 + dt^{**3} * tc3 + \dots)}$$

R<sub>o</sub> es la resistencia a la temperatura nominal y dt es la diferencia entre la temperatura del resistor y la temperatura nominal.

## Capacitor

Al elemento capacitor se accede a través de la barra de herramientas con el icono  o desde la opción componentes. Se representa con el nombre cap o polcap, en este caso para un capacitor polarizado. Haciendo clic con el botón derecho del mouse sobre el componente se abre la ventana mostrada en la Figura 2.6.

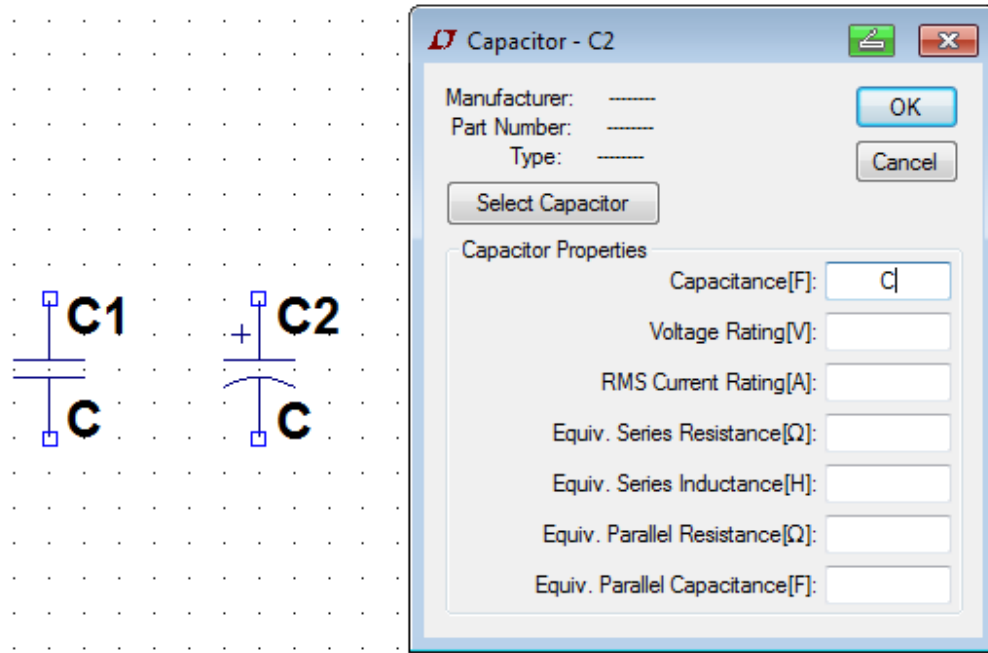


Figura 2.6: Capacitor

Se puede especificar un modelo equivalente completo de un capacitor, Figura 2.7.

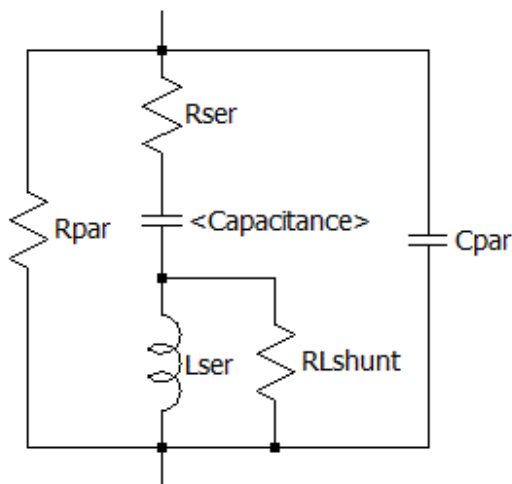



Figura 2.7: Circuito equivalente del capacitor

La sintaxis general SPICE del capacitor es de la forma:

**Cx N1 N2 <valor> [ic=<valor>] [Rser=<valor>] [Lser=<valor>] [Rpar=<valor>] [Cpar=<valor>] [m=<valor>] [RLshunt=<valor>] [temp=<valor>]**

Estos parámetros se indican en la Figura 2.7 como: Rser: Resistencia equivalente en serie, Lser: Inductancia equivalente en serie, Rpar: Resistencia equivalente en paralelo, Cpar: Capacitancia equivalente en paralelo, RLshunt: Resistencia parásita a través de Lser, m: número de unidades en paralelo, temp: Temperatura, ic: tensión inicial (válido si uic está indicado en el análisis .TRAN).

## Inductor

El elemento inductor posee el símbolo esquemático de la Figura 2.8. Haciendo clic con el botón derecho del mouse sobre el componente se abre la ventana mostrada. Se accede a través de la barra de herramientas con el icono  o desde la opción componentes con el nombre ind o ind2. Este último representa un inductor con indicación de punto de fase.

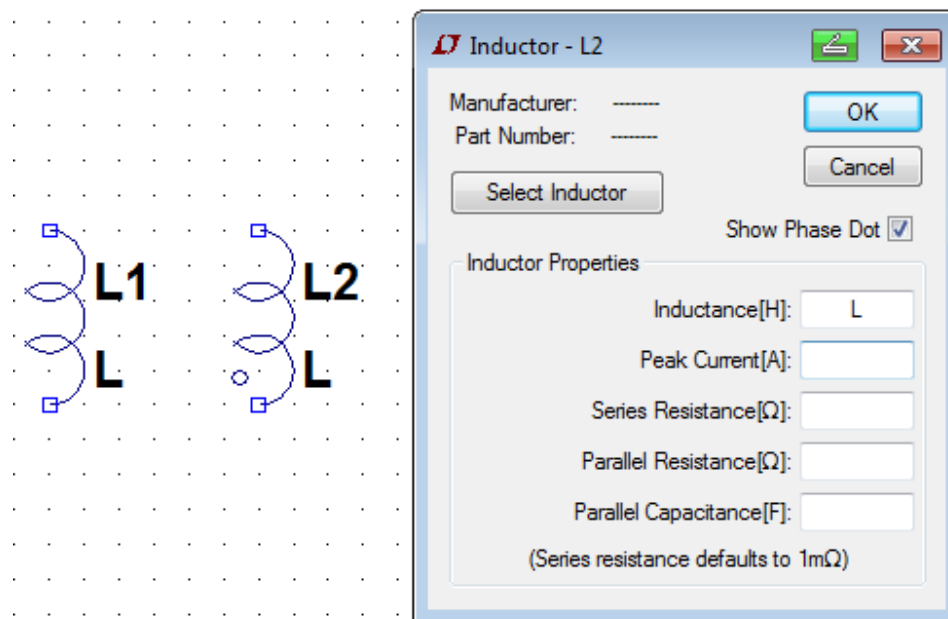


Figura 2.8: Inductor

La sintaxis general del inductor es de la forma:

**Lx N1 N2 <valor> [ic=<valor>] [Rser=<valor>] [Rpar=<valor>] [Cpar=<valor>] [m=<valor>] [temp=<valor>]**

Se puede especificar un modelo equivalente del inductor como el mostrado en la Figura 2.9. En el mismo se tienen: ic: corriente inicial (válido si uic está indicado en el análisis .TRAN), Rser: Resistencia equivalente en serie, Rpar: Resistencia equivalente en paralelo, Cpar: Capacitancia equivalente en paralelo, m: número de unidades en paralelo, temp: temperatura.

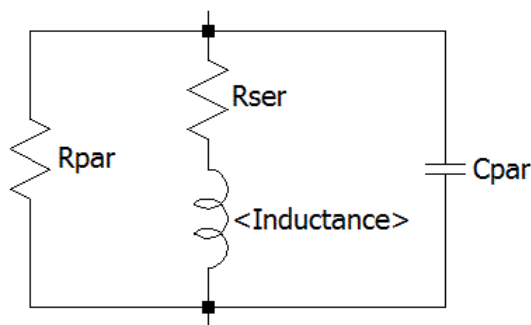


Figura 2.9: Circuito equivalente del inductor

LTspiceXVII admite dos tipos de inductores no lineales: una inductancia especificada con una expresión para el flujo y un inductor no lineal para un modelo de núcleo con histéresis.

### Inductancia mutua

No se expresa a través del esquemático del circuito sino a través de una directiva de comando SPICE cuya sintaxis es:

**Kx L1 L2 [L3...] <coeficiente>**

L1, L2, L3... son los nombres de inductores en el circuito. El coeficiente de acoplamiento mutuo debe estar en el rango de -1 a 1. El valor negativo indica invertir el sentido del acoplamiento entre los inductores.

Para el caso de inductores acoplados es necesario indicar los puntos de fase.

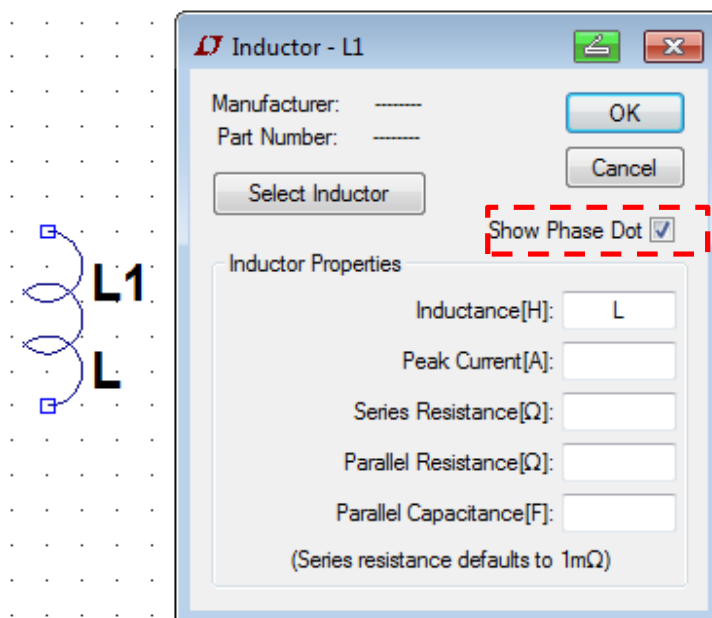


Figura 2.10: Indicación del punto de fase del inductor

Al seleccionar un inductor haciendo clic sobre el mismo con el botón derecho del mouse se abre la ventana que permite colocar el valor del mismo y el punto de fase (*Show Phase Dot*) que luego aparecerá indicado en el esquemático, Figura 2.10.

Para configurar el acoplamiento entre dos inductores L1 y L2, una vez dibujados con el punto de fase para cada uno de ellos se debe escribir la directiva SPICE correspondiente. Para ello seleccionando .op sobre la barra de herramientas de LTSpice XVII se abre una ventana en la cual se escribe la sentencia indicada en la Figura 2.11.

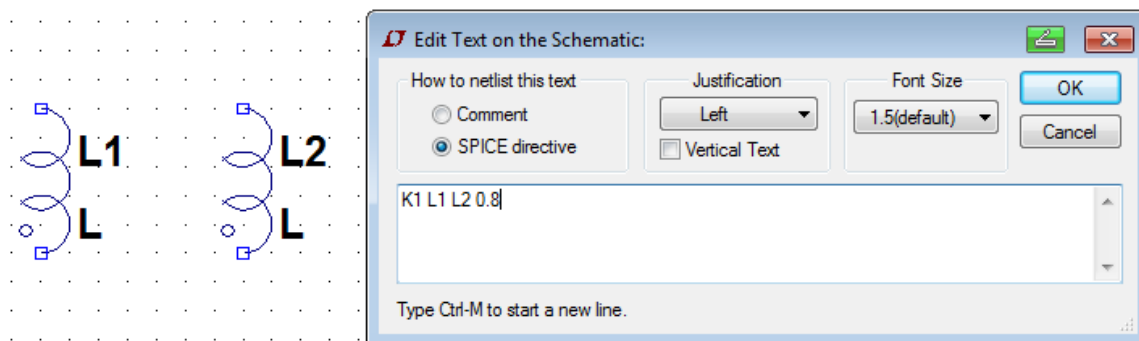


Figura 2.11: indicación del acoplamiento entre inductores

La sentencia tiene la forma:

**K1 L1 L2 <valor>**

K1 es el factor de acoplamiento a definir con <valor>. El signo del valor de acoplamiento indicará si es aditivo ( $K > 0$ ), sustractivo ( $K < 0$ ) o sin acoplamiento ( $K = 0$ ). L1 y L2 son los valores de las autoinductancias.

### Llaves controladas

La llave controlada por tensión o por corriente funciona como un interruptor que se cierra o se abre según la tensión o corriente en alguna parte del circuito.

Para la llave de tensión denominada en el programa como SW se tiene la siguiente sintaxis:

**Sxxx N1 N2 Nx Ny <model> [on, off]**

La llave controlada por tensión es un tipo especial de resistor cuya resistencia se controla por la tensión entre dos nodos. La tensión entre los nodos Nx y Ny controla la resistencia entre los nodos N1 y N2. El interruptor requiere de una sentencia de modelo que define su comportamiento:

**.model Llave SW(Ron Roff Vt Vh Lser Vser)**

Ron es la resistencia de encendido o de cortocircuito que tiene un valor por defecto de  $1 \Omega$ , Roff es la resistencia de apagado o de circuito abierto que tiene un valor por defecto de  $1/G_{\text{mín}} = 10^6 \Omega$  ( $G_{\text{mín}}$  es un valor determinado en el programa SPICE que puede modificarse con .OPTIONS), Vt es la tensión umbral o tensión de control, para el cierre y Vh un valor de histéresis. Se le puede adicionar el valor de un inductor serie (Lser) y una tensión serie (Vser).

Si Vh es cero, el interruptor se encuentra siempre completamente encendido o apagado, lo cual depende del valor de la tensión de entrada respecto a la tensión de umbral.

Si  $V_t > V_h$  entonces: para  $V_{N1} - V_{N2} \geq V_t$  será  $R_s = R_{on}$ .

Si  $V_{N1} - V_{N2} \leq V_h$  entonces  $R_s = R_{off}$

La Figura 2.12 muestra un ejemplo de uso de llave la llave controlada por tensión. En este ejemplo la llave se cierra incorporando al circuito la fuente V2 y el resistor R3.

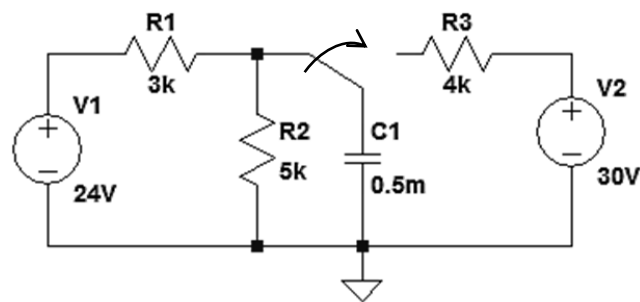


Figura 2.12: Ejemplo de uso de llave controlada por tensión

Suponiendo que la llave se cierra cuando el capacitor se cargó a una tensión de 12 V, en la Figura 2.13 se muestra el circuito con las condiciones de la simulación y en la Figura 2.14 la tensión resultante sobre el capacitor.

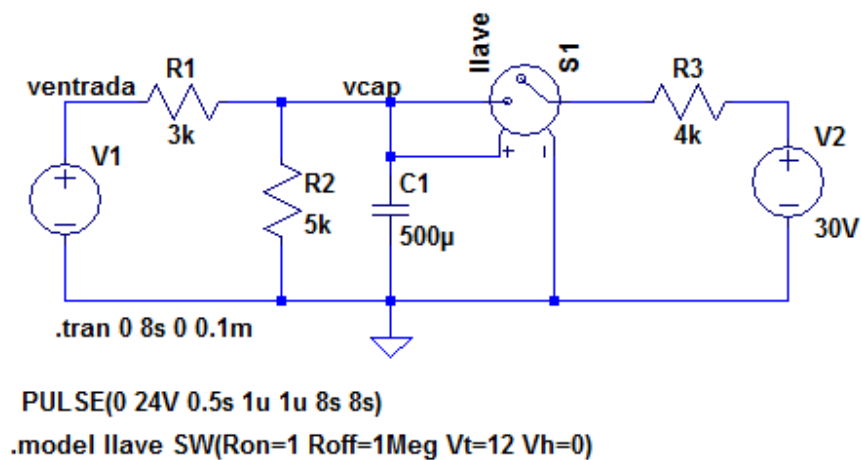


Figura 2.13: Circuito esquemático con las condiciones para la simulación

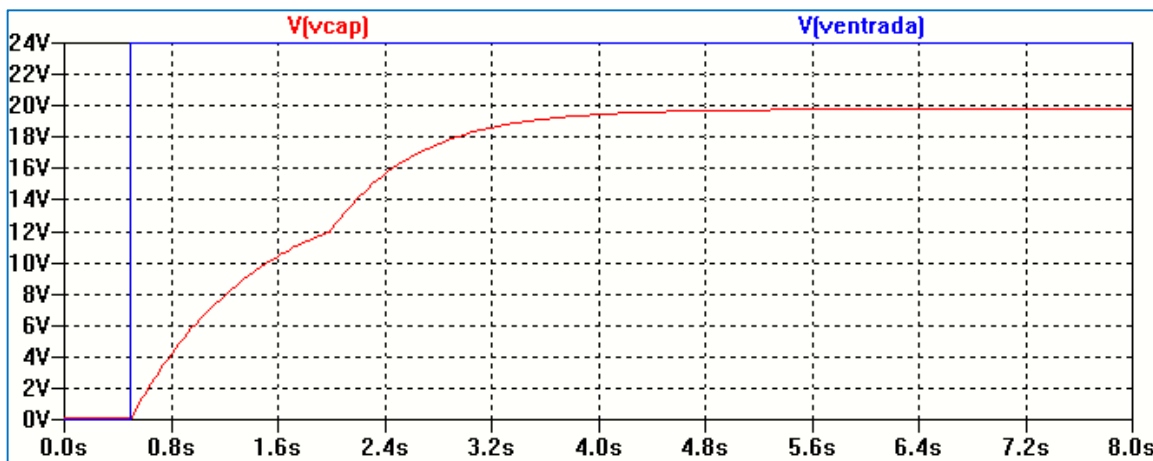


Figura 2.14: tensión sobre el capacitor y tensión de entrada

## Dispositivos Semiconductores

El programa LTspiceXVII posee una amplia librería de componentes semiconductores. Se describirán con detalle en capítulos posteriores.

## Tipos de fuentes de excitación

Cualquiera de las versiones de los programas de simulación SPICE permiten excitar a los circuitos con distintos tipos de fuentes de tensión y de corriente, independientes y controladas.

Las fuentes de tensión y corrientes independientes pueden ser de corriente continua (DC <valor>), de tensión senoidal y de frecuencia variable (AC <amplitud> <fase>) o una tensión variable en el tiempo: senoidal, exponencial, pulsante, de frecuencia modulada o creada por el usuario. Los parámetros internos que definen cada tipo de excitación dependen de cada programa. Sin embargo, en forma general a continuación haremos una breve descripción tomando como referencia el estándar SPICE y se describirá para LTspice XVII en particular.

### Fuente de tensión o de corriente continua

Se describe mediante el atributo DC y el valor asignado. La Figura 2.15 muestra un ejemplo con para fuente de tensión independiente. LTspice XVII da la opción de incorporar al modelo de la fuente de tensión un resistor serie. En la Figura 2.15 V1 es el nombre asignado por el programa que puede ser cambiado por el usuario. En DCvalue [V] se le asignará el valor y opcionalmente el valor de la resistencia serie.

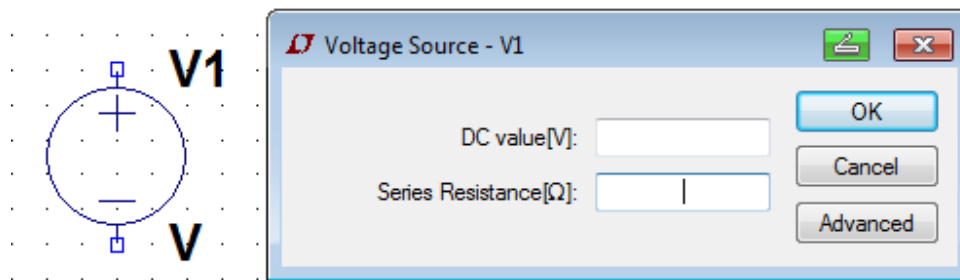


Figura 2.15: Fuente de tensión independiente

La Figura 2.16 muestra el ejemplo para una fuente de corriente independiente.

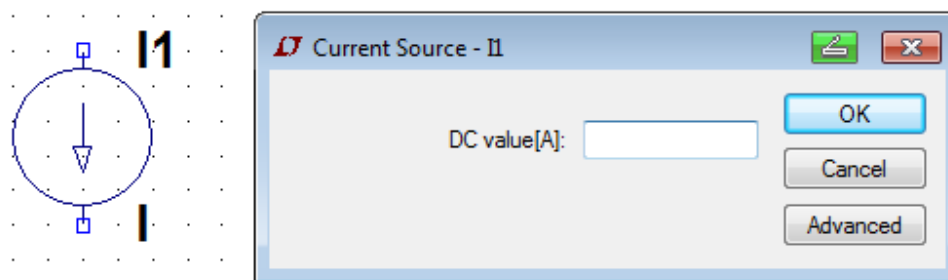


Figura 2.16: Fuente de corriente independiente

En ambos casos la opción *Advanced* permite abrir una ventana para seleccionar otros tipos de fuente, Figura 2.17. Se describen las más utilizadas.

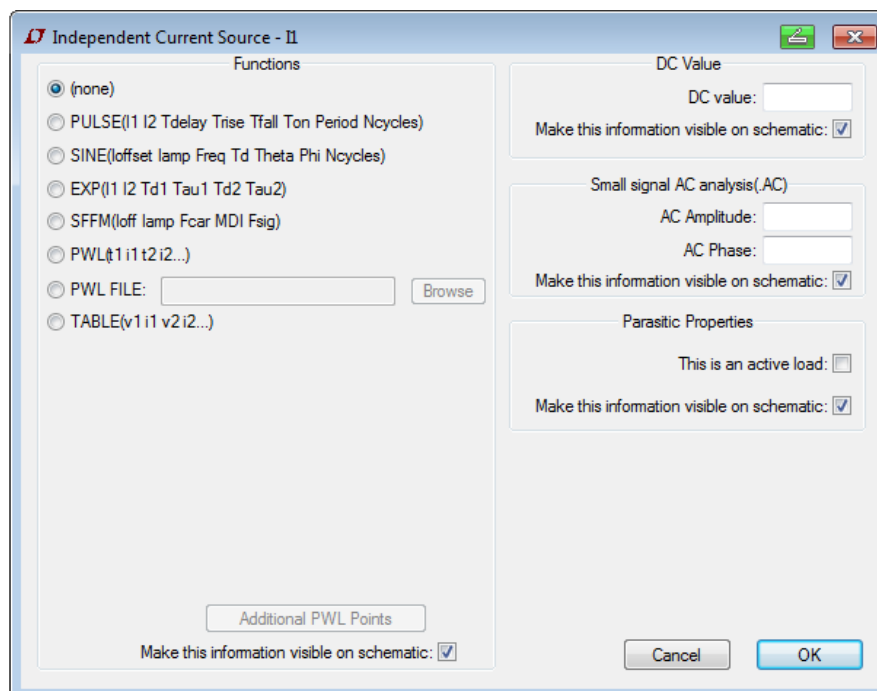


Figura 2.17: Selección del tipo de fuente con la opción *Advanced*



## Fuente sinusoidal

Se utiliza para el análisis temporal y en forma general en SPICE se describe por:

$$\text{SIN}(\langle \text{voff} \rangle \langle \text{vamp} \rangle \langle \text{frec} \rangle \langle \text{td} \rangle \langle \text{df} \rangle \langle \text{fase} \rangle)$$

En la expresión anterior voff es la tensión de offset si la hubiera, vamp la amplitud de la onda, frec es la frecuencia. Se incluye un valor td como factor de retardo cuyo valor por defecto es cero, df es un factor de amortiguamiento, cuyo valor por defecto es cero, y fase es la fase inicial de la señal, cuyo valor por defecto es cero.

La señal senoidal se representa por medio de dos ecuaciones. La primera es válida desde el instante  $t = 0\text{s}$  hasta el tiempo de retardo td.

$$v_{\text{fuente}} = v_{\text{off}} + v_{\text{amp}} \sin(2 \pi \text{ fase}/360\pi)$$

La segunda ecuación es válida desde el tiempo td hasta el tiempo final de análisis:

$$v_{\text{fuente}} = v_{\text{off}} + v_{\text{amp}} \sin(2 \pi (\text{frec.} (\text{tiempo} - \text{td}) + \text{fase}/360\pi)) e^{-(\text{tiempo} - \text{td}) \cdot \text{df}}$$

El cuadro siguiente muestra la descripción de la fuente senoidal de tensión para LTspiceXVII.

Voffset	Tensión de offset de continua	V
Vamp	Amplitud	V
Freq	Frecuencia	Hz
Td	Tiempo de retardo, por defecto es nulo	s
Theta	Factor de amortiguamiento, por defecto es nulo	1/s
Phi	Angulo de fase inicial, por defecto es cero	grados
Ncycles	Número de ciclos	ciclos

La Figura 2.18 muestra un ejemplo.

El diagrama muestra un circuito con una fuente de tensión Vs conectada en serie con una resistencia R1 de 1kΩ, y en paralelo con una resistencia R2 de 1kΩ. Debajo del diagrama se muestran las líneas de código SPICE: `SINE(-1 2 50 4m 15 45 4)` y `.tran 0 1ms 0 0.01m`.

La ventana de configuración de la fuente de tensión muestra los siguientes parámetros:

- Funciones:  SINE(Voffset Vamp Freq Td Theta Phi Ncycles)
- DC offset[V]: -1
- Amplitude[V]: 2
- Freq[Hz]: 50
- Tdelay[s]: 4m
- Theta[1/s]: 15
- Phi[deg]: 45
- Ncycles: 4
- DC Value: DC value: [ ]
- Small signal AC analysis(AC): AC Amplitude: [ ], AC Phase: [ ]
- Parasitic Properties: Series Resistance[Ω]: [ ], Parallel Capacitance[F]: [ ]

Figura 2.18: Ejemplo de fuente senoidal amortiguada

La fuente Vs se define por una tensión senoidal (SINE) amortiguada con tensión de offset de -1 V, amplitud 2 V, frecuencia de 50 Hz, tiempo de retardo 4 ms, factor de amortiguamiento 15 s-1 y fase inicial de 45°.

La Figura 2.19 muestra la forma de onda como resultado de la simulación.

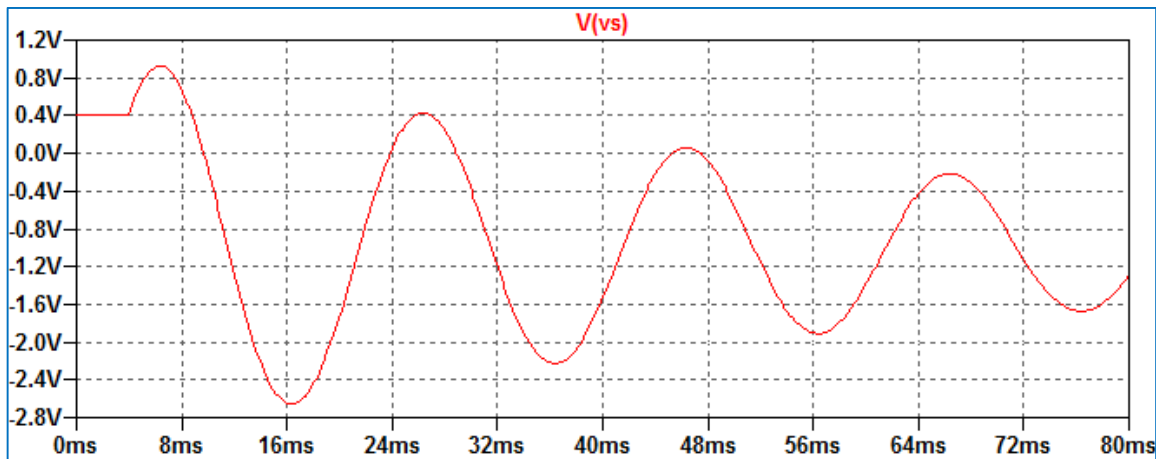


Figura 2.19: Forma de onda senoidal amortiguada

### Fuente de tensión exponencial

En forma general se describe por:

$$\text{EXP}(\langle v1 \rangle \langle v2 \rangle \langle td1 \rangle \langle tc1 \rangle \langle td2 \rangle \langle tc2 \rangle)$$

Considerando el caso de una fuente de tensión, v1 es la tensión inicial, v2 es la tensión pico, td1 es el tiempo de retardo de subida, tc1 es la constante de tiempo de subida, td2 es el tiempo de retardo de bajada y tc2 es la constante de tiempo de bajada. Con estos parámetros la forma de onda de tensión se define por las expresiones:

$$v_{\text{fuente}} = V1 \quad [0 \leq t \leq td1]$$

$$v_{\text{fuente}} = V1 + (V2 - V1) (1 - e^{-(\text{tiempo} - td1)/tc1}) \quad [td1 \leq t \leq td2]$$

$$v_{\text{fuente}} = V1 + (V2 - V1) (1 - e^{-(\text{tiempo} - td1)/tc1}) - (1 - e^{-(\text{tiempo} - td2)/tc2}) \quad [t \geq td2]$$

El siguiente cuadro muestra la descripción de la fuente exponencial de tensión para LTspice XVII y la Figura 2.20 muestra un ejemplo.

V1	Tensión inicial	V
V2	Valor del pulso	V
Td1	Tiempo de retardo de subida	s
Tau1	Constante de tiempo de subida	s
Td2	Tiempo de retardo de caída	s
Tau2	Constante de tiempo de caída	s

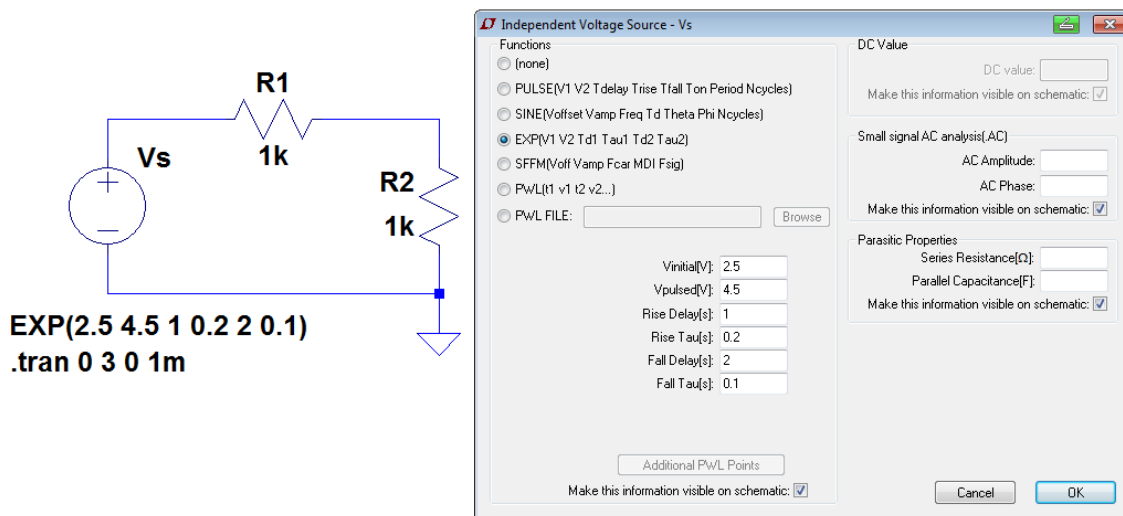


Figura 2.20: Ejemplo de fuente exponencial

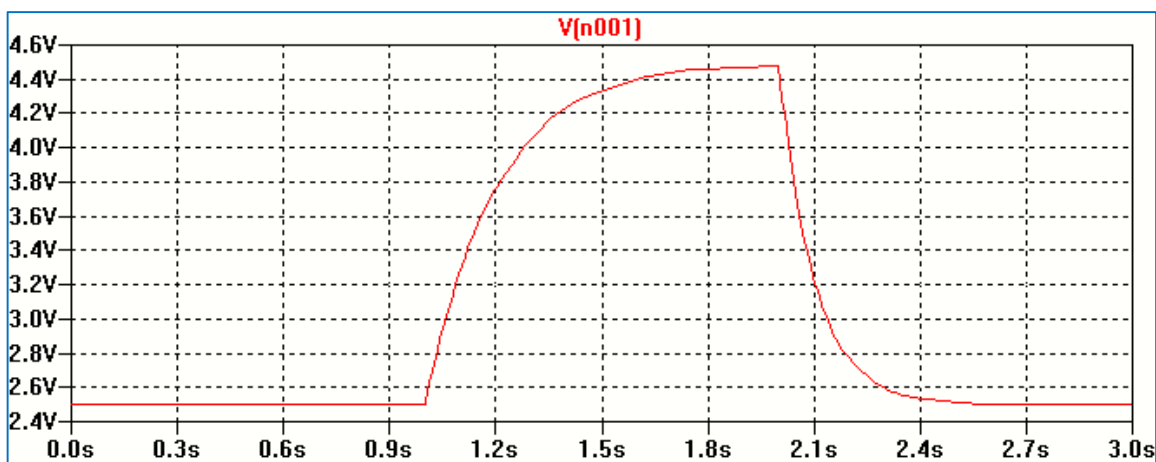


Figura 2.21: Forma de onda exponencial

### Fuente de tensión pulsante

La forma general para una fuente de tensión pulsante se define por:

**PULSE (<v1> <v2> <td> <tr> <tf> <pw> <per>)**

En la expresión anterior v1 es la tensión inicial, v2 es la amplitud de la tensión del pulso, td es el tiempo de retardo, tr el tiempo de subida, tf el tiempo de bajada, pw es la duración del pulso en estado alto y per el período de la señal. La forma de onda que se genera consta de una tensión v1 durante los primeros td segundos. A partir de allí la tensión crece en forma lineal desde v1 a v2 durante el tiempo tr. Luego permanece constante en el valor v2 durante el tiempo pw. La señal decrece linealmente desde v2 hasta v1 durante el tiempo tf y se mantiene en ese valor hasta completar el período. Luego vuelve a repetirse con excepción del tiempo de retardo td.

El siguiente cuadro muestra la descripción de la fuente de tensión pulsante para LTspice XVII.

Voff	Tensión inicial	V
Von	Valor del pulso	V
Tdelay	Retardo	s
Tr	Tiempo de subida	s
Tf	Tiempo de caída	s
Ton	Tiempo de duración del pulso	s
Tperiod	Periodo	s
Ncycles	Número de ciclos	ciclos

La Figura 2.22 muestra un ejemplo y la Figura 2.23 el resultado de la simulación.

The figure shows a circuit diagram on the left and a simulation dialog box on the right. The circuit consists of a voltage source  $V_s$  in series with a resistor  $R_1$  (1k) and a load resistor  $R_2$  (1k). Below the circuit, the pulse source parameters are defined as: `PULSE(0 5 0 10u 10u 5m 10m 4)` and the simulation command is `.tran 0 40m 0 0.1m`. The dialog box, titled "Independent Voltage Source - Vs", shows the "PULSE" function selected. The parameters in the dialog match the circuit:  $V_{initial}$ : 0,  $V_{on}$ : 5,  $T_{delay}$ : 0,  $T_{rise}$ : 10u,  $T_{fall}$ : 10u,  $T_{on}$ : 5m,  $T_{period}$ : 10m, and  $N_{cycles}$ : 4. The "Make this information visible on schematic" checkbox is checked.

Figura 2.22: Ejemplo de fuente pulsante

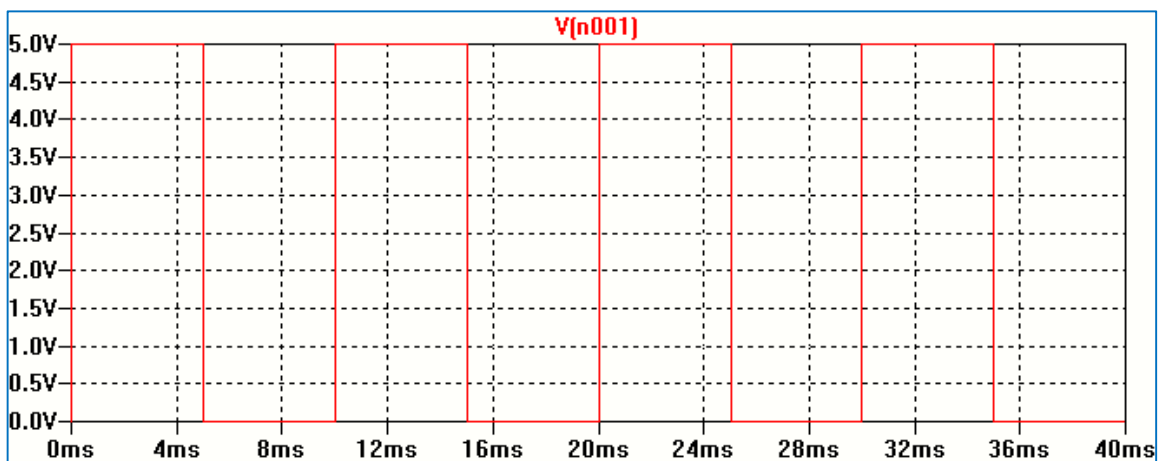


Figura 2.23: Forma de onda resultante

## Fuente lineal por tramos

Es una forma de onda lineal por tramos y definida por el usuario. Se describe por:

**PWL(<t1> <v1> <t2> <v2>... <tn> <vn>)**

La señal se construye a partir de cada par de valores (ti,vi). La Figura 2.24 muestra un ejemplo en el cual se han agregado puntos adicionales. Al hacer clic en *Additional PWL Points* se abre una ventana que permite agregar los pares de puntos. En la Figura 2.25 se muestra el resultado de la simulación. Para tiempos siguientes al último valor la tensión se mantiene constante en el último valor de tensión.

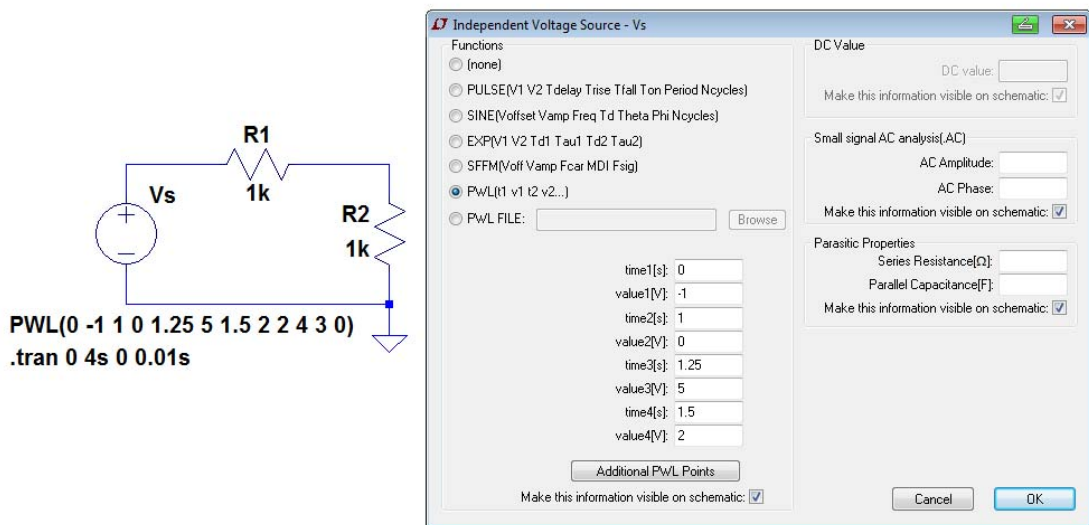


Figura 2.24: Ejemplo de fuente lineal por tramos

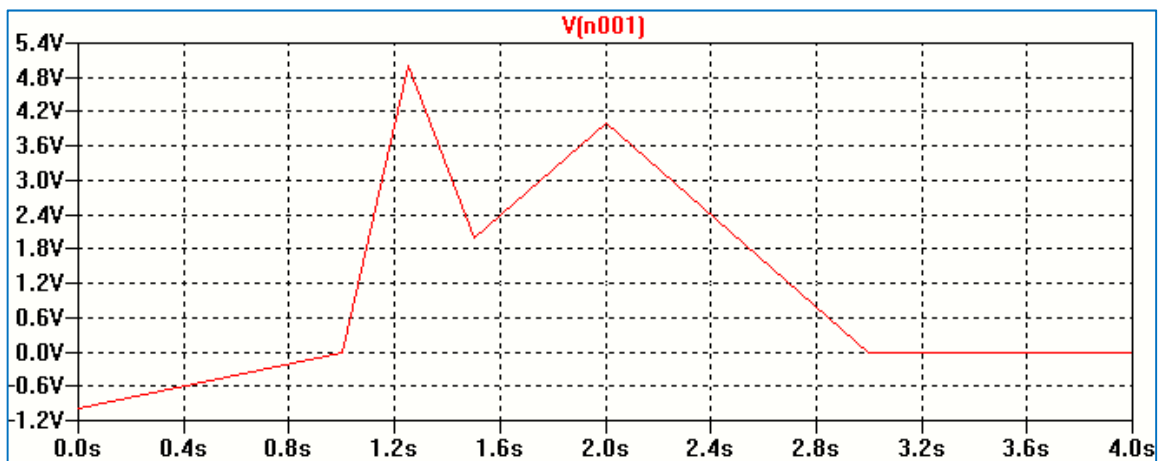


Figura 2.25: Forma de onda lineal por tramos

## Fuentes de corriente independientes

Se utilizan todas las definiciones vistas para las fuentes de tensión reemplazando v por i.

## Fuentes controladas

Las fuentes controladas pueden ser lineales o no lineales. En este capítulo se describirán brevemente las fuentes controladas lineales. En capítulos posteriores se analizarán para ejemplos específicos.

Hay cuatro tipos de fuentes controladas lineales: las fuentes de tensión controladas por tensión o por corriente y las fuentes de corriente controladas por tensión o por corriente. Muchas de estas fuentes permiten estudiar los modelos equivalentes de dispositivos semiconductores.

Se describen en lenguaje SPICE por las letras E, F, G y H.

### E (Fuente de tensión controlada por tensión)

Tiene la siguiente sintaxis:

**E<nombre> <nodo+> <nodo-> <nodo control+> <nodo control-> <ganancia>**

Según la expresión anterior una tensión de salida entre los nodos <nodo+> y <nodo-> depende de una tensión de entrada entre los nodos <nodo control+> y <nodo control->. Para una fuente linealmente dependiente la ganancia es una constante. La Figura 2.26 muestra un circuito elemental de ejemplo con LTspice XVII y la sintaxis obtenida en el archivo de listado de conexiones (Netlist).

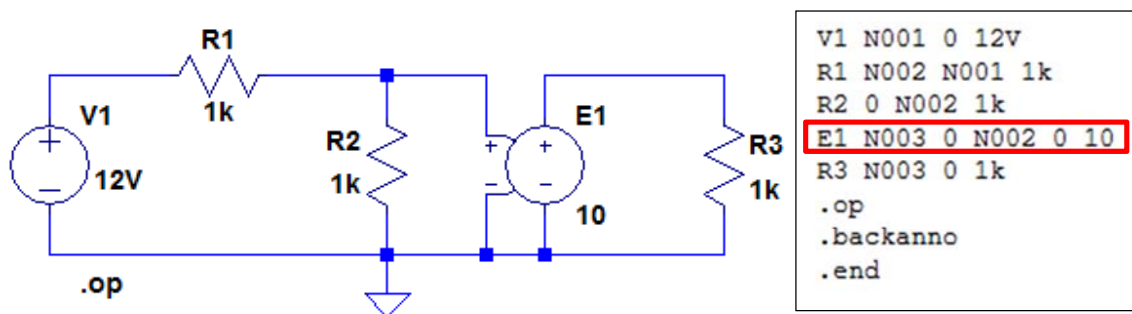


Figura 2.26: Ejemplo de fuente de tensión controlada por tensión

En el circuito de la Figura 2.26 la fuente de tensión controlada por tensión E1 posee como nodos de salida en nodo 3 (N003) y el nodo de referencia 0. La tensión de entrada se toma entre los nodos 2 (N002) y el de referencia 0, y posee una ganancia de 10.

### F (Fuente de corriente controlada por corriente)

Tiene la siguiente sintaxis:

**F<nombre> <nodo+> <nodo-> <fuente de control+> <ganancia>**

Los nodos <nodo+> <nodo-> son los nodos de salida positivo y negativo, mientras que fuente de control es una fuente de tensión a través de la cual fluye la corriente que determinará la corriente salida. La Figura 2.27 muestra un circuito elemental de ejemplo con LTspiceXVII y la sintaxis obtenida en el archivo de listado de conexiones (Netlist).

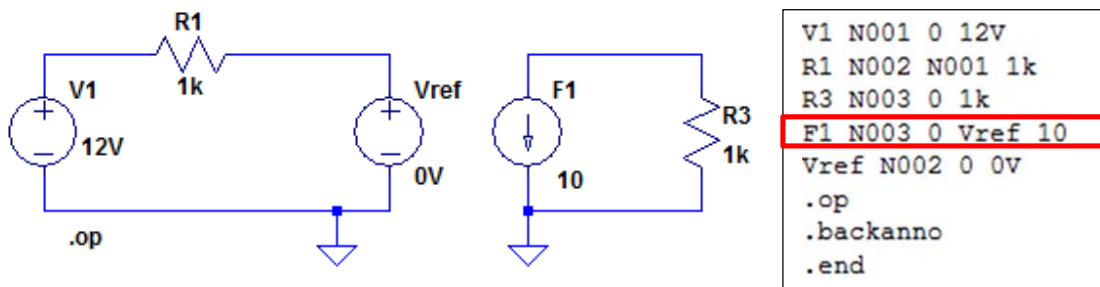


Figura 2.27: Ejemplo de fuente corriente controlada por corriente

En el ejemplo la fuente de tensión Vref designa a la fuente sobre la cual se mide la corriente de entrada y tiene valor nulo. Se ha asignado a la fuente de corriente una ganancia de 10.

### G (Fuente de corriente controlada por tensión)

Tiene la siguiente sintaxis:

**G<nombre> <nodo+> <nodo-> <nodo control+> <nodo control-> <ganancia>**

Según esta función la corriente de salida entre los nodos <nodo+> y <nodo-> dependen de la tensión de entrada entre los nodos <nodo control+> y <nodo control->. Para una fuente linealmente dependiente la ganancia es una constante que representa una transconductancia. La Figura 2.28 muestra un ejemplo simple.

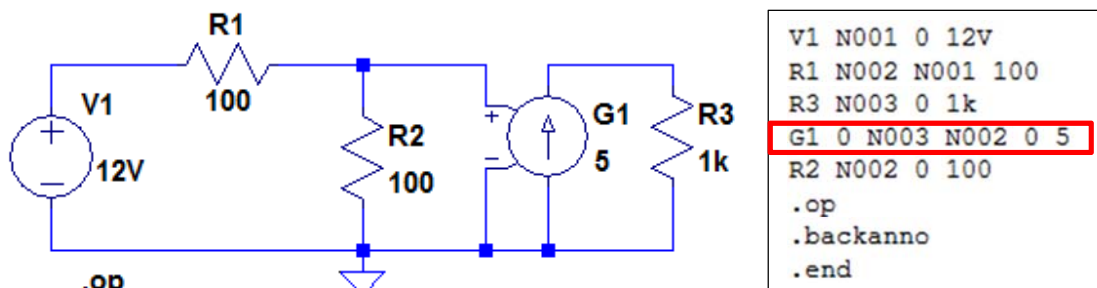


Figura 2.28: Ejemplo de fuente corriente controlada por tensión

## H (Fuente de tensión controlada por corriente)

Tiene la siguiente sintaxis:

**H<nombre> <nodo+> <nodo-> <fuente de control+> <ganancia>**

Según esta expresión la tensión de salida entre los nodos <nodo+> y <nodo-> dependen de la corriente de entrada a través de la fuente de control. Para una fuente linealmente dependiente la ganancia es una constante que representa una transresistencia. La Figura 2.29 muestra un ejemplo.

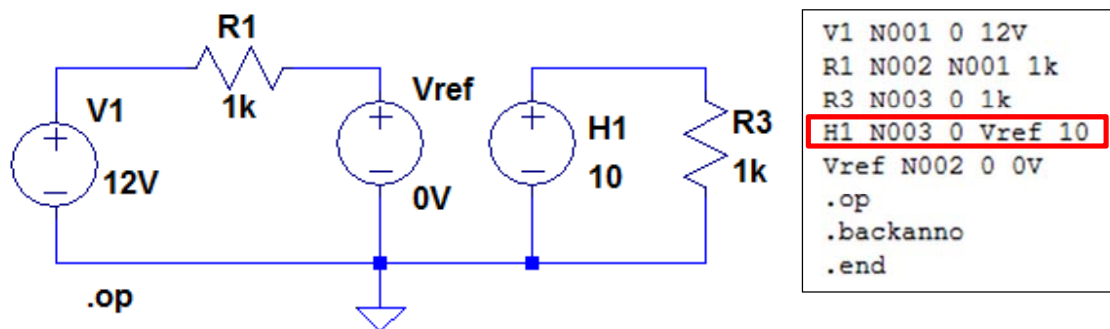
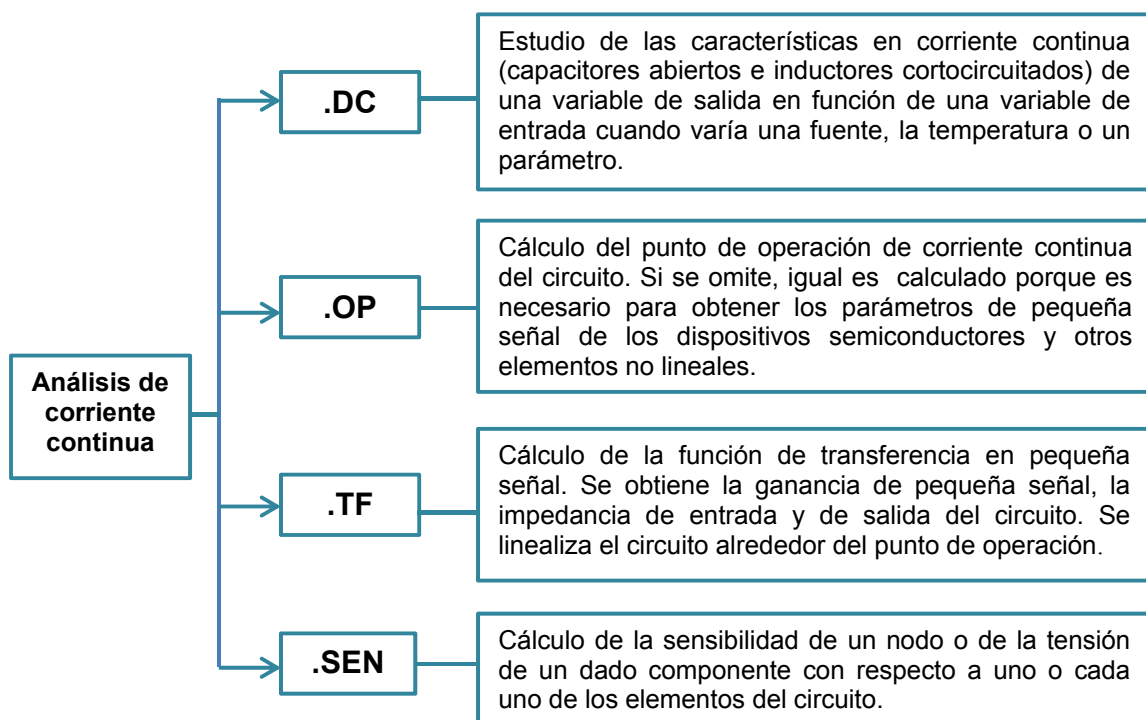


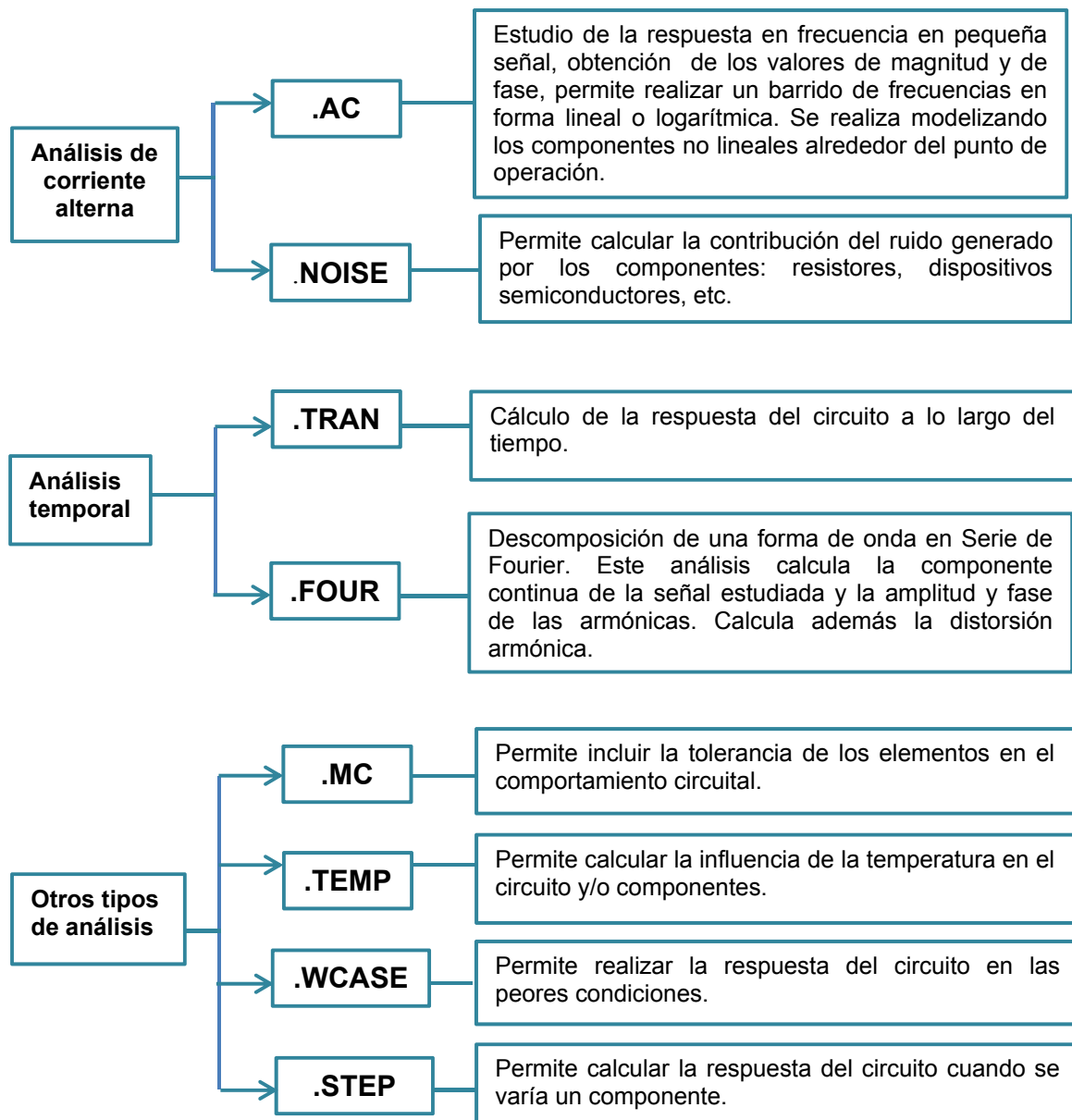
Figura 2.29: Ejemplo de fuente tensión controlada por corriente

## Tipos de análisis

Los programas que utilizan el estándar SPICE permiten realizar distintos tipos de análisis de circuitos. El tipo de análisis seleccionado condicionará los resultados obtenidos. En forma general, los tipos de análisis más comunes se resumen a continuación.







A continuación se describen las características más importantes de cada tipo de análisis realizando un ejemplo simple de aplicación con LTspiceXVII.

### Punto de trabajo o de operación (OP) de corriente continua

Permite determinar cuál es el punto de trabajo de corriente continua del circuito bajo prueba. Los resultados se almacenan en un archivo de texto y/o se muestran directamente sobre el esquema del circuito al activar iconos presentes en la barra de herramientas. El formato depende de cada versión de programa. En forma general, en el caso de obtener la información de un

archivo de salida se pueden encontrar impresos tres tipos de resultados: las tensiones en cada nodo del circuito, las corrientes y una lista de parámetros que indican los parámetros de pequeña señal de los componentes no lineales. La Figura 2.30 muestra un ejemplo simple.

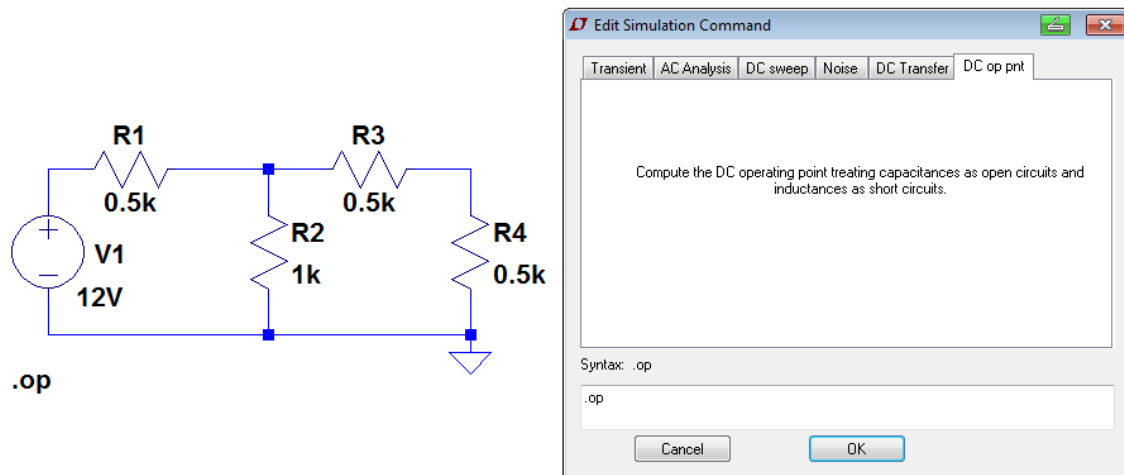


Figura 2.30: punto de operación en corriente continua

Una vez dibujado el circuito esquemático sobre la hoja de trabajo (*New Schematic*) se selecciona el tipo de análisis a realizar, siguiendo los pasos: *Simulate* → *Edit Simulation Cmd*. Se abre una ventana como se muestra en la Figura 2.30 en la cual elegimos la opción DC op. Del resultado de la simulación se obtiene un archivo de salida en formato de texto con los resultados de las tensiones en los nodos y las corrientes en las ramas del circuito, Figura 2.31.

```

--- Operating Point ---
V(n001):      12          voltage
V(n002):       6          voltage
V(n003):       3          voltage
I(R3):        0.006      device_current
I(R4):        0.006      device_current
I(R2):        0.006      device_current
I(R1):        0.012      device_current
I(V1):       -0.012      device_current

```

Figura 2.31: Resultados de la simulación

## Análisis de barrido en corriente continua (DCsweep)

Este tipo de análisis permite la simulación de un circuito excitado por una fuente de tensión o de corriente continua para un determinado rango de valores de las fuentes, de un parámetro del modelo de componentes o de la temperatura de operación. La información resultante indica cómo varía la variable de salida para un rango de variación de la entrada (barrido). En forma general, una

vez establecido la variable sobre la que se efectuará el barrido y su nombre, se pueden seleccionar distintos tipos de barrido:

- **Lineal:** se define por los valores inicial y final y un incremento para las variables.
- **Octavas:** se define por los valores inicial y final y el número de puntos por octava.
- **Décadas:** se define por los valores inicial y final y el número de puntos por década.
- **Lista de valores:** se introducen los valores elegidos separados por comas.
- **Barrido anidado:** se utilizan dos variables. Para cada valor de una de las variables se realiza el barrido completo de todos los valores de la segunda variable.

Como ejemplo se obtendrá la curva característica del diodo 1N4148 utilizando el análisis DC lineal con LTSpice IV. El primer paso es dibujar el circuito bajo prueba con los valores elegidos. Luego en la barra de herramientas seleccionar *Simulate* → *Edit Simulation Cmd*. Se abre una ventana que deberá configurarse según el análisis a realizar. En este caso se elige la fuente V1 con un análisis lineal con valor inicial 0 V, valor final 0.8 V e incrementos de 0.01 V. La Figura 2.32 muestra la ventana de selección completa. En la parte inferior aparece la sintaxis que corresponde al programa SPICE. Con OK se cierra la ventana almacenando los datos. Para simular se selecciona *Run*. Si no hay errores se abren dos pantallas. En una pantalla se visualiza el circuito bajo prueba. Colocando el puntero sobre el diodo se verá un símbolo indicador de una sonda de prueba de corriente; haciendo clic con el botón izquierdo del mouse se obtendrá sobre la pantalla superior la característica buscada, Figura 2.33.

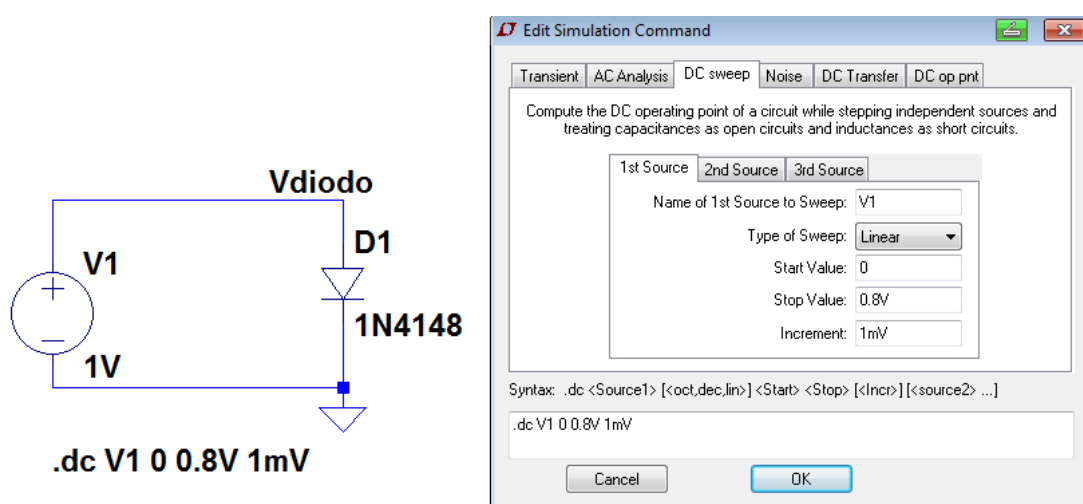


Figura 2.32: Análisis de un circuito en corriente continua

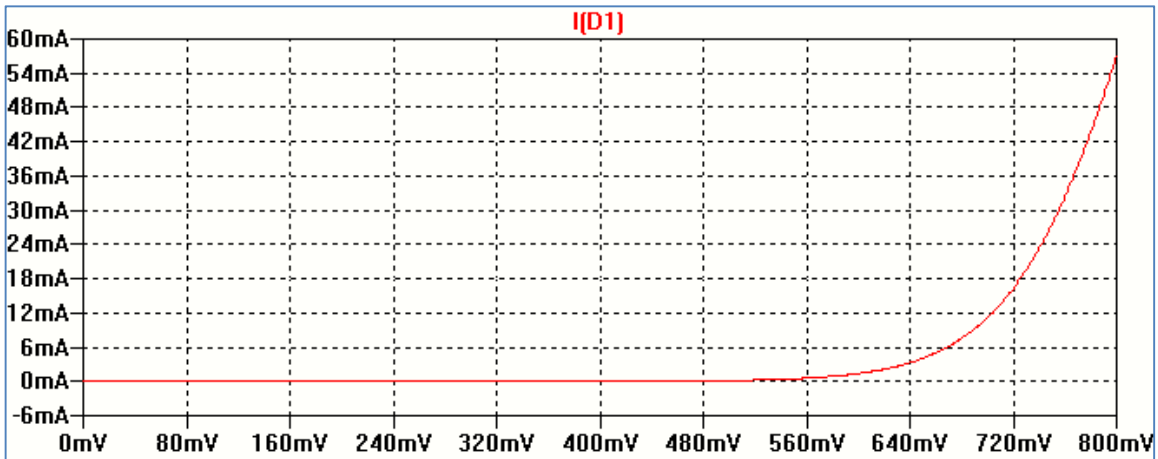


Figura 2.33: Curva resultado de la simulación

## Análisis temporal (Transient)

El análisis en el tiempo (.TRAN) permite calcular la respuesta del circuito desde un instante de tiempo inicial 0 s hasta el valor especificado por el usuario. Este tipo de análisis permite obtener las formas de onda en los nodos del circuito tomando como variable el tiempo. Se obtiene un funcionamiento similar al que realizaría un osciloscopio. Como ejemplo se analizará el comportamiento temporal de un circuito de rectificación de media onda utilizando LTSpice IV. La Figura 2.34 muestra el circuito esquemático y la condiciones de simulación.

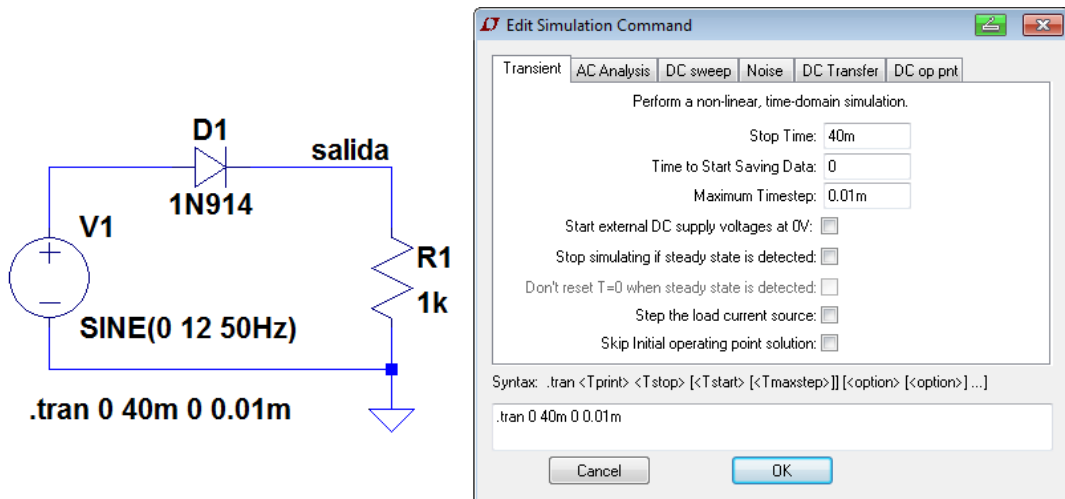


Figura 2.34: ejemplo de análisis en el tiempo

Una vez dibujado el circuito y elegido los componentes, en la barra de herramientas seleccionamos *Simulate* → *Edit Simulation Cmd*. Se abre una ventana en la cual seleccionamos

*Transient*. Como la señal de entrada tiene una frecuencia de 50 Hz (20 ms) seleccionamos un tiempo máximo de 40 ms para que se visualicen dos períodos completos. *Stop Time* (tiempo final de análisis) es el valor necesario para realizar la simulación. *Maximum Timestep* es el valor determinado para cada paso en la simulación seleccionado por el usuario. Si bien aparecen otras opciones su uso se detallará en posteriores capítulos. Una vez determinadas las opciones de simulación seleccionando *Simulate* → *Run* se abre la pantalla que mostrará el resultado de la simulación.

Al seleccionar el nodo para el cual se quiere obtener la forma de onda, es este caso sobre el resistor R1, el programa muestra una punta de prueba de color rojo. Haciendo clic con el botón izquierdo del mouse, se obtiene la forma de onda de la Figura 2.35.

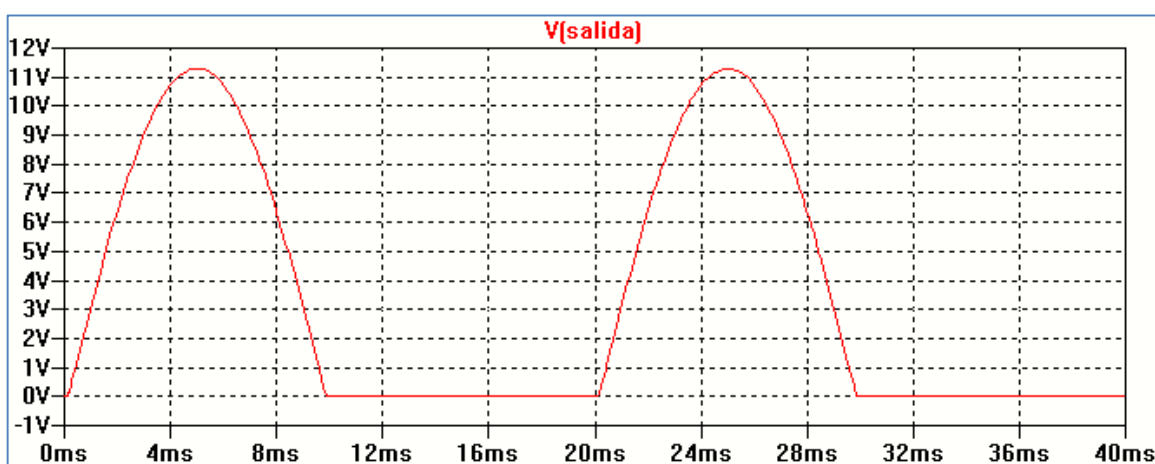


Figura 2.35: Gráfico en función del tiempo

## Análisis en frecuencia (AC)

Permite calcular la respuesta en frecuencias de un circuito. El barrido se puede seleccionar lineal o logarítmico. Dentro de esta forma se encuentran las opciones por décadas o por octavas.

Para realizar este análisis se deben seleccionar fuentes especificadas con AC. Como ejemplo se simulará con LTSpiceXVII un filtro pasa bajos. La Figura 2.36 muestra el circuito esquemático que se dibuja en la hoja de trabajo. Se ha seleccionado una fuente de tensión con la opción AC y de amplitud 1 V.

Luego seleccionando *Simulate* → *Edit Simulation Cmd*, se abre una ventana en la cual elegimos *AC Analysis*. En la pantalla de selección elegimos tipo de barrido por década con 50 puntos, frecuencia inicial de 1 Hz y frecuencia final de 100 KHz.

El resultado de la simulación se muestra en la Figura 2.37. Se representa por defecto la variable elegida, en este caso la tensión sobre el capacitor, en módulo en dB y en fase en grados. El programa permite, en este análisis, elegir otros tipos de representación. Por ejemplo, haciendo clic con el botón derecho sobre el eje que representa el módulo se abre la ventana de la Figura 2.38.

En esta ventana seleccionamos representación Bode en forma logarítmica. El gráfico cambia al mostrado en la Figura 2.39.

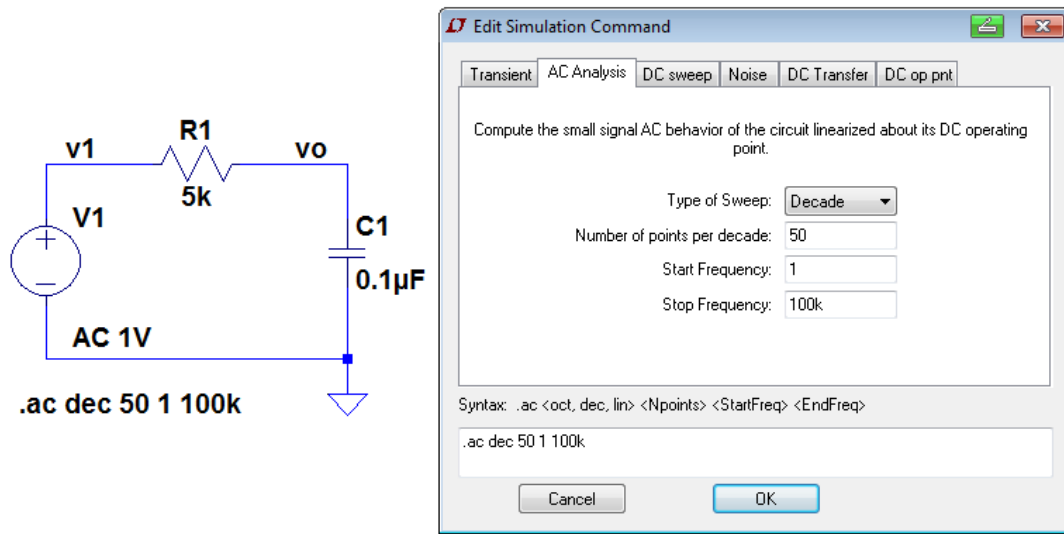


Figura 2.36: Ejemplo de análisis en frecuencia

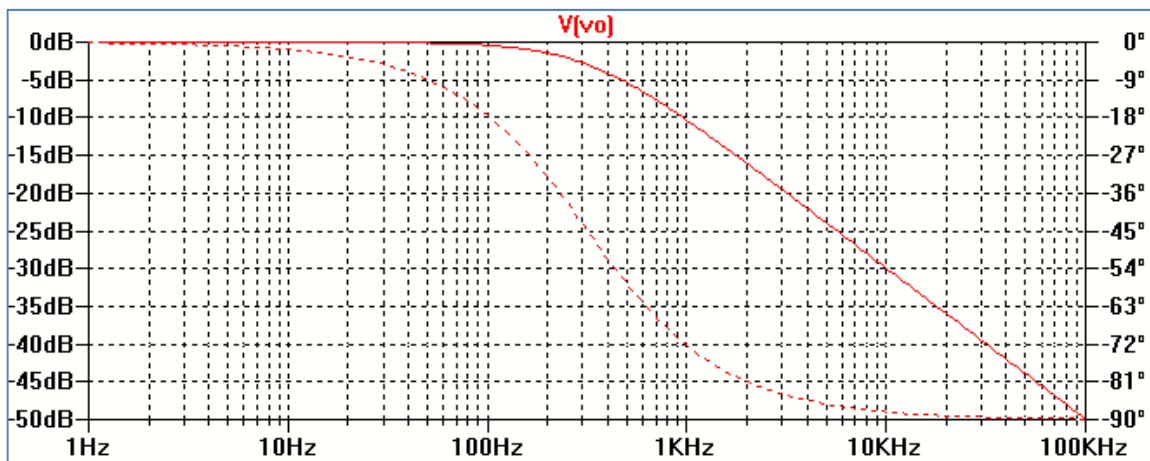


Figura 2.37: Gráfico en función de la frecuencia en dB

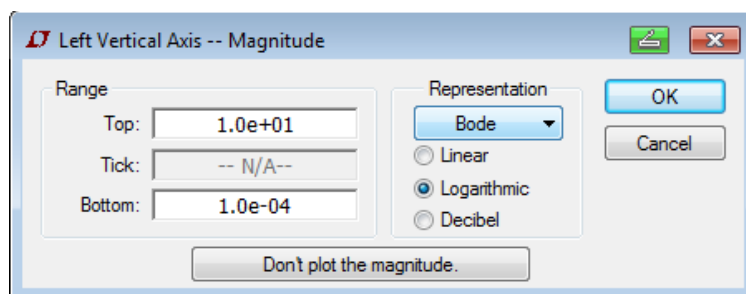


Figura 2.38: Elección de la forma de representación de la amplitud

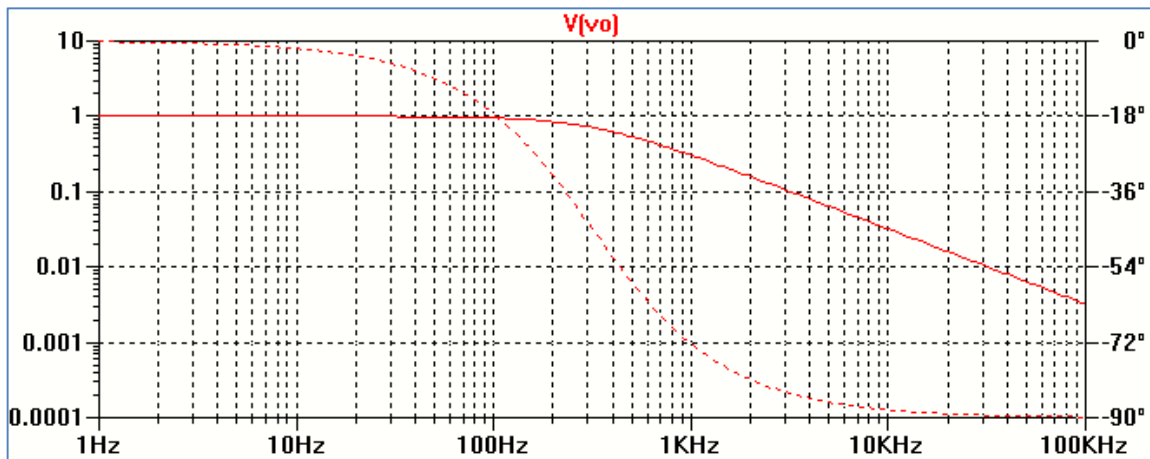


Figura 2.39: Gráfico en representación logarítmica

## Análisis de la función de transferencia

Permite obtener la ganancia asociada a una variable de salida con respecto a la fuente de entrada. Estos cálculos se realizan linealizando el circuito en torno al punto de operación. Una aplicación de este análisis podría ser la obtención de un circuito equivalente de Thevenin.

La Figura 2.40 muestra un circuito simple de análisis de la función de transferencia utilizando LTSpiceXVII. Para establecer el análisis colocamos un resistor de muy alto valor en el nodo de salida de modo que para la simulación es como si el circuito estuviera abierto, resistor R5= 1 GΩ, en la Figura 2.40.

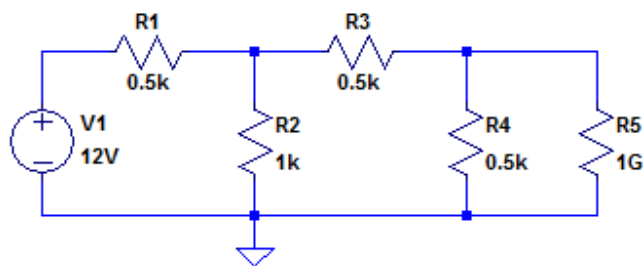


Figura 2.40: Ejemplo de función de transferencia

El análisis de la función de transferencia da como resultado la relación de las tensiones entre los nodos de salida y de entrada (función de transferencia), la impedancia de salida y la impedancia de entrada.

Para definir el análisis solo hace falta indicar la variable de salida y el nombre de la fuente de entrada. Por ello se ha cambiado el nombre del nodo donde se ubica R5 a "salida". Esto se realiza haciendo clic con el botón derecho del mouse sobre el nodo cuyo nombre se quiere personalizar y se utiliza la opción *Label Net* como se explicó anteriormente.

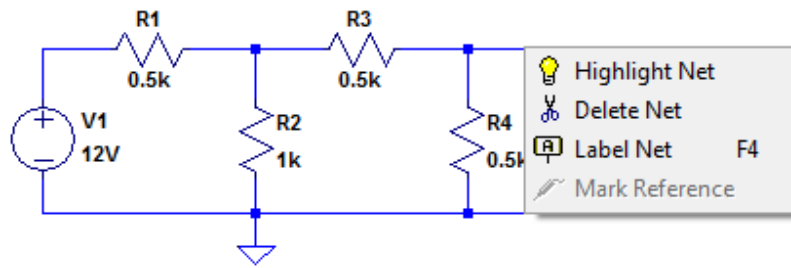


Figura 2.41: Identificación del nodo de salida

Se identifica el nodo seleccionado con el nombre “salida” y luego deben editarse las condiciones para la simulación, *Simulate* → *Edit Simulation Cmd*. En la Figura 2.42 se muestra la edición de las condiciones para la simulación y en la Figura 2.43 el resultado.

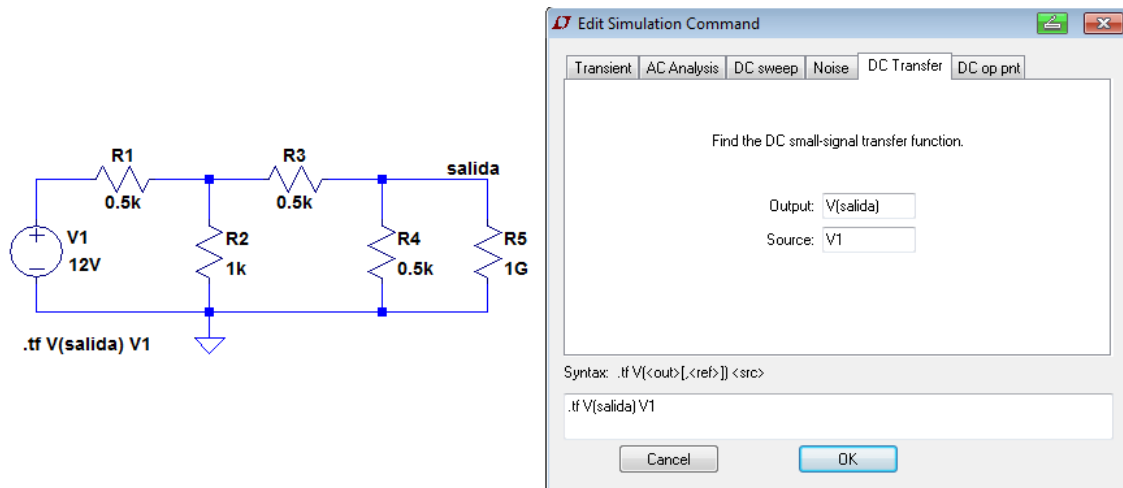


Figura 2.42: Edición de las condiciones de simulación

```

--- Transfer Function ---
Transfer_function:          0.25          transfer
v1#Input_impedance:       1000          impedance
output_impedance_at_V(salida): 312.5    impedance

```

Figura 2.43: Resultado de la simulación

## Análisis paramétrico

Permite realizar un análisis variando el valor de un elemento o un parámetro del circuito: una fuente, la temperatura, un parámetro de una variable definida en el circuito (parámetro global) o un parámetro del modelo. Para cada valor del parámetro se repite el análisis obteniendo un conjunto



de resultados visibles a través de un archivo en formato texto o en forma gráfica. Las posibilidades de realizar este análisis dependen de cada programa de simulación. En capítulos posteriores se verán varios ejemplos de uso.

Como ejemplo analizaremos el efecto de variar la constante de tiempo en un circuito RC variando el valor de la capacitancia. Para definir la capacitancia variable se coloca entre llaves el nombre de esta, {C}, en lugar de establecer un valor definido, Figura 2.44. En la misma se define la fuente V1 como una fuente de pulso, PULSE.

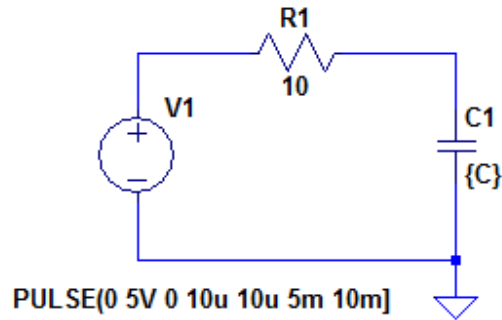


Figura 2.44: Ejemplo de análisis paramétrico

Para agregar en análisis del parámetro C se debe abrir el editor de texto de SPICE, al cual se accede a través del menú *Edit* → *Spice Directive* o desde la barra de herramientas, este último se muestra en la Figura 2.45.

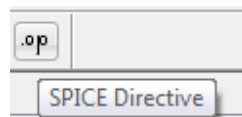


Figura 2.45: Acceso al editor SPICE

Se abre una ventana de edición donde se escribirá la sentencia que permitirá realizar el análisis, Figura 2.46.

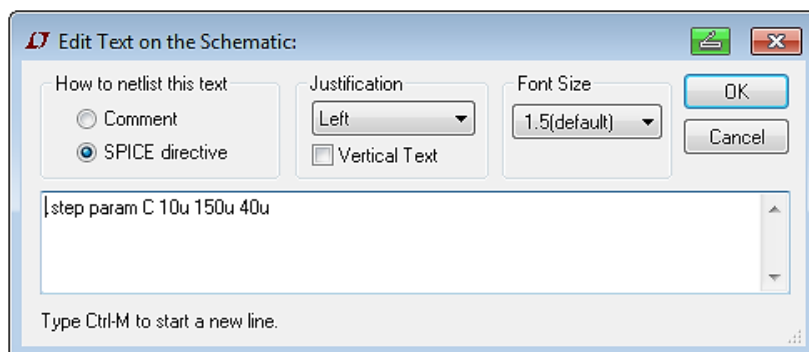


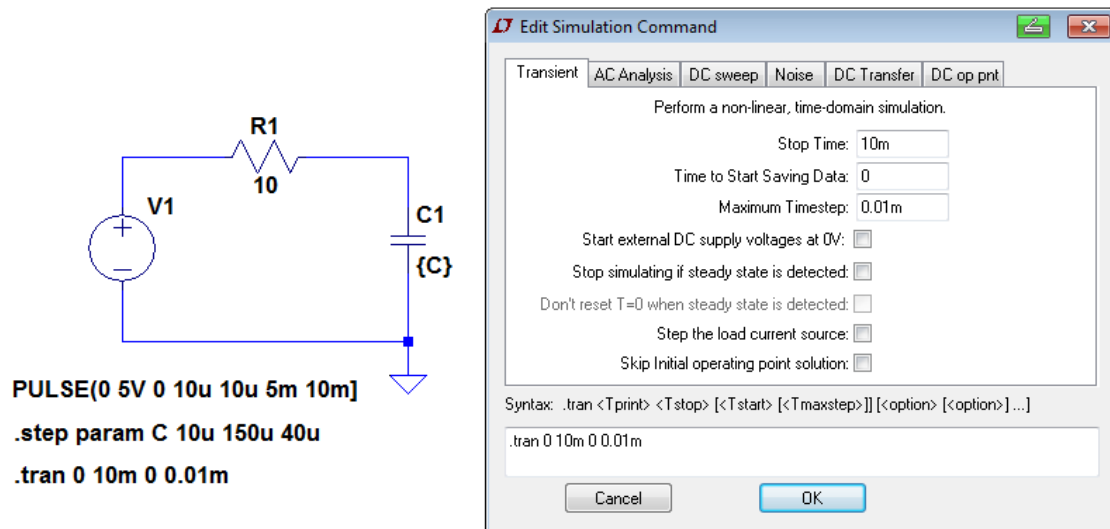
Figura 2.46: Edición de la variación del parámetro

El formato de la sentencia es del tipo:

**.STEP PARAM <var> <valor inicial> <valor final> <incremento>**

En este caso el parámetro variable es C con un valor inicial de 10 uF, valor final de 150 uF con un paso de incremento de 40 uF.

Por último para poder realizar la simulación hay que colocar el tipo de análisis a ejecutar. En este caso es un análisis temporal indicado en la Figura 2.47. La Figura 2.48 muestra en resultado de la simulación, la tensión en el nodo n002 corresponde a la tensión en el capacitor C.



The figure shows a circuit diagram on the left and a simulation command editor window on the right. The circuit consists of a voltage source V1, a resistor R1 with a value of 10, and a capacitor C1 with a value of {C}. Below the circuit are the simulation commands: `PULSE(0 5V 0 10u 10u 5m 10m)`, `.step param C 10u 150u 40u`, and `.tran 0 10m 0 0.01m`. The simulation command editor window is titled "Edit Simulation Command" and shows the "Transient" analysis type selected. The simulation parameters are: Stop Time: 10m, Time to Start Saving Data: 0, Maximum Timestep: 0.01m. The syntax field contains `.tran 0 10m 0 0.01m`.

Figura 2.47: Edición de las condiciones de simulación

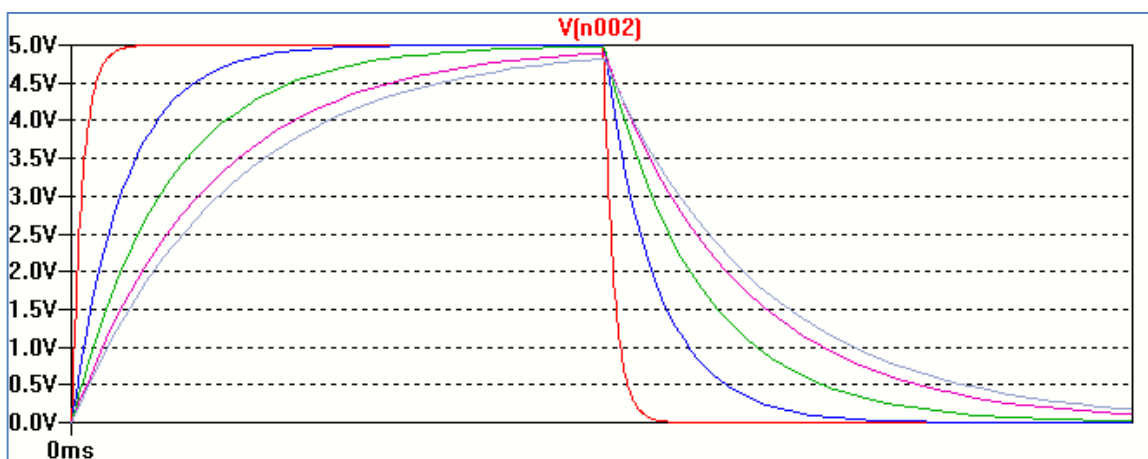


Figura 2.48: Resultado de la simulación

## Análisis en temperatura

Se puede seleccionar la temperatura del análisis. Por defecto se toma 27°C. Si se indican más de una temperatura resultará un análisis paramétrico donde la temperatura es la variable. La forma básica de editar la sentencia es:

```
.TEMP <T1> <T2>...
```

Es equivalente a realizar un análisis paramétrico del tipo:

```
.STEP TEMP LIST <T1> <T2> ...
```

Como ejemplo la Figura 2.49 muestra el circuito y la definición de los análisis para encontrar la variación de la característica corriente-tensión de un diodo con la temperatura. Para ello usamos una fuente que realiza un barrido lineal (.DC Sweep) y elegimos cuatro valores de la temperatura usando la sentencia anterior. Se eligió el diodo 1N914 en la librería de componentes.

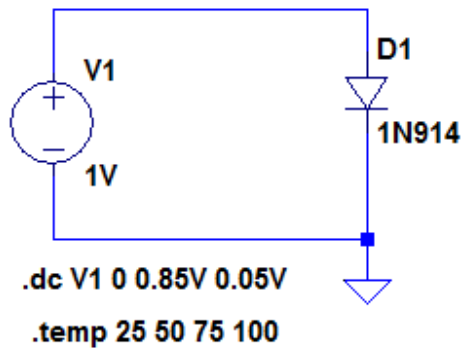


Figura 2.49: Ejemplo de análisis en temperatura

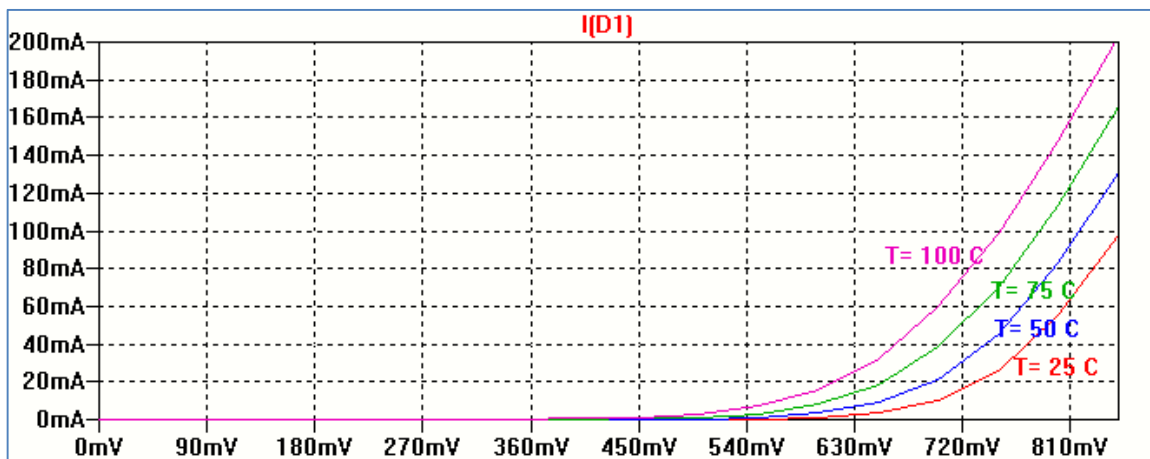


Figura 2.50: Resultado de la simulación

## Análisis de Fourier

Realizando un análisis en el tiempo (*Transient*) se puede obtener el espectro de una señal, descomposición en su componente continua y sus armónicos. Para ello se utiliza la sentencia:

**.FOUR <frecuencia> [Nro. de armónicos] <señal>**

Si no se ingresa el número de armónicos se determinan 9 por defecto.

Como ejemplo, en la Figura 2.51 se muestra el circuito de un rectificador de media onda para el cual se quieren determinar los primeros 10 armónicos de la tensión de salida denominada "salida". Desde el menú *Edit* → *Spice Directive* se definen las condiciones del análisis de Fourier, Figura 2.42, que aparecen en la Figura 2.41.

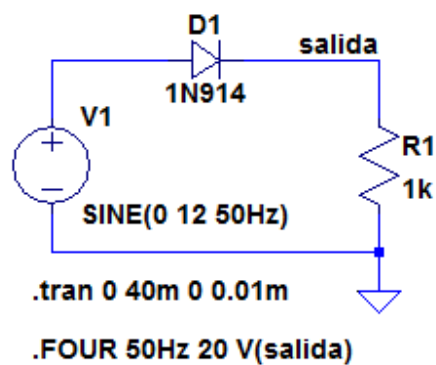


Figura 2.51: Condiciones para la realizar análisis de Fourier

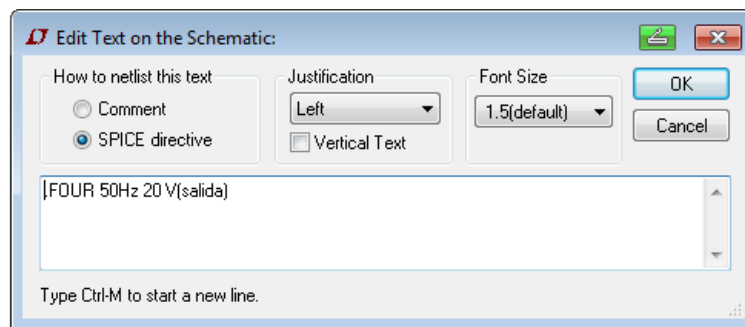


Figura 2.52: condiciones para la realizar análisis de Fourier

El resultado de la simulación es un archivo de texto. Al mismo se accede a través de *View* → *SPICE Error Log*, Figura 2.53.

La Figura 2.54 muestra el resultado de la simulación. Como se observa en el archivo de texto de salida aparece el número de cada una de las componentes y como valores asociados la frecuencia, la amplitud de la componente de Fourier y su valor normalizado, la fase de cada armónica y la fase normalizada.

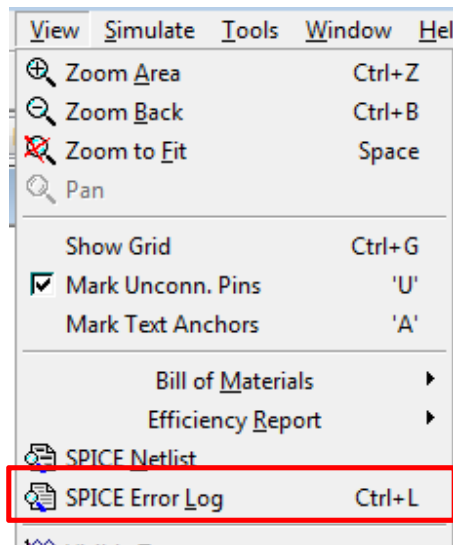


Figura 2.53: Acceso al análisis de Fourier

```
.OP point found by inspection.
Fourier components of V(salida)
DC component:3.49223
```

Harmonic Number	Frequency [Hz]	Fourier Component	Normalized Component	Phase [degree]	Normalized Phase [deg]
1	5.000e+01	5.565e+00	1.000e+00	-0.00°	0.00°
2	1.000e+02	2.511e+00	4.512e-01	-90.02°	-90.01°
3	1.500e+02	1.283e-01	2.306e-02	179.69°	179.70°
4	2.000e+02	4.884e-01	8.777e-02	-89.93°	-89.92°
5	2.500e+02	7.281e-02	1.308e-02	-179.37°	-179.37°
6	3.000e+02	2.018e-01	3.627e-02	-90.35°	-90.35°
7	3.500e+02	4.899e-02	8.803e-03	178.05°	178.05°
8	4.000e+02	1.088e-01	1.954e-02	-89.22°	-89.22°
9	4.500e+02	3.860e-02	6.936e-03	-179.58°	-179.57°
10	5.000e+02	6.365e-02	1.144e-02	-88.67°	-88.67°

```
Total Harmonic Distortion: 46.256569%
```

Figura 2.54: Resultado de la simulación

## Análisis de ruido

Calcula el ruido producido por los componentes del circuito tales como resistores y semiconductores. Los parámetros que se deben especificar son la tensión de salida, la fuente de excitación de entrada y el intervalo de frecuencias para el análisis.

## Uso de un componente que no está en la librería

LTspiceXVII posee una biblioteca de componentes abundante, pero podría suceder de querer simular un circuito utilizando un componente que no se encuentra en la misma. Sea el circuito de la Figura 2.55 en el cual se pretende utilizar el diodo 1N4002 que no se encuentra en la base de datos de componentes.

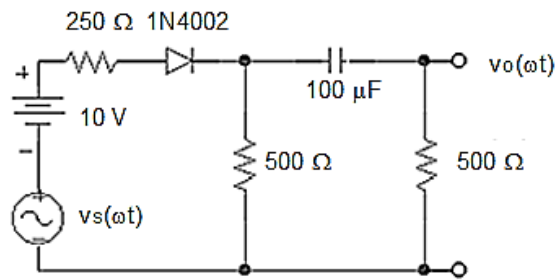


Figura 2.55: Circuito bajo análisis

Se pretende simular el circuito y obtener el punto de operación en continua del diodo y la tensión de señal  $v_o(\omega t)$  sobre el resistor de  $500 \Omega$ . La tensión  $v_s(\omega t)$  es una señal senoidal de 10 mV de amplitud y 10 kHz de frecuencia.

Utilizando LTspice XVII abrimos una nueva hoja de trabajo y dibujamos el circuito seleccionando una fuente de continua (V1) y una fuente de alterna (V2) en las cuales colocamos los datos adecuados, y los demás elementos formando el circuito de la Figura 2.56. La tensión de salida  $v_o(\omega t)$  se denominó *vsalida* en el circuito a simular.

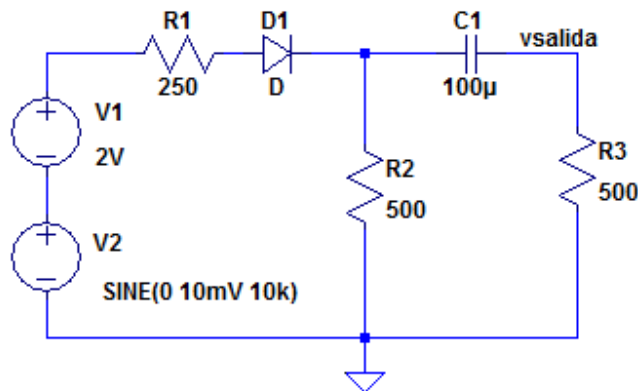


Figura 2.56: Circuito esquemático a simular

Cuando seleccionamos el diodo vemos que el diodo 1N4002 no se encuentra en la biblioteca propia del programa. Entonces podemos importar su modelo desde alguna librería disponible en Internet.

Para ello buscamos en Internet alguna base de datos de modelos SPICE de diodos compatible con LTSpice XVII. Por ejemplo:

<http://ltwiki.org/?title=Standard.dio>

En esa librería encontramos como modelo del diodo 1N4002 los siguientes datos:

```
.model 1N4002 D (Is=14.11n N=1.984 Rs=33.89E-3 Ikf=94.81 Xti=3 Eg=1.110 Cjo=51.17E-12
M=.2762 Vj=.3905 Fc=.5 Isr=100.0E-12 Nr=2 Bv=100.1 Ibv=10 Tt=4.761E-6 lave=1 Vpk=100
mfg=GI type=silicon)
```

El próximo paso es renombrar nuestro diodo reemplazando D por 1N4002. Haciendo clic sobre D se abre la ventana *Enter new Value for D1*. En lugar de D escribimos 1N4002, Figura 2.57. Al hacer OK el circuito quedará como el mostrado en la Figura 2.58.

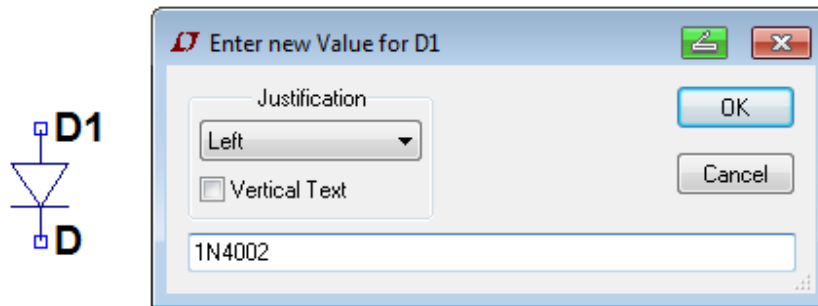


Figura 2.57: Renombrar el diodo D1

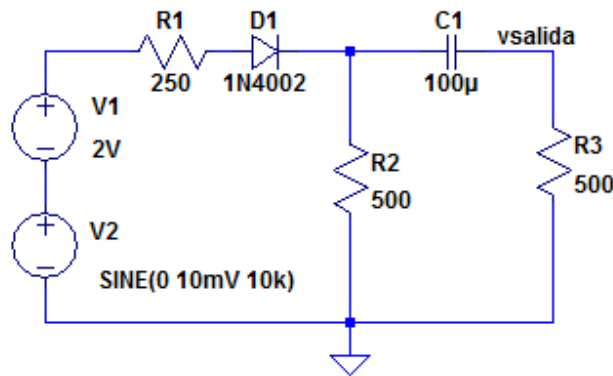


Figura 2.58: Circuito esquemático final

Ahora debemos indicar el modelo del diodo con todos sus parámetros. Para ello se abre la ventana de *SPICE Directive* y se copian los datos del modelo del diodo obtenidos de la librería en Internet, Figura 2.59. Cuando cerramos la ventana los datos del modelo aparecen sobre la hoja de trabajo, Figura 2.60.

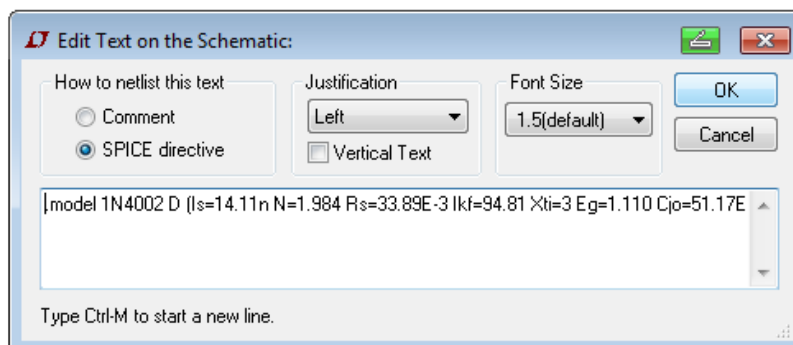
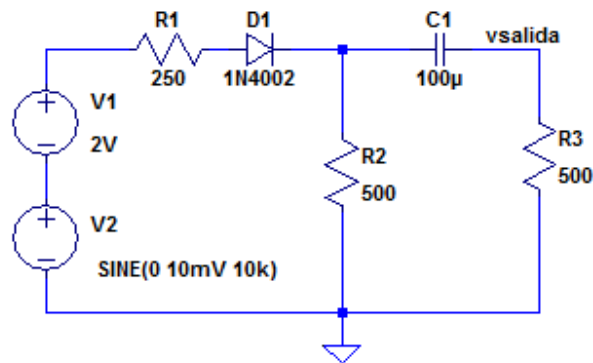


Figura 2.59: Edición del modelo del diodo 1N4002



```
.model 1N4002 D (Is=14.11n N=1.984 Rs=33.89E-3 Ikf=94.81 Xti=3
+Eg=1.110 Cjo=51.17E-12 M=.2762 Vj=.3905 Fc=.5 Isr=100.0E-12 Nr=2
+Bv=100.1 Ibv=10 Tt=4.761E-6 Iave=1 Vpk=100 mfg=GI type=silicon)
```

Figura 2.60: Circuito esquemático completo

Con la opción *View* → *SPICE Netlist* se abre una ventana que muestra el listado de conexiones con la denominación dada por el programa a cada nodo del circuito, salvo *vsalida* que fue agregado por el usuario utilizando la opción *Label Net*, Figura 2.61.

```
V1 N001 N004 2V
V2 N004 0 SINE(0 10mV 10k)
R1 N001 N002 250
R2 N003 0 500
R3 vsalida 0 500
D1 N002 N003 1N4002
C1 vsalida N003 100µ
.model D D
.lib C:\Program Files (x86)\LTC\LTspiceIV\lib\cmp\standard.dio
.model 1N4002 D (Is=14.11n N=1.984 Rs=33.89E-3 Ikf=94.81 Xti=3
+Eg=1.110 Cjo=51.17E-12 M=.2762 Vj=.3905 Fc=.5 Isr=100.0E-12 Nr=2
+Bv=100.1 Ibv=10 Tt=4.761E-6 Iave=1 Vpk=100 mfg=GI type=silicon)
.op
.backanno
.end
```

Figura 2.61: Listado de conexiones incluyendo el modelo del diodo 1N4002

El siguiente paso es seleccionar los distintos tipos de análisis a realizar. Para determinar el punto de operación de continua seleccionamos del menú de análisis la opción *.OP* siguiendo el camino: *Simulate* → *Edit Simulation Cmd* → *DC op pnt* → *OK*. Al correr la simulación se obtienen los resultados mostrados en la Figura 2.62.



```

--- Operating Point ---
V(n001):      2          voltage
V(n004):      0          voltage
V(n002):      1.53492    voltage
V(n003):      0.930155   voltage
V(vsalida):   4.65077e-014 voltage
I(C1):        -9.30155e-017 device_current
I(D1):         0.00186031 device_current
I(R3):         9.30155e-017 device_current
I(R2):         0.00186031 device_current
I(R1):         0.00186031 device_current
I(V2):        -0.00186031 device_current
I(V1):        -0.00186031 device_current

```

Figura 2.62: Punto de operación de corriente continua

Para realizar un análisis en el tiempo para ver la forma de onda de salida sobre *vsalida* se debe seleccionar el tipo de análisis *.Transient* con los valores mostrados en la Figura 2.63.

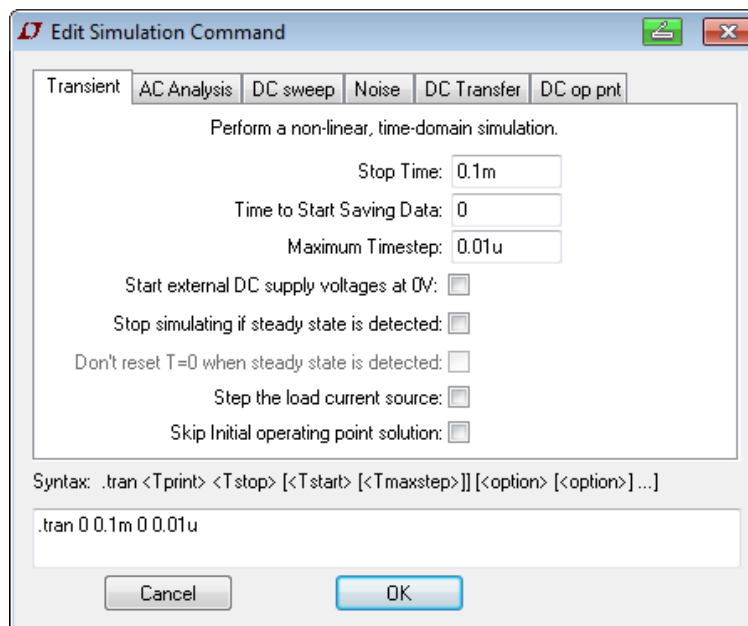


Figura 2.63: Datos para simulación temporal

En la Figura 2.64 se muestra el resultado de la simulación.

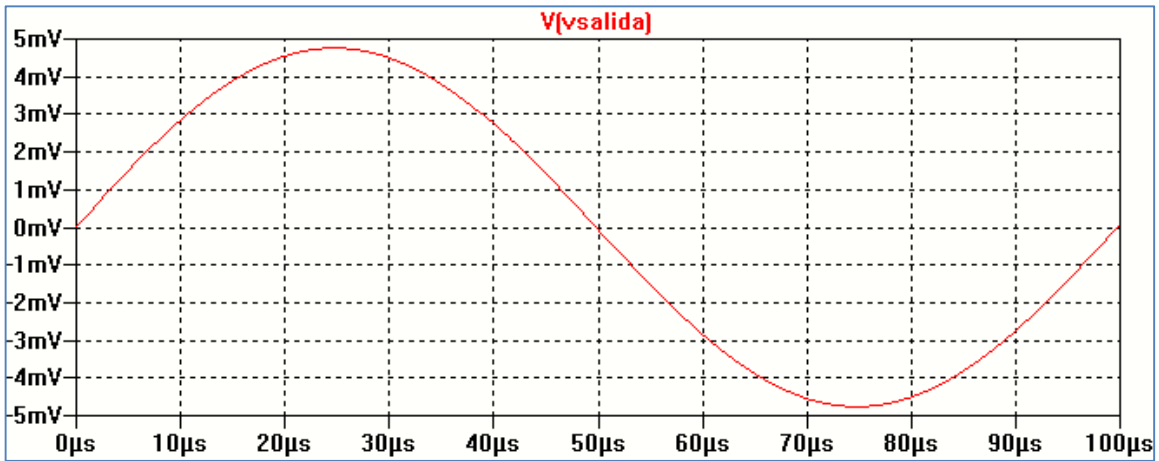


Figura 2.64: Forma de onda de salida

# CAPÍTULO 3

## Análisis de circuitos eléctricos

### Leyes de Kirchhoff. Análisis de circuitos.

Las leyes de Kirchhoff (1824-1887) son herramientas fundamentales para la resolución de los circuitos eléctricos. Son conocidas formalmente como la primera ley de Kirchhoff o ley de Kirchhoff de la corriente (LCK) y la segunda ley de Kirchhoff o ley de Kirchhoff de la tensión (LTK).

La ley de Kirchhoff de tensiones establece que la suma de las tensiones y las fuentes de tensión a través de un camino o lazo cerrado es nula. Un camino o lazo cerrado se define como cualquier trayectoria que se origina en un punto, viaja alrededor de un circuito y retorna al punto original sin pasar nuevamente por un mismo elemento del circuito. El sentido de recorrido es arbitrario.

La ley de Kirchhoff de corrientes establece que las intensidades de corriente que llegan a un nodo es igual a la suma de las intensidades que salen de él. Como convención se suelen considerar como positivas las corrientes que llegan a un nodo y negativas las corrientes que salen del nodo.

Como ejemplo verificaremos el cumplimiento de estas leyes aplicando una simulación para un circuito simple resistivo y en corriente continua, Figura 3.1, utilizando el análisis de punto de operación en continua `.op`.

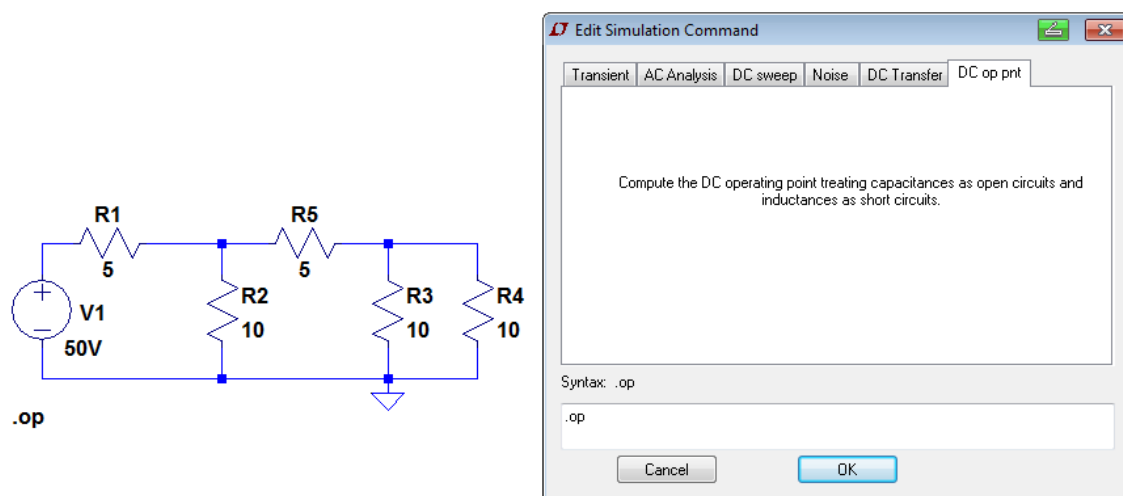



Figura 3.1: Circuito esquemático y análisis `.op`

Una vez dibujado el circuito (esquemático) sobre la hoja de trabajo, se selecciona la opción de análisis que permite calcular el punto de trabajo en corriente continua (*Simulate* → *Edit Simulation Cmd* → *DC op pnt*) y se realiza la simulación (*Simulation* → *Run* o *Run* sobre el icono correspondiente ). Los resultados de la simulación se obtienen directamente sobre la hoja de trabajo, Figura 3.2.

```

--- Operating Point ---
V(n001):      50          voltage
V(n002):      25          voltage
V(n003):      12.5        voltage
I(R5):        2.5         device_current
I(R4):        1.25        device_current
I(R3):        1.25        device_current
I(R2):        2.5         device_current
I(R1):        5           device_current
I(V1):       -5           device_current

```

Figura 3.2: Resultados de la simulación .op

Se presentan los valores de las tensiones en cada nodo y las intensidades de corriente por las ramas del circuito, en cada resistor y en la fuente de alimentación. Como puede observarse de los resultados:

$$I(R5) = I(R3) + I(R4)$$

$$I(R1) = I(R2) + I(R5)$$

Haciendo clic con botón derecho sobre cada nodo se presentan los valores de las tensiones resultantes de la simulación sobre el circuito, Figura 3.3.

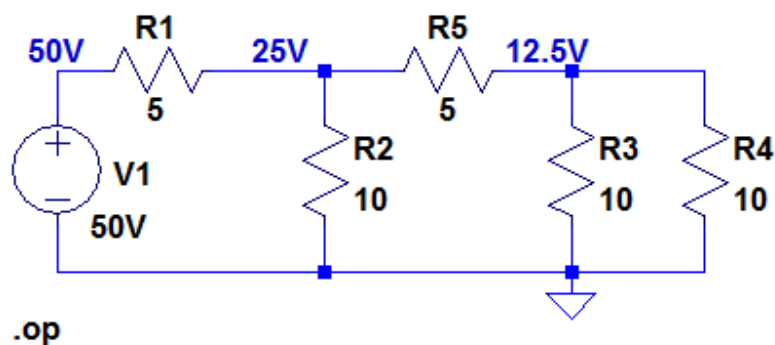


Figura 3.3: Visualización de las tensiones

## Divisor de tensión y de corriente

El circuito divisor de tensión básico (sin carga) está formado por una fuente de tensión VCC que se conecta a dos resistores en serie R1 y R2. La tensión V2 a través del resistor R2 se relaciona con VCC por la relación del divisor:

$$V2 = VCC \frac{R2}{R1 + R2}$$

La Figura 3.4 muestra un ejemplo de análisis del punto de operación en continua *.op*.

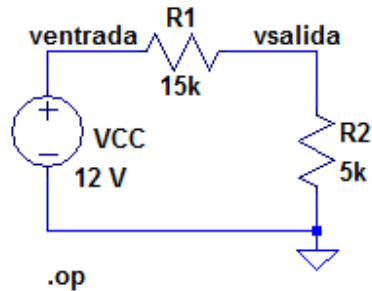


Figura 3.4: Esquemático del circuito divisor de tensión

La Figura 3.5 el archivo de texto resultado de la simulación.

```
--- Operating Point ---
V(ventrada):    12          voltage
V(vsalida):     3          voltage
I(R2):          0.0006     device_current
I(R1):          0.0006     device_current
I(Vcc):         -0.0006    device_current
```

Figura 3.5: Resultado de la simulación

Al aplicar la ecuación anterior y reemplazar valores se verifica el resultado del nodo de salida.

$$V2 = 12 \text{ V} \frac{5 \text{ k}\Omega}{15 \text{ k}\Omega + 5 \text{ k}\Omega} = 3 \text{ V}$$

La relación entre la tensión de salida V(salida) y la entrada V(entrada) = VCC es lineal. Para verificar este resultado se realiza un análisis de barrido en tensión (*.DC Sweep*) variando la tensión VCC entre 0 y 12 V en pasos de 1V y graficando V(salida) vs. V(entrada). La Figura 3.6 muestra las condiciones del análisis.

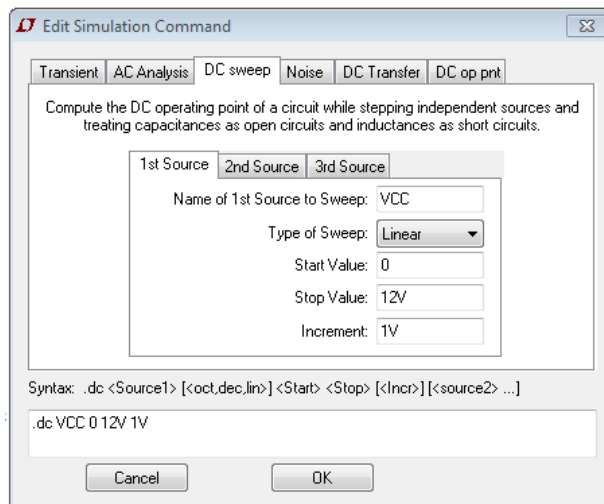
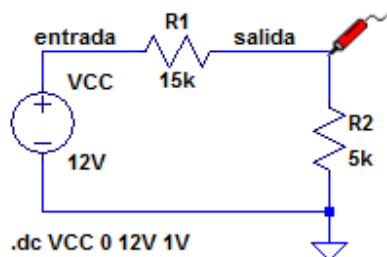



Figura 3.6: Condiciones de análisis

Al realizar la simulación (*Run* ) aparece la pantalla de visualización del gráfico en blanco. Haciendo clic con el botón izquierdo del mouse en el nodo de salida, Figura 3.6, se obtiene el gráfico de la Figura 3.7 que representa la característica de transferencia del divisor.

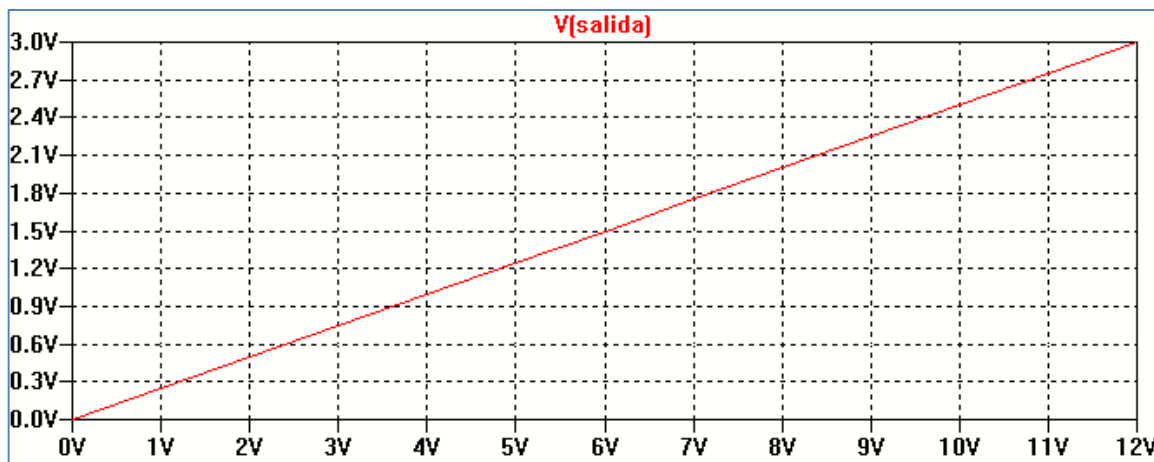


Figura 3.7: Característica de transferencia del divisor de tensión

El divisor de corriente está formado por una fuente de corriente que alimenta el paralelo de dos o más resistores. En el caso de dos resistores R1 y R2, se pueden establecer las siguientes relaciones entre las intensidades de las corrientes por R1 y R2 y la intensidad de la fuente IT:

$$I_1 = I_T \frac{R_2}{R_1 + R_2}$$

$$I_2 = I_T \frac{R_1}{R_1 + R_2}$$

La Figura 3.8 muestra un ejemplo realizando un análisis .op.

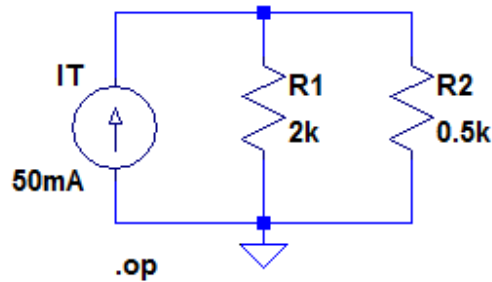


Figura 3.8: Esquemático del circuito divisor de corriente

$$I(R1) = 50 \text{ mA} \frac{0.5 \text{ k}\Omega}{0.5 \text{ k}\Omega + 2 \text{ k}\Omega} = 10 \text{ mA} = 0.01 \text{ A}$$

$$I(R2) = 50 \text{ mA} \frac{2 \text{ k}\Omega}{0.5 \text{ k}\Omega + 2 \text{ k}\Omega} = 40 \text{ mA} = 0.04 \text{ A}$$

La Figura 3.9 muestra el archivo resultado de la simulación.

```

--- Operating Point ---
V(n001) :      20          voltage
I(It) :      0.05        device_current
I(R2) :      0.04        device_current
I(R1) :      0.01        device_current
    
```

Figura 3.9: Resultado de la simulación

## Análisis en corriente alterna

### Tensión y corriente en un capacitor C

Para un capacitor de capacitancia C la relación entre la corriente  $i_c(t)$  y la tensión  $v_c(t)$  se establece a partir de la ecuación:

$$i_c(t) = C \frac{dv_c(t)}{dt}$$

Si la tensión  $v_c(t) = V_{cm} \sin \omega t$  entonces la corriente  $i_c(t) = I_{cm} \cos \omega t$ , estableciendo una diferencia de fase de  $90^\circ$  para un capacitor ideal. Como ejemplo se analizará el circuito de la Figura 3.10 simulando en LTspiceXVII.

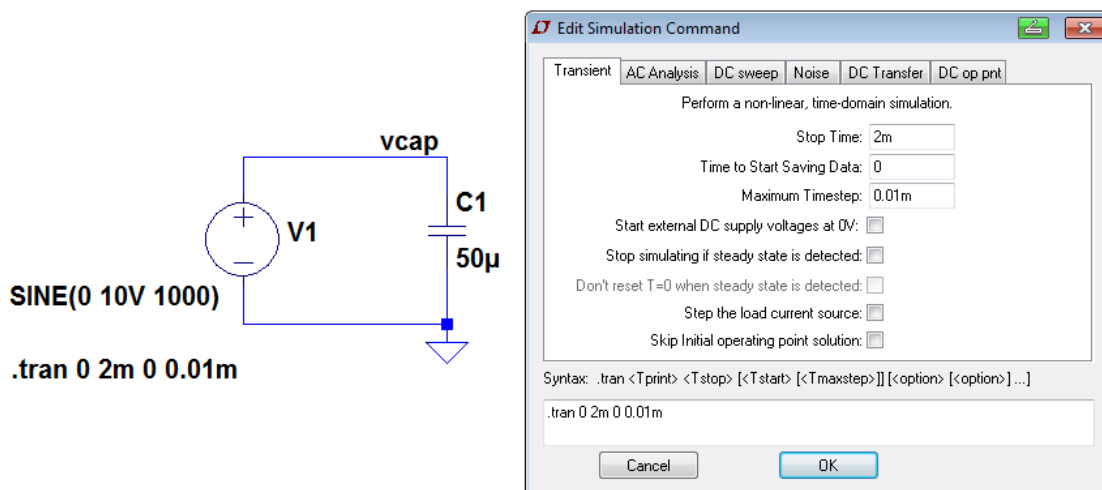


Figura 3.10: Capacitor ideal en corriente alterna

El circuito es muy simple y consta de un capacitor C1 de 50  $\mu\text{F}$  alimentado por una fuente senoidal de 10 V pico y frecuencia 1 KHz (1 ms). Dado que se pretende un análisis en función del tiempo se selecciona un análisis *.tran* de duración 2 ms con un paso de 0.01ms. Se dibuja el circuito esquemático y se agregan las condiciones de simulación a través de la barra de herramientas siguiendo el camino *Simulate*  $\rightarrow$  *Edit Simulation Cmd*, Figura 3.10.

La Figura 3.11 muestra el resultado de la simulación en la cual se visualizan tensión y corriente sobre un mismo gráfico, observando la diferencia de fase de 90°. En el margen izquierdo se encuentra la escala de tensiones y sobre el margen derecho el de corrientes.

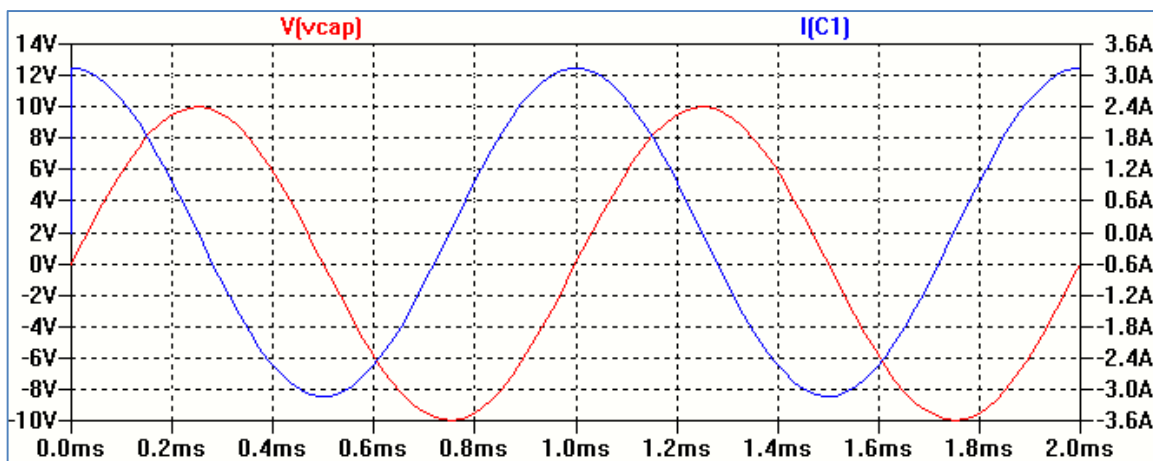


Figura 3.11: Tensión y corriente en un capacitor ideal

Una característica interesante que presenta LTspice XVII es la posibilidad de considerar para los elementos de circuito modelos más aproximados a la realidad incluyendo componentes de pérdida. En el caso del capacitor si hacemos clic con el botón derecho sobre el componente se



abre una ventana que permite o bien ingresar los valores de componentes del modelo o acceder a una biblioteca de capacitores comerciales con la opción *Select Capacitor*. Los parámetros del modelo real del capacitor fueron descriptos en el Capítulo 2.

### Circuito RC pasa altos y pasa bajos

Un circuito serie RC puede comportarse como filtro pasa altos o pasa bajos. La Figura 3.12 muestra un circuito que funciona como filtro pasa bajos. La salida del circuito se toma en los terminales del capacitor C.

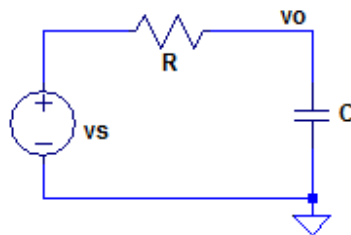


Figura 3.12: Circuito RC pasa bajos

Realizando un análisis simplificado de la respuesta en frecuencia del circuito se observa que para frecuencia cero (corriente continua) la reactancia capacitiva es infinita por lo que la corriente en el circuito será nula y la tensión de salida será igual a la tensión de entrada.

Cuando la frecuencia comienza a crecer la reactancia capacitiva comienza a disminuir por lo que la tensión de salida será menor a la tensión de entrada. Para algún valor de frecuencia la magnitud de la reactancia capacitiva iguala al valor de la resistencia. Esa frecuencia recibe el nombre de frecuencia de corte, la cual resulta:

$$f_c = \frac{1}{2 \pi R C}$$

A este valor de frecuencia la relación entre la tensión de salida y la tensión de entrada es  $1/\sqrt{2} \cong 0.707$ . Aumentando más la frecuencia, tendiendo a infinito, la reactancia capacitiva tiende a cero y la tensión de salida será nula.

Para verificar el funcionamiento se realizará la simulación del circuito de la Figura 3.13. La amplitud de tensión de la fuente de alimentación V1 se fija en 1 V realizándose un análisis en frecuencia (.AC) entre 10 Hz a 100 kHz.

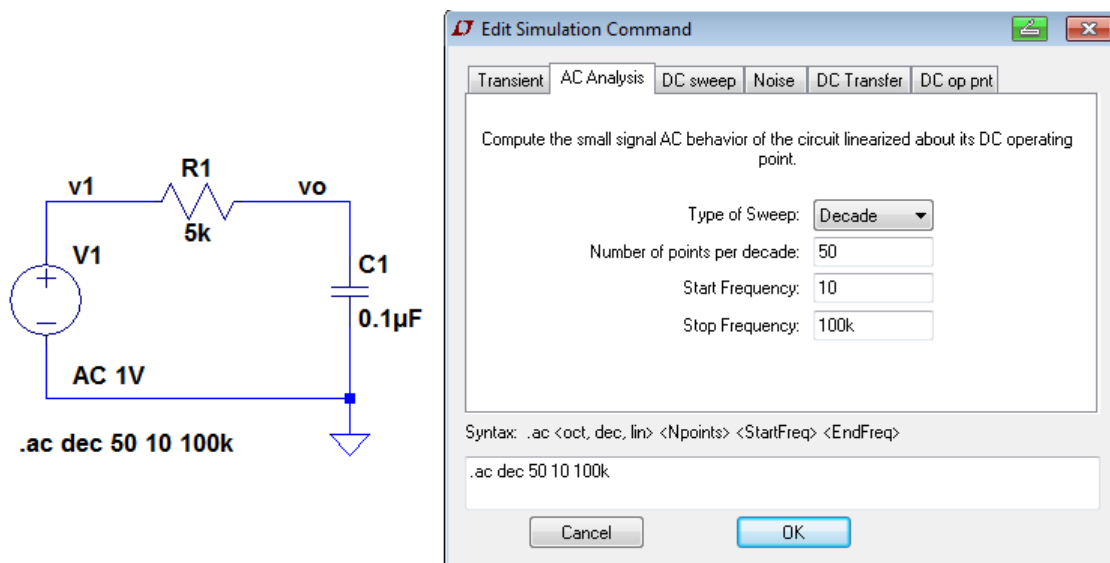


Figura 3.13: Condiciones de simulación

Al correr la simulación se obtienen por defecto dos gráficos en una misma ventana: un gráfico de la amplitud en dB y otro de la fase en grados, Figura 3.14. El programa LTspice XVII permite la visualización del gráfico de la amplitud en otros formatos. Haciendo clic sobre el eje de amplitud con el botón derecho se abre una ventana que permite seleccionar tres formas de visualización: lineal, logarítmica o en dB. La Figura 3.15 muestra el cambio de opción a lineal obteniendo el gráfico de la Figura 3.16.

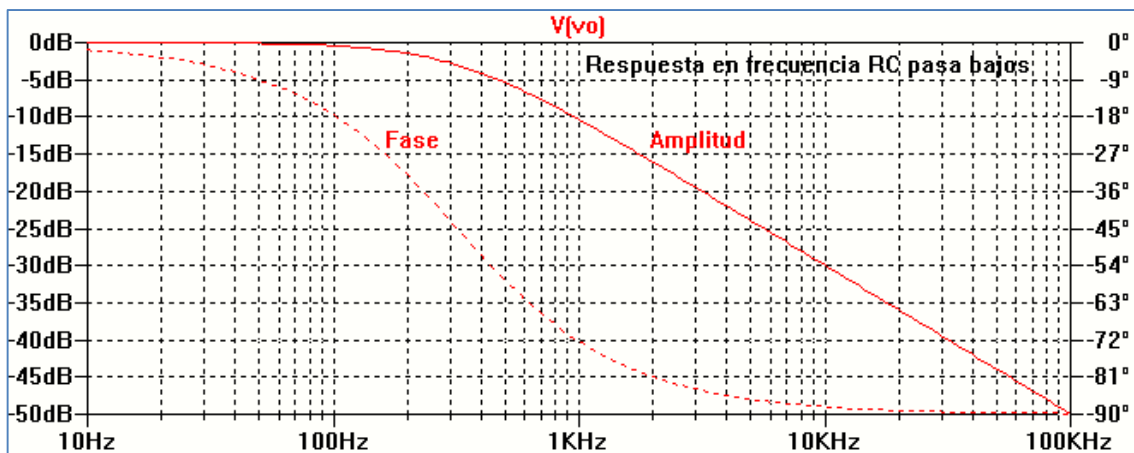


Figura 3.14: Respuesta en frecuencia filtro RC pasa bajos en dB

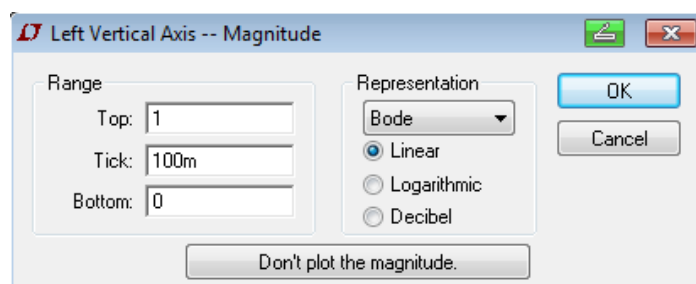


Figura 3.15: Cambio a representación en forma lineal de la amplitud

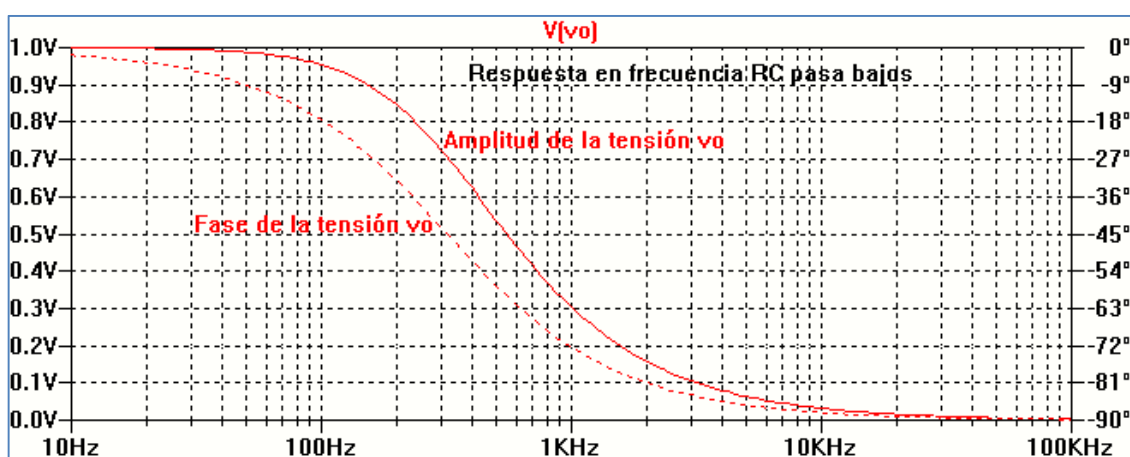


Figura 3.16: Respuesta en frecuencia filtro RC pasa bajos

Como se observa en la Figura 3.16 la tensión de salida va disminuyendo desde el valor máximo correspondiente a la tensión de entrada hasta cero y la fase cambia de  $0^\circ$  a  $-90^\circ$ .

Para la frecuencia de corte la tensión de salida es  $1/\sqrt{2} \cong 0.707$  de la tensión de entrada y la fase corresponde a  $-45^\circ$ .

Si sólo se quiere representar la amplitud, sobre el eje que representa la fase hacemos clic con el botón derecho y se abre una ventana, Figura 3.17. En la misma elegimos la opción *Don't plot phase* y se elimina el gráfico de la fase, obteniendo el gráfico final de la Figura 3.18.

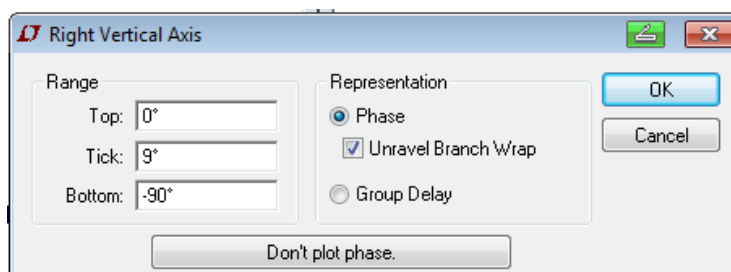


Figura 3.17: Opción para eliminar el gráfico de la fase

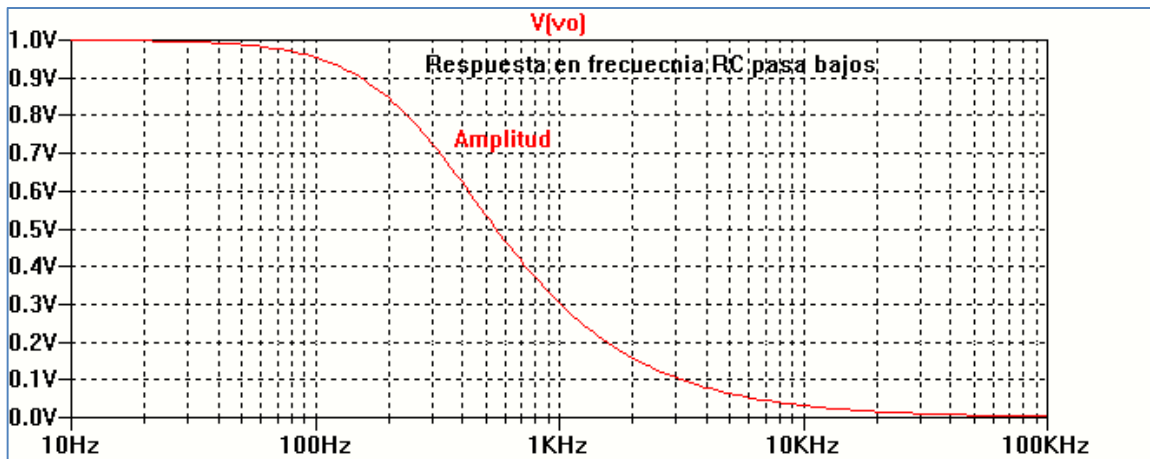


Figura 3.18: Amplitud de la tensión de salida en función de la frecuencia

Si se intercambian las posiciones de R y C el circuito se comportará como un filtro pasa altos, Figura 3.18.

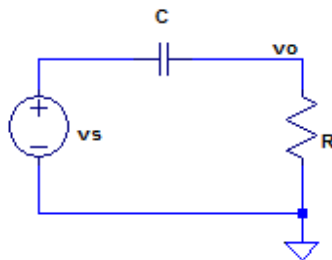


Figura 3.18: Circuito RC pasa altos

Realizando un análisis simple en función de la frecuencia se observa que para frecuencia cero (corriente continua) la reactancia capacitiva es infinita por lo que la corriente en el circuito será nula y la tensión de salida será nula. Cuando la frecuencia comienza a crecer la reactancia capacitiva comienza a disminuir por lo que la tensión de salida comienza a aumentar. Para el valor de frecuencia de corte la magnitud de la reactancia capacitiva iguala al valor de la resistencia:

$$f_c = \frac{1}{2 \pi R C}$$

Para la frecuencia de corte la tensión de salida es  $1/\sqrt{2} \cong 0.707$  de la tensión de entrada. Al aumentar más la frecuencia, tendiendo a infinito, la reactancia capacitiva tiende a cero y la tensión de salida será igual a la tensión de entrada.

En la Figura 3.19 se analiza el funcionamiento del filtro RC pasa altos. La tensión de la fuente de alimentación V1 se fija en 1 V de amplitud realizándose un análisis en frecuencia (.AC) entre 10 Hz a 100 kHz.

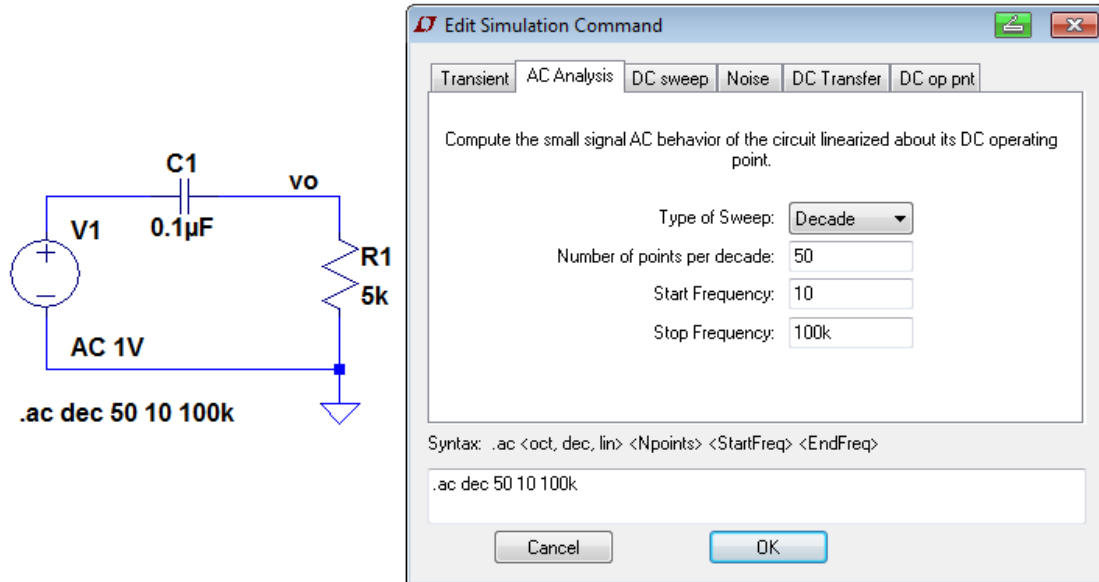


Figura 3.19: Condiciones de simulación

La Figura 3.20 muestra el resultado de la simulación. Como se observa la tensión de salida va aumentando hasta llegar al valor correspondiente a la tensión de entrada mientras la fase cambia de 90° a 0°. A la frecuencia de corte  $f_c$  la tensión de salida es aproximadamente 0.7 V y la fase corresponde a 45°.

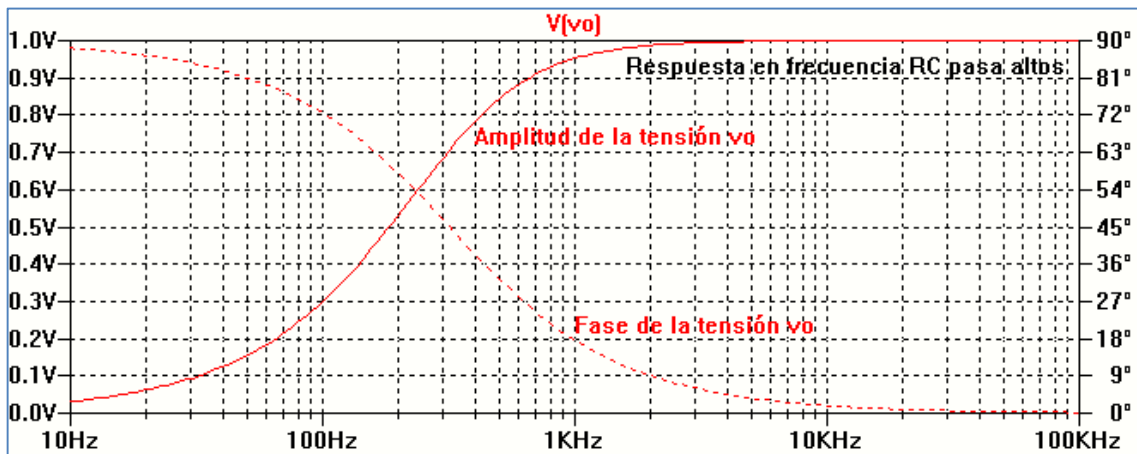


Figura 3.20: Respuesta en frecuencia filtro RC pasa altos

## Respuesta a un pulso de tensión en un circuito RC

El siguiente ejemplo permite estudiar el comportamiento de un circuito RC cuya respuesta temporal estará determinada por la relación entre la constante de tiempo  $\tau = RC$ . Se empleará para el análisis una fuente de pulso cuya descripción fue realizada en el Capítulo 2.

Del análisis de un circuito RC se desprende que la respuesta temporal dependerá del valor de la constante de tiempo  $\tau$ . Por ello, es interesante investigar el efecto del cambio del valor de  $\tau$  en la respuesta del circuito. En este caso, además de realizar un análisis temporal (*.tran*) se realizará un análisis paramétrico, en el cual se obtiene la simulación del circuito para varios valores de un parámetro definido por el usuario. Seleccionamos el resistor R1 como elemento variable y asignaremos una lista de valores R1= 50  $\Omega$ , 100  $\Omega$ , 200  $\Omega$  y 300  $\Omega$  para el análisis. Las opciones de este análisis se deben agregar como sentencias en formato texto con la opción *SPICE Directive*.

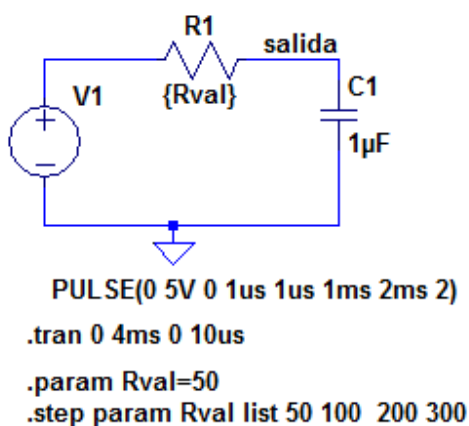
Como primer paso se dibuja el circuito sobre la hoja de trabajo y se coloca en el valor del resistor R1, elegido como parámetro, {Rval}, o el nombre elegido por el usuario siempre entre llaves. En las directivas SPICE colocamos la sentencia:

```
.PARAM Rval=50
```

De esta forma el programa asigna un valor de referencia. Luego se agregan las directivas para el análisis paramétrico:

```
.STEP PARAM Rval LIST 50 100 200 300
```

Esta sentencia permite realizar el análisis para cada uno de los valores (Rval) asignados a R1. En la Figura 3.21 se muestra el circuito esquemático que incluye las sentencias anteriores y en la Figura 3.22 los resultados de la simulación.



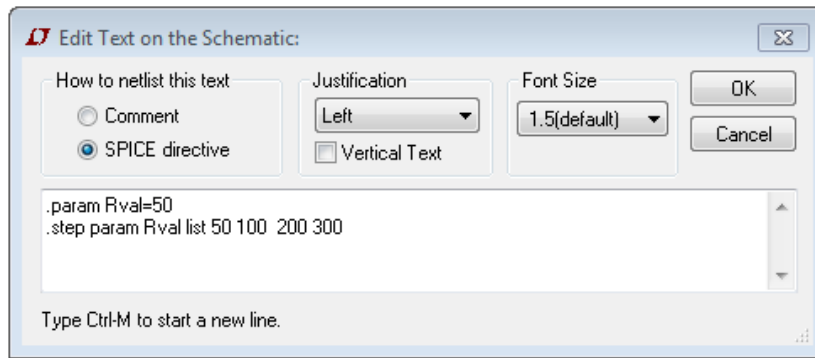


Figura 3.21: Circuito RC con las condiciones de simulación

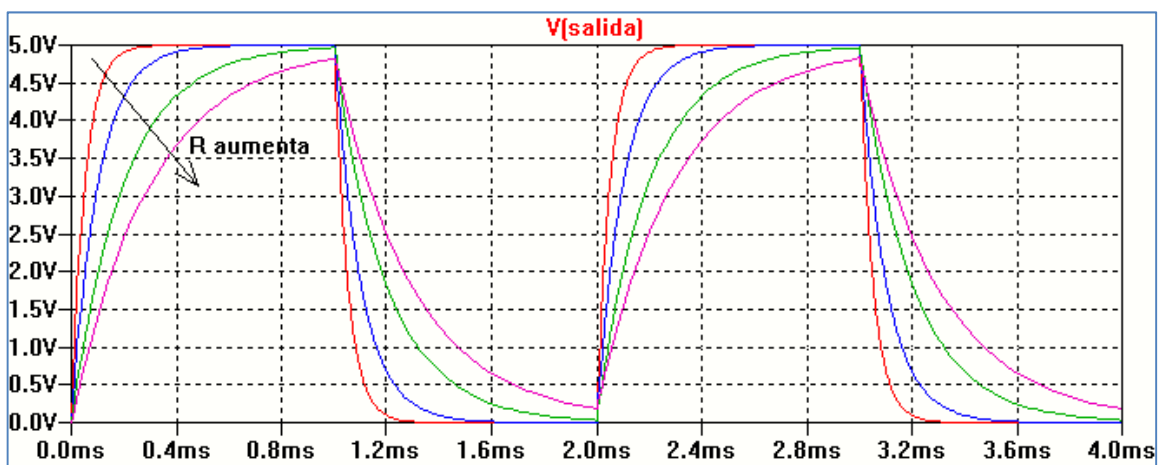


Figura 3.22: Respuesta a un pulso de tensión de un circuito RC

### Tensión y corriente en un inductor L

Para un inductor de inductancia L la relación entre la corriente  $i_L(t)$  y la tensión  $v_L(t)$  se establece por:

$$v_L(t) = L \frac{di_L(t)}{dt}$$

Si la tensión  $i_L(t) = I_L \sin \omega t$  entonces la tensión  $v_L(t) = V_L \cos \omega t$ , se produce una diferencia de fase de  $90^\circ$  para un inductor ideal. Como ejemplo se analizará el circuito de la Figura 3.23 realizando un análisis temporal (.transient).

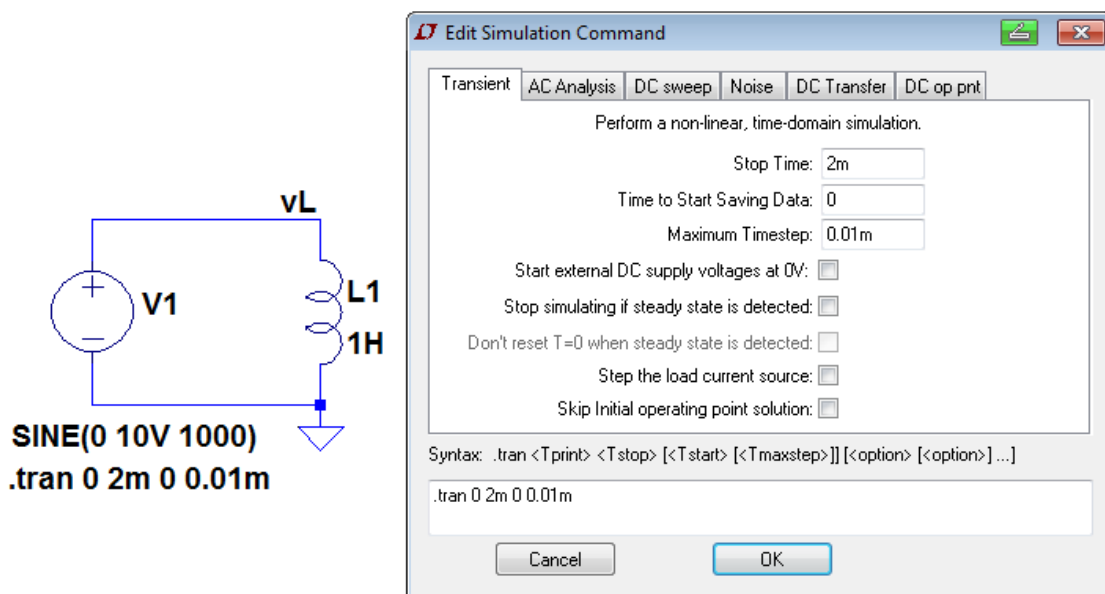


Figura 3.23: Inductor ideal en corriente alterna

La Figura 3.24 muestra la relación entre tensión y corriente para el inductor ideal. Lo mismo que en el caso del capacitor al inductor L se le puede asignar un modelo más completo o seleccionar de una biblioteca de componentes comerciales.

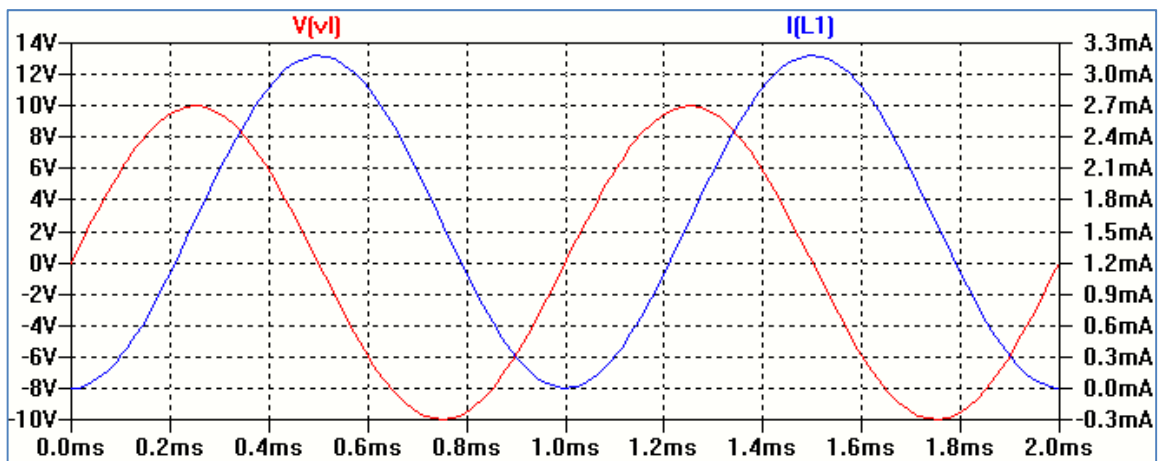


Figura 3.24: Tensión y corriente en un inductor ideal

### Respuesta en frecuencia de un circuito serie RLC

Se pretende analizar la respuesta en frecuencia de la intensidad de corriente para un circuito serie RLC alimentado por una fuente de tensión de amplitud 10 V cuya frecuencia varía desde 100 Hz hasta 100 KHz. Se supone condiciones iniciales nulas para los elementos que almacenan



energía. Se utiliza el análisis .AC. La fuente de alimentación se mantiene con la misma amplitud durante todo el análisis (10 V) y la frecuencia se varía por décadas en el rango establecido (100 Hz, 100 KHz) tomando 20 puntos por década. En la Figura 3.25 se muestra el circuito esquemático y las condiciones de la simulación.

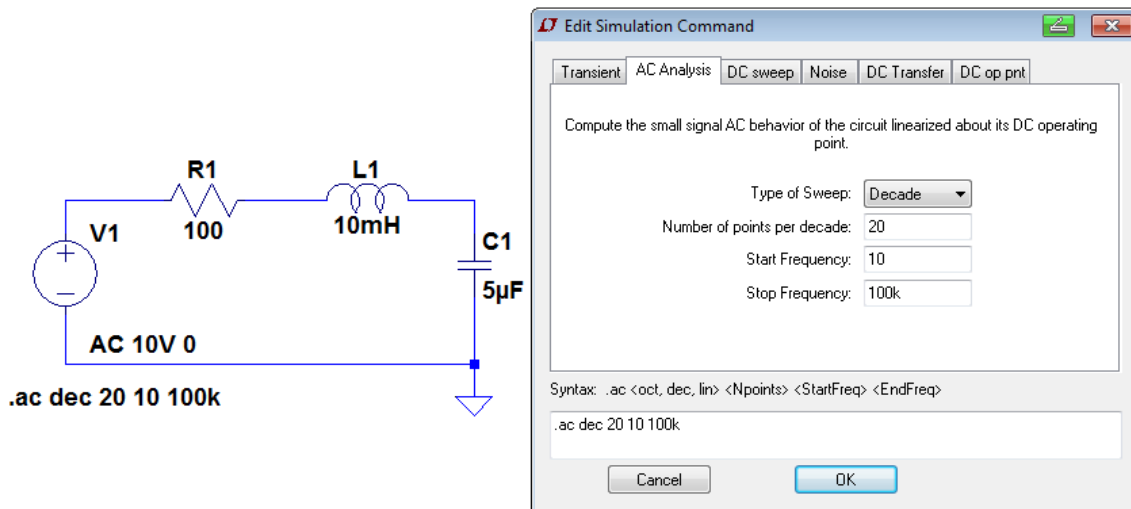


Figura 3.25: Circuito RLC con las condiciones de simulación

El resultado de la simulación, Figura 3.26 permite obtener un gráfico donde se visualizan la intensidad de la corriente y su fase en función de la frecuencia.

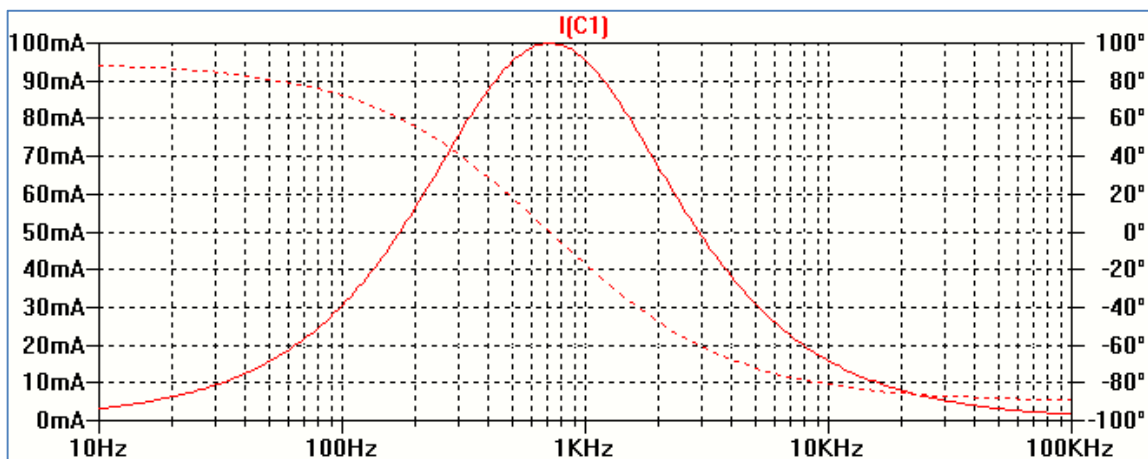


Figura 3.26: Corriente del circuito RLC en función de la frecuencia

### Resonancia de un circuito RLC serie

Un circuito RLC serie se encuentra en resonancia cuando la impedancia equivalente  $Z$  es resistiva pura. De esta forma la reactancia del circuito es nula, de modo que  $1/\omega C = \omega L$ . La frecuencia de resonancia está dada por la relación:

$$f_0 = \frac{1}{2\pi\sqrt{LC}}$$

La Figura 3.27 muestra un circuito para estudiar las características de un circuito RLC serie.

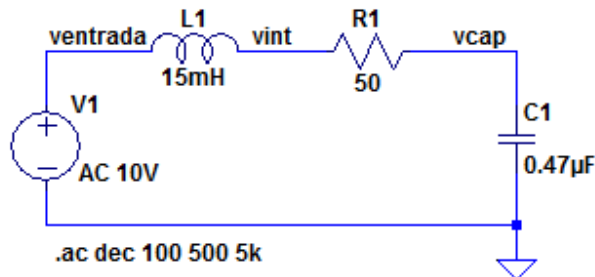


Figura 3.27: Análisis de circuito RLC

En la Figura 3.28 se representa la impedancia total del circuito y la resistencia en función de la frecuencia. Se observa que a la frecuencia de resonancia serie la impedancia es mínima y coincide con el valor de la resistencia.

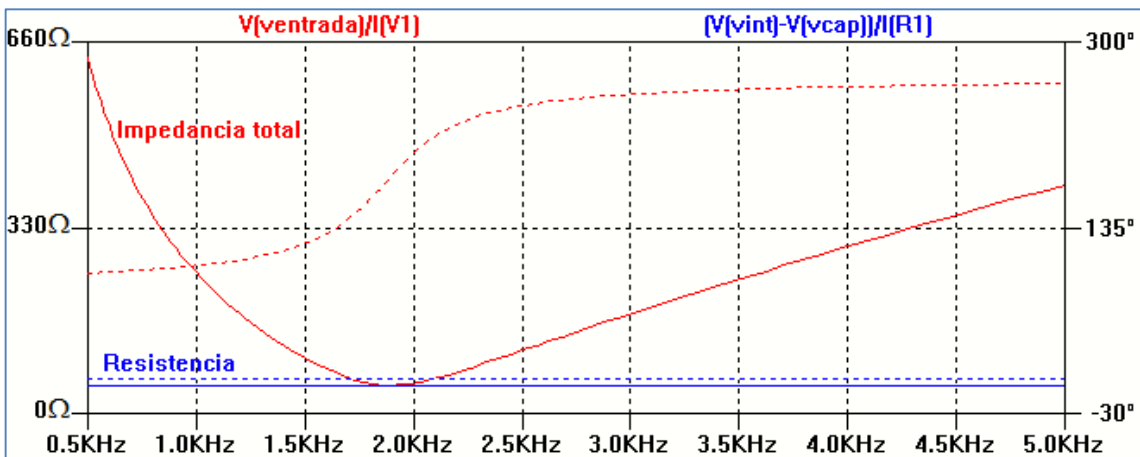


Figura 3.28: Impedancia en función de la frecuencia

Para representar estos gráficos se corre la simulación y en la pantalla de gráficos accedemos a *Plot Settings* → *Add Traces*. Se abre una ventana en la cual se puede escribir la expresión de la curva a visualizar, Figura 3.29. Por ejemplo, para la representar la impedancia del circuito escribimos la relación  $V(\text{ventrada})/I(V1)$ . Se obtiene la representación en módulo y fase.

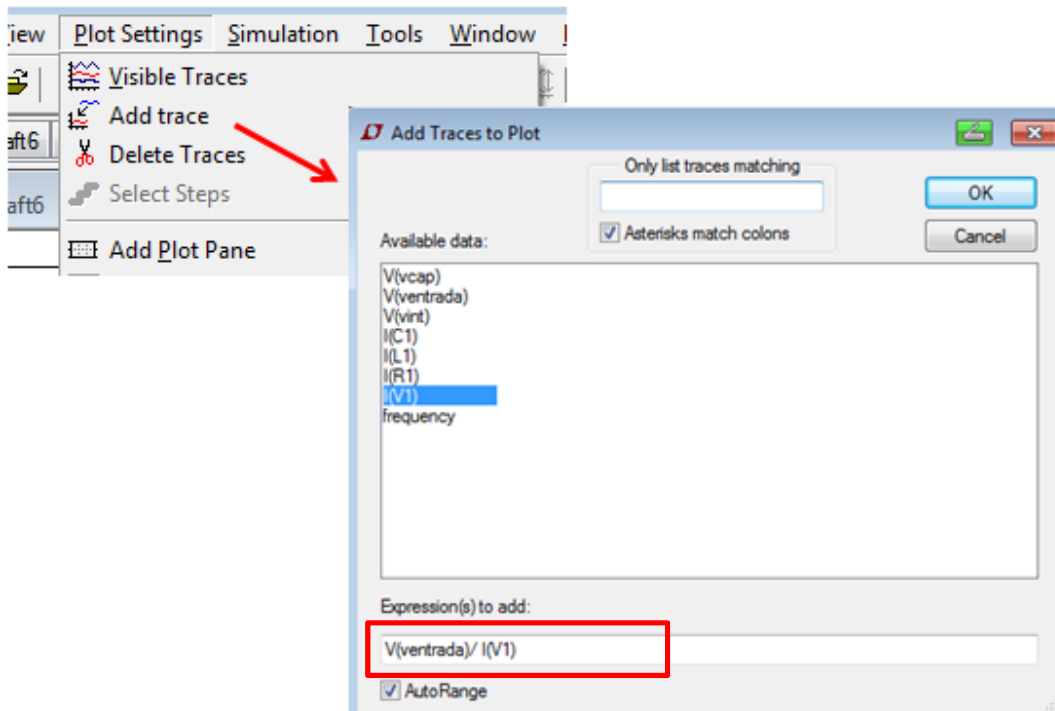


Figura 3.29: Expresión a visualizar

En resonancia la intensidad de la corriente por el circuito será máxima como se aprecia en la Figura 3.30 y la fase de la corriente será nula, ya que el comportamiento del circuito es resistivo puro.

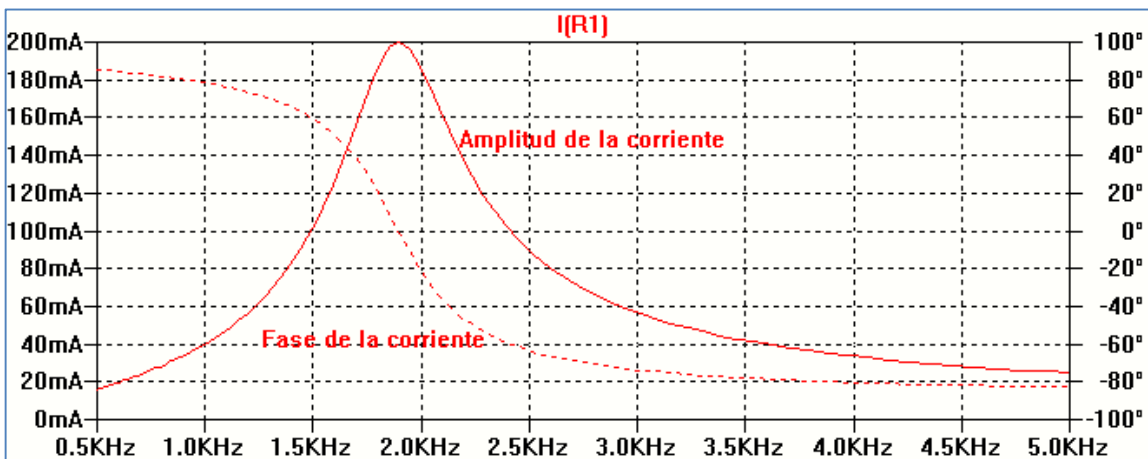


Figura 3.30: Corriente en función de la frecuencia

En la Figura 3.31 se observa la variación de la impedancia y de sus tres componentes R, XC y XL en función de la frecuencia. En dicha figura se encuentran las expresiones que permiten graficar cada componente.

Se observa que para frecuencias inferiores a la frecuencia de resonancia la reactancia capacitiva es mayor que la reactancia inductiva. Para frecuencias superiores a la frecuencia de resonancia la reactancia inductiva es mayor que la reactancia capacitiva.

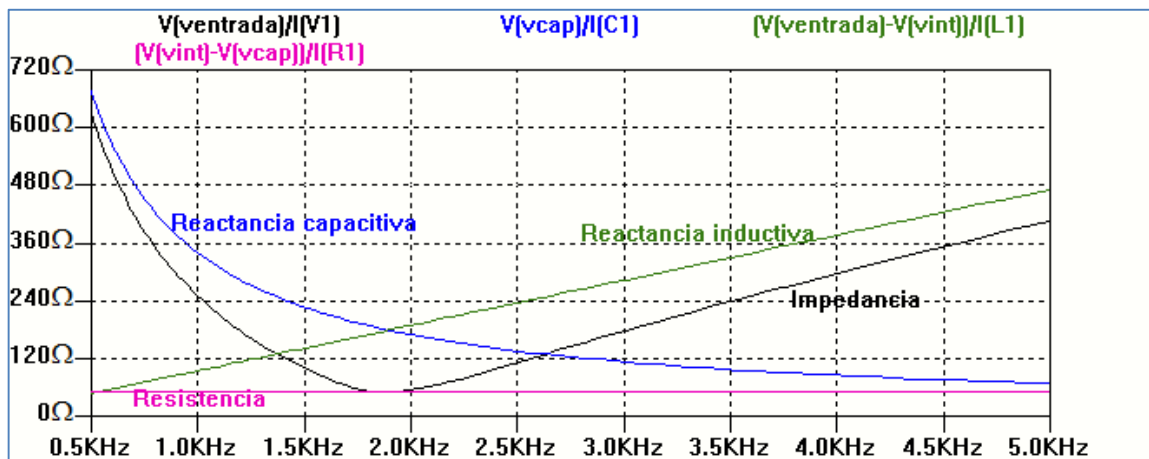


Figura 3.31: Componentes circuitales en función de la frecuencia

El ancho de banda del circuito RLC serie se define como el intervalo de frecuencias donde la amplitud de la corriente es igual o mayor que  $1/\sqrt{2} \cong 0.707$  veces la amplitud máxima:  $\Delta f = f_2 - f_1$ . Se corresponde con los puntos donde la potencia del circuito es la mitad que la potencia máxima. Se puede demostrar que la frecuencia de resonancia es la media geométrica de las frecuencias de potencia mitad:

$$f_0 = \sqrt{f_1 f_2}$$

De consideraciones circuitales resulta el ancho de banda:

$$\Delta\omega = \omega_2 - \omega_1 = \frac{R}{L}$$

$$\Delta f = f_2 - f_1 = \frac{1}{2\pi} \frac{R}{L}$$

Se define Q, factor de selectividad o de mérito del circuito, como la relación entre la frecuencia de resonancia y el ancho de banda del circuito.

$$Q = \frac{\omega_0}{\Delta\omega} = \frac{\omega_0 L}{R} = \frac{1}{R} \sqrt{\frac{L}{C}}$$

Para los valores del circuito:

$$Q = \frac{1}{50 \Omega} \sqrt{\frac{15 \times 10^{-3} \text{ H}}{0.47 \times 10^{-6} \text{ F}}} = 3.57$$

La corriente máxima en el circuito es de 200 mA. Para estimar el valor de  $Q = f_0/\Delta f$  se deben determinar las frecuencias  $f_1$  y  $f_2$  para las cuales la amplitud valdrá  $0.707 \times 200 \text{ mA} = 141.4 \text{ mA}$ .

Obtenemos el gráfico de la corriente y modificamos la escala de amplitudes, clic con el botón derecho sobre el eje izquierdo, de modo que el gráfico quede entre el valor 141.4 mA y el valor máximo de 200mA. De la misma forma sobre el eje de frecuencias modificamos la escala entre 1.6 kHz y 2.2 kHz, obteniendo el gráfico de la Figura 3.32. Sobre el nombre del gráfico I(R1) posicionamos el puntero y veremos un cursor en forma de mano. Haciendo clic con botón derecho se abre una ventana. Si nos posicionamos en *Attached cursor* se abre otra ventana con opciones, Figura 3.3. La primera opción no produce ningún efecto (*none*). Las otras opciones permiten elegir cursores para barrer el gráfico identificando las coordenadas de los puntos barridos.

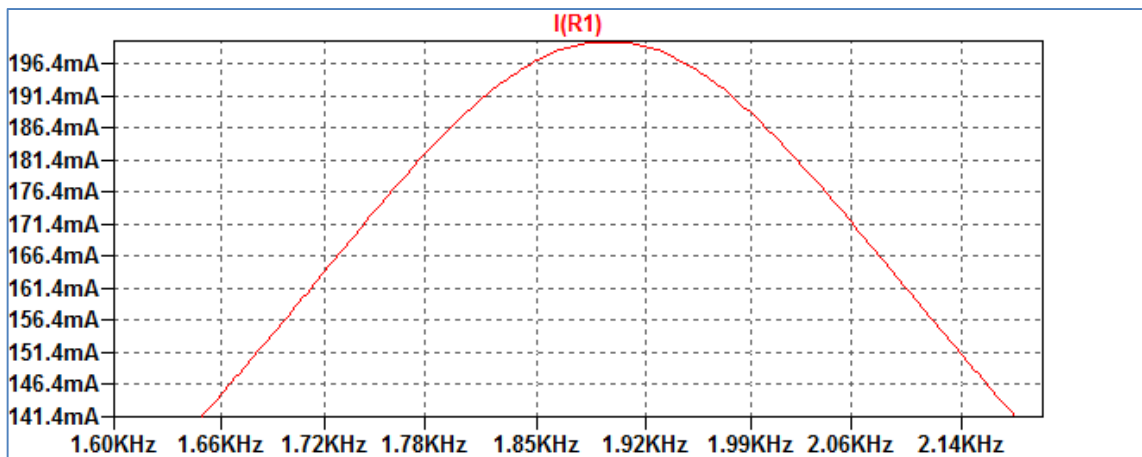


Figura 3.32: Gráfico de la corriente en el rango 1.6 kHz- 2.2 kHz

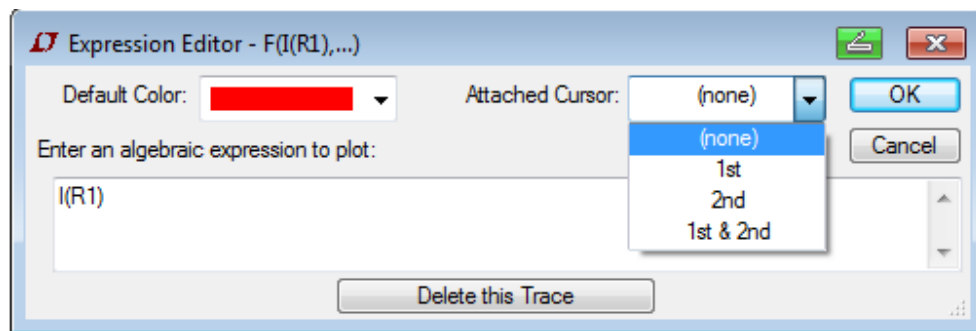


Figura 3.33: Selección de cursores

Seleccionamos la opción 1st & 2nd y realizamos el barrido para ubicar las frecuencias para el valor de 141.4 mA, obtenemos el cuadro de la Figura 3.34. De los valores de los cursores 1 y 2 obtenemos una diferencia de frecuencias:

$$f_2 - f_1 = 2.179 \text{ kHz} - 1.647 \text{ kHz} = 0.532 \text{ kHz}$$

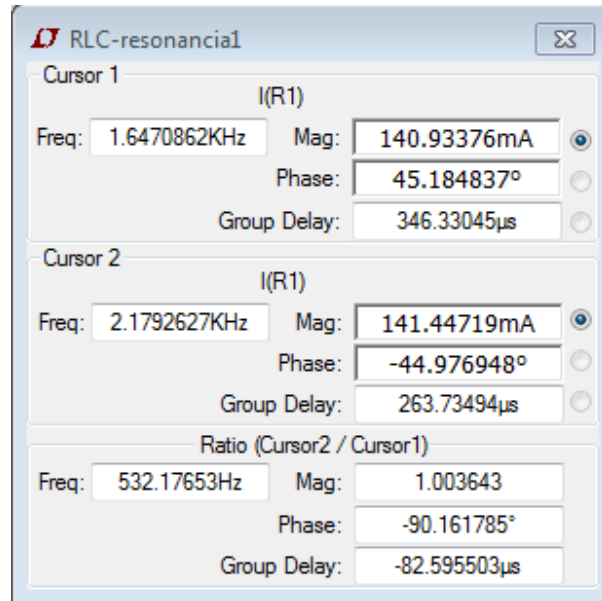


Figura 3.34: Determinación del ancho de banda

De mismo modo, utilizando un cursor se puede barrer el gráfico para obtener la frecuencia de resonancia en el máximo de la corriente que corresponde a una frecuencia  $f_0 \cong 1.895 \text{ kHz}$ . Con estos valores se puede calcular el valor de Q:

$$Q = \frac{f_0}{\Delta f} = \frac{1.895 \text{ kHz}}{0.532 \text{ kHz}} \cong 3.56$$

Se observa que el valor resultante coincide con una buena aproximación con el cálculo teórico a partir del valor de los componentes de circuito.

El factor de mérito o de selectividad Q es inversamente proporcional al valor de la resistencia del circuito, por lo que a medida que R disminuye el Q del circuito aumenta, es decir es más selectivo. La Figura 3.35 muestra el circuito con las condiciones de simulación tomando como parámetro variable el valor del resistor R.

La Figura 3.36 muestra el resultado de la simulación.

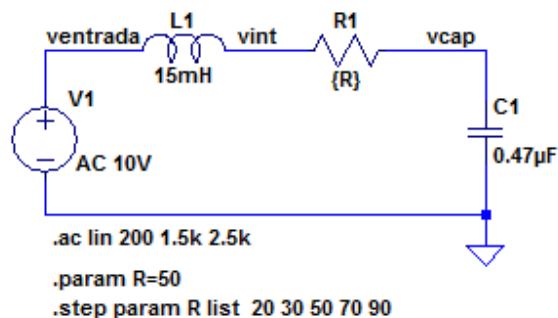


Figura 3.35: Condiciones de análisis de la selectividad con R variable

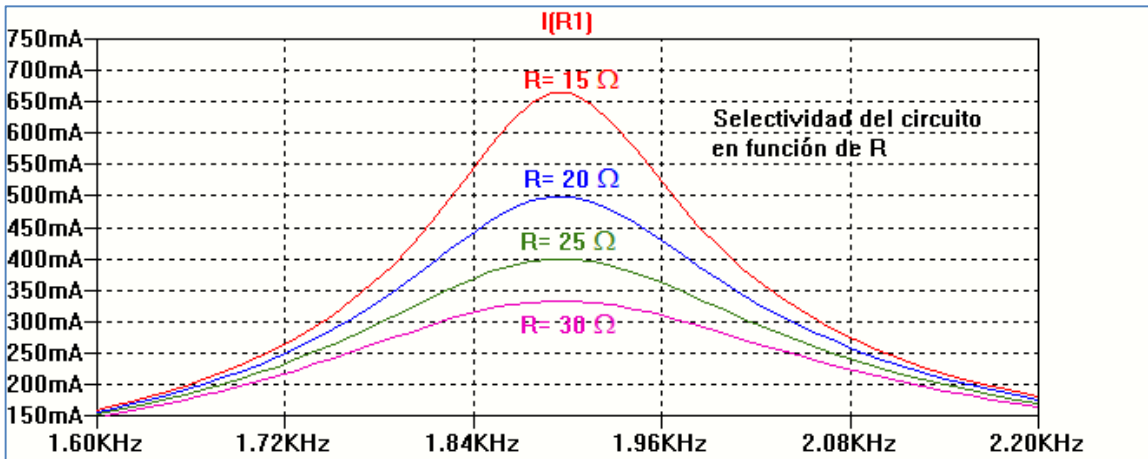


Figura 3.36: Selectividad con R variable

La amplitud de la tensión en el inductor o en el capacitor a la frecuencia de resonancia es  $\omega_0 Q$  veces la amplitud de la tensión de la fuente de alimentación.

$$V_L = I_{\text{máx}} \omega_0 L = \frac{V_{\text{máx}}}{R} \omega_0 L = Q V_{\text{máx}}$$

$$V_C = \frac{I_{\text{máx}}}{\omega_0 C} = \frac{V_{\text{máx}}}{\omega_0 C R} = Q V_{\text{máx}}$$

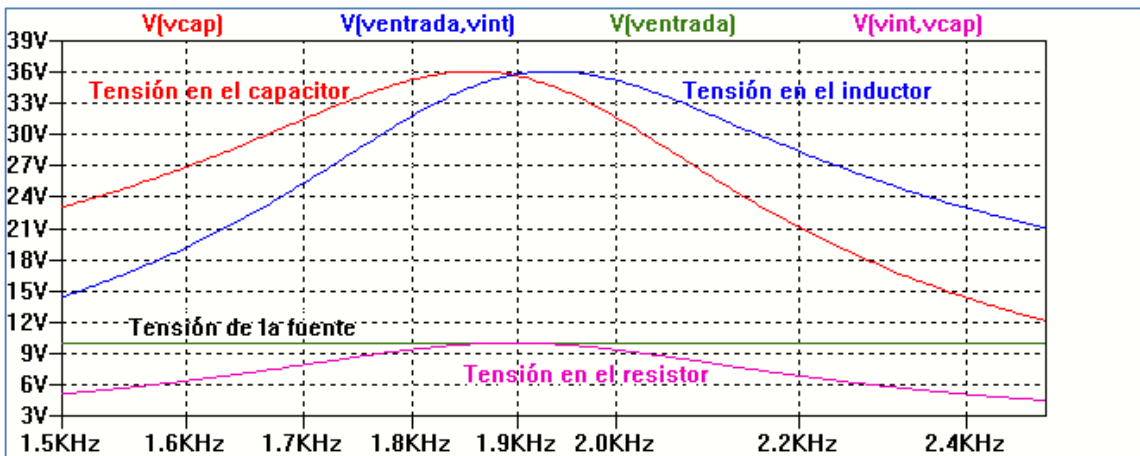


Figura 3.37: Tensión en cada componente en función de la frecuencia

Si realizamos un análisis de la tensión en el capacitor en función de la frecuencia se observa que a la frecuencia de resonancia la tensión es  $Q$  veces mayor que la tensión de la fuente de alimentación. Sin embargo, no es la tensión máxima como puede verse en la Figura 3.37. Si se expresa la tensión en el capacitor en función de la frecuencia y se encuentra la frecuencia a la cual la amplitud llega al máximo se obtiene:

$$\omega_m = \sqrt{\frac{1}{LC} - \frac{1}{2} \left(\frac{R}{L}\right)^2}$$

$$V_c(\omega_m) = \frac{Q V_{m\acute{a}x}}{\sqrt{1 - \left(\frac{1}{2Q}\right)^2}}$$

De la expresi3n anterior se deduce que cuando Q es de valor elevado la frecuencia  $\omega_m$  a la cual se obtiene la maxima tensi3n en el capacitor se aproxima a la frecuencia de resonancia, ya que  $V_c(\omega_m)$  se aproxima a  $Q V_{m\acute{a}x}$ . La Figura 3.38 muestra la tensi3n en el capacitor como resultado de realizar un analisis parametrico variando el Q del circuito.

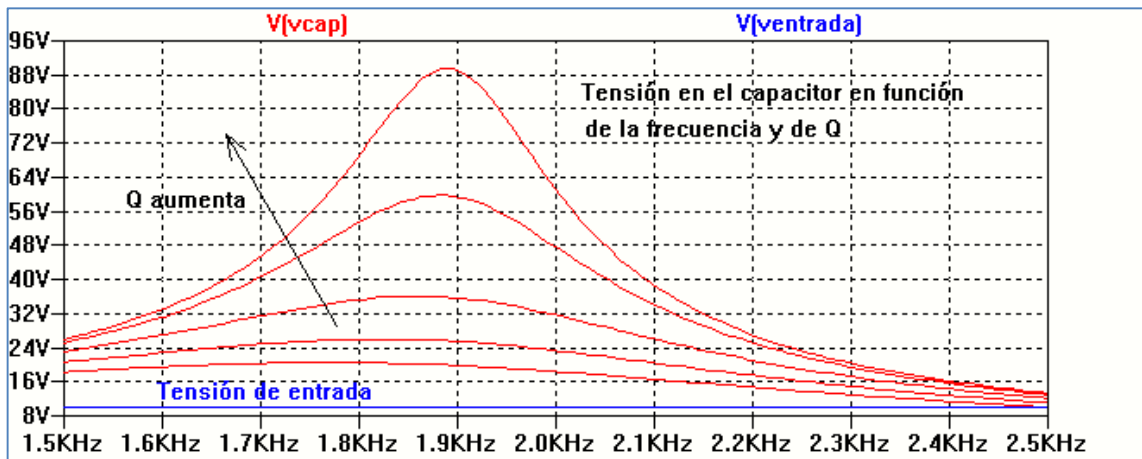


Figura 3.38: Tensi3n en el capacitor en funci3n de Q

### Condiciones iniciales en los componentes. Respuesta natural de un circuito RLC

Los elementos que almacenan energıa como los inductores y capacitores suelen poseer condiciones iniciales al realizar un analisis circuital. El programa SPICE permite incorporar estas condiciones iniciales. Sin embargo, en los diferentes softwares analizados pueden aparecer ciertas particularidades en su uso. Se analizara la respuesta natural de un circuito RLC serie cuando el capacitor posee una carga inicial con LTspice XVII. La Figura 3.39 muestra el circuito esquematico dibujado sobre la hoja de trabajo. Se realizara un analisis temporal analisis temporal .TRAN hasta 4 ms con un paso de 20  $\mu$ s. Se supondra que el capacitor tiene una carga inicial de 10 V y el inductor no posee condiciones iniciales.

En el programa LTspice XVII la sentencia **.IC** permite colocar las condiciones iniciales sobre el componente, capacitor o inductor. Para ello se debe agregar usando la opci3n *Edit*  $\rightarrow$  *SPICE Directive* o el icono correspondiente que se encuentra en la barra de herramientas, abriendose la



ventana mostrada en la Figura 3.40. En esta ventana se escribirá en formato texto la sentencia correspondiente. El formato establecido es  $V(\text{"nodo"}) = \text{"valor de tensión inicial"}$  para el caso de un capacitor o  $I(\text{"componente"}) = \text{"valor de corriente inicial"}$ . "nodo" corresponde al número de nodo asignado por el programa o por usuario, en este caso utilizando *Label Net*. Una limitación presentada es que la tensión sobre el capacitor sólo puede definirse tomando un nodo respecto de tierra, es decir, no puede colocarse como condiciones iniciales una diferencia de tensión entre dos nodos.

Para completar las directivas se colocan las condiciones para el análisis, Figura 3.41:

```
.tran 0 4ms 0.02ms uic
```

En este caso debe marcarse la opción *Skip Initial operation point solution (uic)*, que habilita el uso de las condiciones iniciales en el programa. El número del nodo asignado al circuito por el programa se obtiene con la opción *View → Netlist*.

La Figura 3.42 muestra la variación en el tiempo de la tensión en el capacitor como resultado de la simulación.

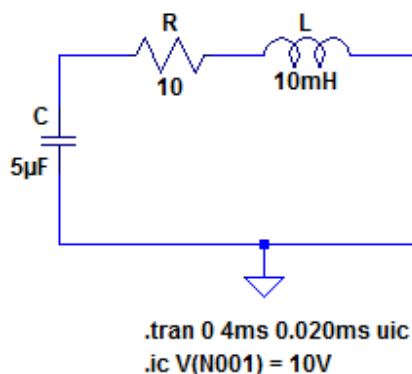


Figura 3.39: Circuito esquemático con condiciones iniciales

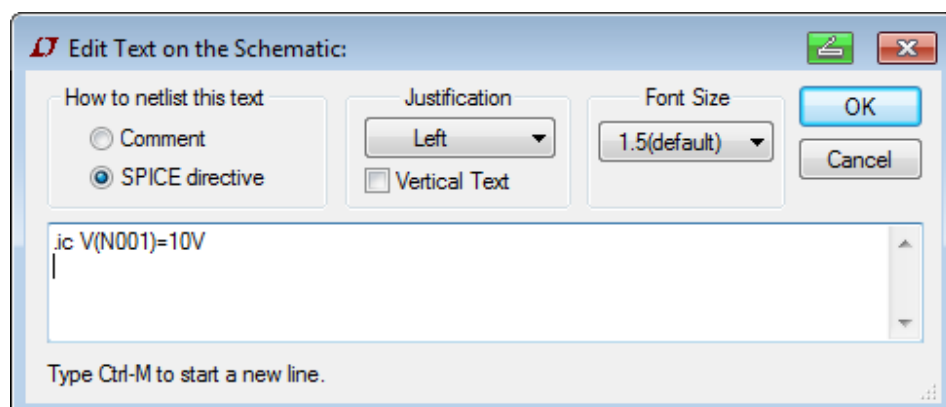


Figura 3.40: Sintaxis para condiciones iniciales

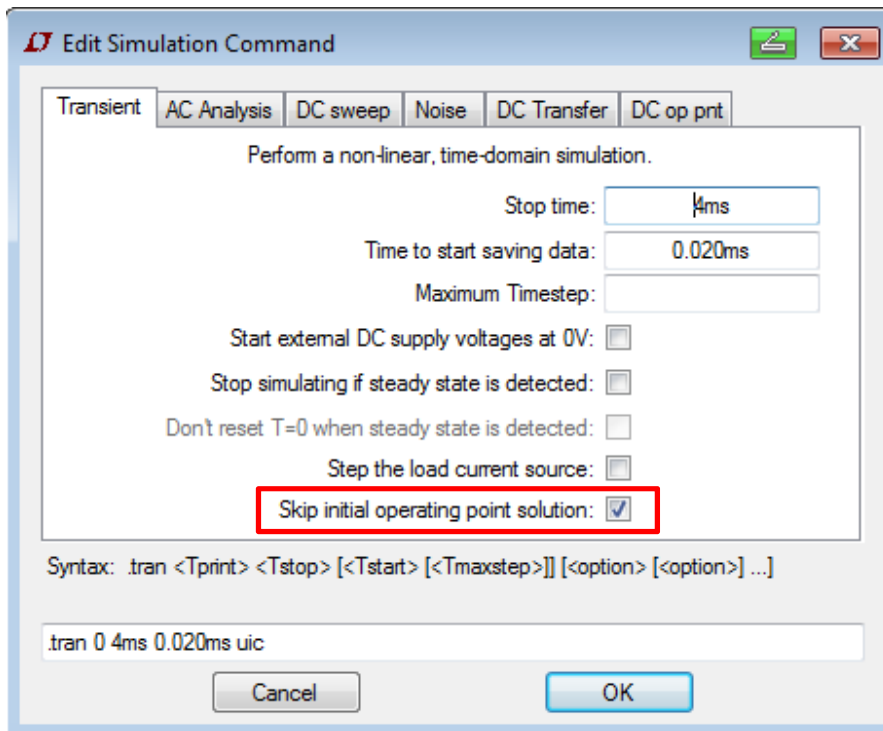


Figura 3.41: Condiciones de análisis incluyendo condiciones iniciales

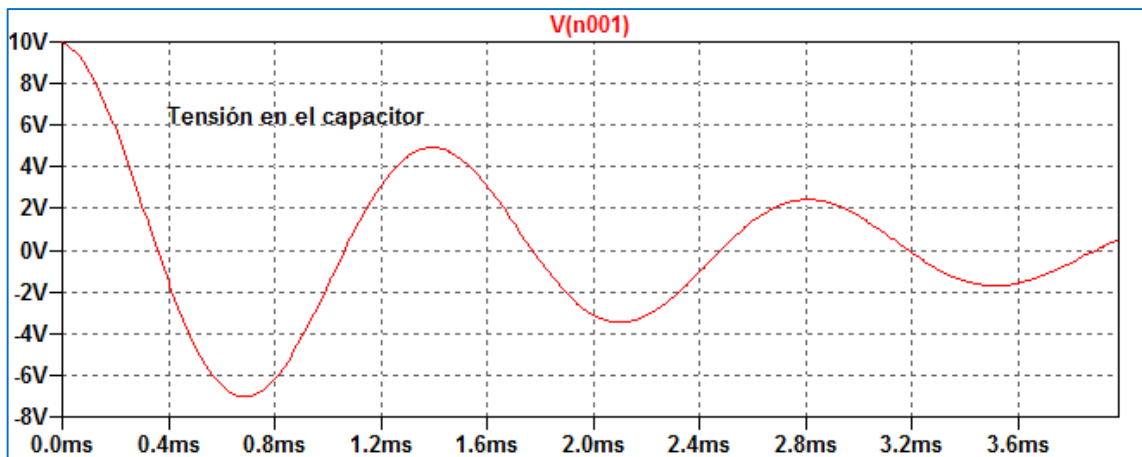


Figura 3.42: Tensión en el capacitor

### Respuesta al escalón unitario de un circuito RLC

Consideraremos ahora la respuesta al escalón de un circuito de segundo orden RLC serie sin condiciones iniciales. Realizaremos un análisis temporal (.tran) cambiando el valor del resistor del circuito por medio del análisis paramétrico (.param).

En la Figura 3.43 se muestra el circuito y las condiciones de la simulación.

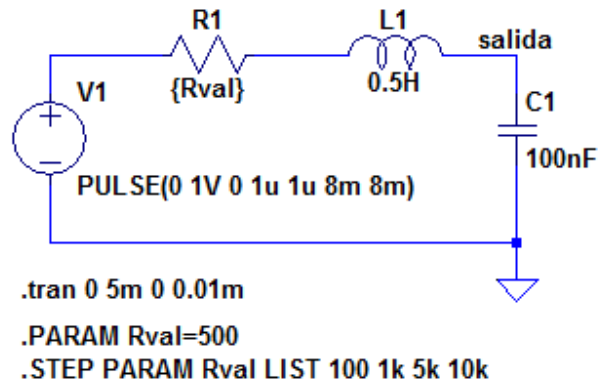


Figura 3.43: Circuito esquemático con las condiciones de análisis

La Figura 3.44 muestra el resultado de la simulación. En el gráfico obtenido se han incorporado las leyendas de cada valor de resistor en la curva correspondiente.

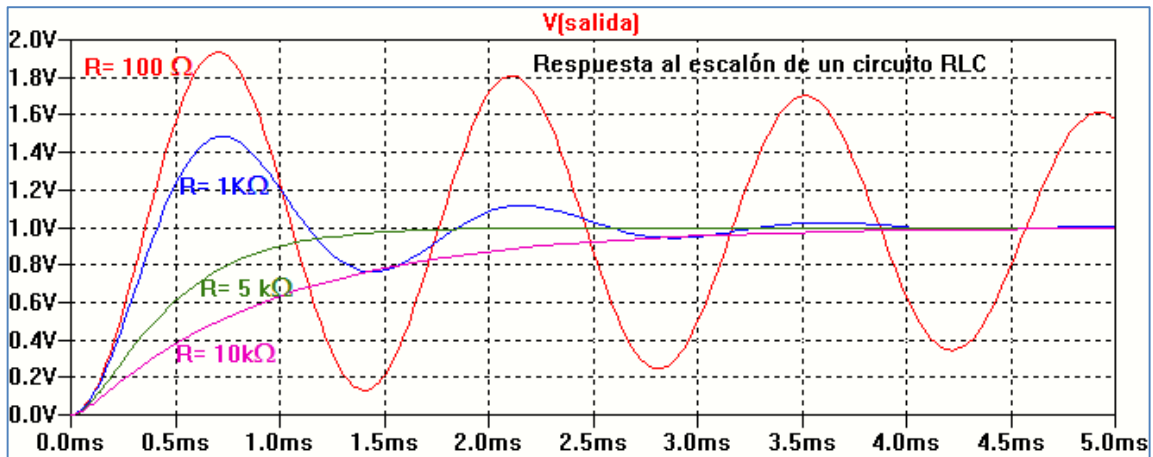


Figura 3.44: Respuesta al escalón en función de R

# CAPÍTULO 4

## Diodo

El diodo es el dispositivo semiconductor más simple y constituye el componente básico en muchas aplicaciones en circuitos electrónicos. Es un dispositivo semiconductor de dos terminales, ánodo y cátodo, que presenta una resistencia muy baja cuando se polariza de modo que ánodo sea más positivo que cátodo, y una resistencia muy alta con polarización en sentido inverso, facilitando la circulación del flujo de carga en una sola dirección. Es un dispositivo simple y muy versátil para su uso en circuitos electrónicos.

El diodo está formado, básicamente, por la unión de un material semiconductor de tipo N con uno de tipo P a la cual se le colocan dos contactos metálicos, Figura 4.1. El contacto de la parte P es el Ánodo (A) y el contacto de la parte N es el Cátodo (K). La Figura 4.1 también muestra el símbolo del diodo.

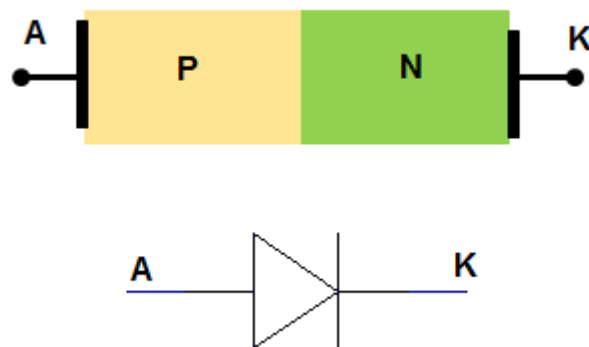


Figura 4.1: Estructura física esquemática y símbolo del diodo

En polarización directa la tensión ánodo-cátodo es positiva ( $V_D \geq 0$ ) y en polarización inversa la tensión ánodo-cátodo es negativa ( $V_D < 0$ ), Figura 4.2.



Figura 4.2: Polarización del diodo

La relación teórica entre la corriente y la tensión en el diodo está dada por la ecuación de Shockley:

$$I_D = I_S (e^{\frac{V_D}{V_T}} - 1)$$

$I_D$ : corriente que circula por el dispositivo para una tensión  $V_D$  aplicada

$I_S$ : corriente de saturación inversa

$V_T = kT/q$ , equivalente en tensión de la temperatura,  $V_T \cong 26$  mV a  $T = 300$  K.

La Figura 4.3 muestra la característica  $I_D$ - $V_D$  según la ecuación de Shockley.

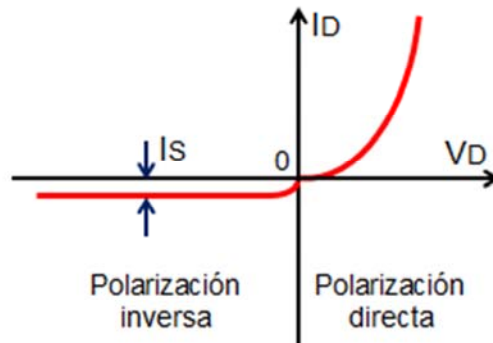


Figura 4.3: Característica  $I_D$ - $V_D$  del diodo ideal

Teniendo en cuenta características que apartan al diodo de la relación teórica ideal, la ecuación anterior suele ser modificada incluyendo un factor empírico conocido como factor de idealidad  $\eta$ , cuyo valor se encuentra comprendido entre 1 y 2, dependiendo de la fabricación del dispositivo. Teniendo en cuenta el factor de idealidad la ecuación de Shockley se modifica en la forma:

$$I_D = I_S (e^{\frac{V_D}{\eta V_T}} - 1)$$

La característica corriente-tensión del diodo real puede dividirse en tres regiones: región de polarización directa, región de polarización inversa y región de ruptura, Figura 4.4.

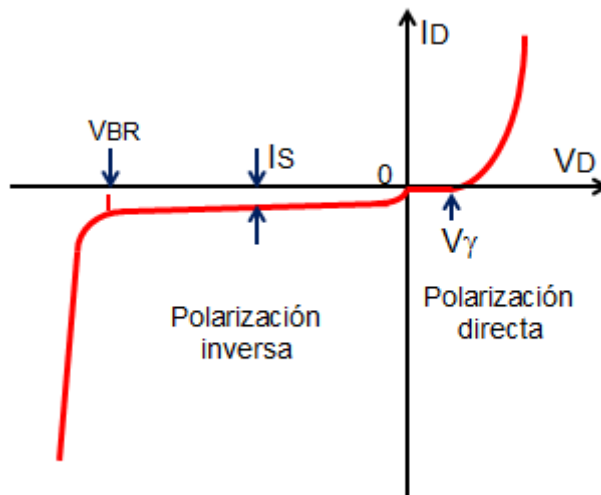


Figura 4.4: Característica ID-VD del diodo real

En la región de polarización directa ( $V_D > 0$ ) la corriente se mantiene en un valor pequeño mientras la tensión esté por debajo de cierto valor denominado tensión umbral o de activación, denominado comúnmente  $V_\gamma$ . Por encima de la tensión umbral  $V_\gamma$  la intensidad de la corriente aumenta y su valor quedará determinado por el circuito. En la región inversa ( $V_D < 0$ ) idealmente el diodo mantiene una corriente cuya magnitud es igual a la corriente de saturación inversa  $I_S$  en la ecuación de Shockley. En el diodo real al aumentar la tensión inversa y cuando la magnitud de la misma excede un valor denominado tensión de ruptura  $V_{BR}$  la corriente aumenta muy bruscamente, mientras la tensión sobre el dispositivo se mantiene cercana al valor de ruptura  $V_{BR}$ . El funcionamiento del diodo en esta región no es destructivo mientras que la potencia se mantenga por debajo del límite máximo  $P_{Dmáx}$  fijado por el fabricante del dispositivo.

En este capítulo se analizarán las curvas características de diodos, el modelo que lo representa, los efectos de la temperatura, la respuesta temporal utilizando simulación con LTspiceIV (LTspiceXVII) y circuitos básicos de aplicación. Por ello, comenzaremos con la descripción del modelo básico del diodo utilizando SPICE.

El diodo semiconductor se modela en SPICE indicando la letra D seguida por un nombre, generalmente de hasta ocho caracteres, asignado por el usuario para el dispositivo y los nodos de conexión de ánodo (NA) y de cátodo (NK) junto con el nombre que representa al modelo del dispositivo.

**D<nombre> NA NK DNOMBRE [(área) valor]**

El término (área) especifica un coeficiente multiplicador que permite definir con los mismos parámetros diodos que están fabricados con un mismo proceso tecnológico, pero que poseen diferentes áreas de la unión PN. Este factor multiplica a algunos parámetros que definen el modelo del dispositivo. El modelo incorpora características físicas del dispositivo que dependen de la fabricación. El programa SPICE permite definir modelos para distintos tipos de diodos o utilizar los propios del programa que se encuentran en las librerías de componentes.

El tipo de modelo utilizado dependerá de las condiciones de análisis del dispositivo. En SPICE la sentencia que representa al modelo del diodo se expresa por:

**.MODEL DNOMBRE D (P1=Val1 P2=Val2 ... PN=ValN)**

DNOMBRE es el nombre del dispositivo asignado en el modelo. La letra D indica el tipo de dispositivo, diodo en este caso. Pi representa el nombre del parámetro y Vali el valor asignado al mismo, por ejemplo:

```
D1 3 5 D1N4148
.MODEL D1N4148
```

Las sentencias anteriores describen a un diodo llamado D1 en el circuito que está colocado entre los nodos 3 y 5, ánodo y cátodo respectivamente, cuyo modelo corresponde al diodo comercial 1N4148 que se encuentra en la librería de componentes con el nombre D1N4148.

El diodo se modela como una resistencia óhmica (valor =  $RS/área$ ) en serie con un diodo intrínseco cuya característica se representa por una fuente de corriente controlada por una tensión. La resistencia está conectada entre el nodo de ánodo y un nodo interno, Figura 4.5.

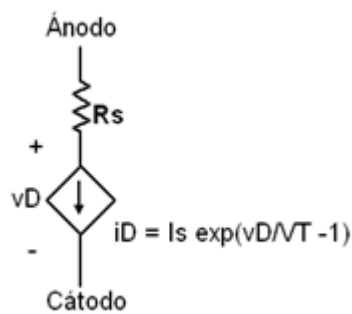


Figura 4.5: Modelo equivalente del diodo

En SPICE la característica en corriente continua queda determinada por la corriente inversa de saturación  $I_S$ , el coeficiente de idealidad o de emisión  $N$  y el valor de la resistencia  $R_S$ . El parámetro  $BV$  representa la tensión de ruptura en inversa y se modela por un crecimiento exponencial de la corriente por el dispositivo.  $IBV$  indica el valor de la corriente en el punto de ruptura  $BV$ . Los efectos del almacenamiento de carga se modelan por el tiempo de tránsito  $TT$  y una capacitancia no lineal que depende de la capacitancia de la juntura en polarización nula  $CJO$ , el potencial de la juntura  $VJ$  y el coeficiente  $M$ . La corriente de saturación inversa depende de la temperatura a través de la energía del gap  $EG$  y un exponente  $XTI$ .

Los parámetros típicos para representar al diodo, su significado y valor asignado por defecto en el programa SPICE se muestran en la Tabla 4.1.

**Tabla 4.1: Parámetros del modelo SPICE del diodo**

Parámetro	Significado	Valor típico	Valor predefinido
IS	Corriente de saturación inversa	$10^{-14}$ A	$10^{-14}$ A
N	Coefficiente de emisión		1
ISR	Corriente de saturación de recombinación		0
NR	Coefficiente de emisión para ISR		2
IKF	Corriente codo de alta inyección		$\infty$
BV	Tensión de ruptura	50	$\infty$
IBV	Corriente para la tensión de ruptura		$10^{-10}$ A
NBV	Factor de la tensión de ruptura		1
RS	Resistencia parásita	10	0
TT	Tiempo de tránsito	0.1 ns	0
CJO	Capacitancia de la juntura PN sin polarizar	2 pF	0
VJ	Potencial de la juntura	0.6 V	1
M	Coefficiente de la juntura	0.5	0.5
EG	Energía del gap	1.11 eV	1.11 eV
XTI	Exponente de la temperatura de IS	3	3
KF	Coefficiente de ruido Flicker		0
AF	Exponente de ruido Flicker		1
FC	Coefficiente para CJ en polarización directa		0.5

### Característica corriente-tensión del diodo

Se puede utilizar el programa simulador como trazador de curvas. Un trazador de curvas permite medir las características I-V de dispositivos semiconductores en un amplio rango de tensiones y corrientes. Los resultados aparecen graficados sobre una pantalla similar a la de un osciloscopio. Para emular este comportamiento en LTspiceIV (LTspiceXVII) se utiliza el barrido en corriente continua (.DC Sweep), visto en capítulos anteriores. Como ejemplo se obtendrá la característica I-V del diodo 1N4148.

La Figura 4.6 muestra un circuito básico para analizar la característica I-V del diodo 1N4148. El diodo se elige en la librería de componentes del programa. Una vez dibujado el circuito esquemático se colocan los datos para la simulación: análisis DC sweep como se muestra en la Figura 4.7.



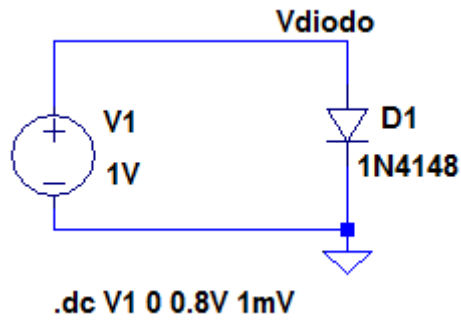


Figura 4.6: Circuito esquemático para la simulación

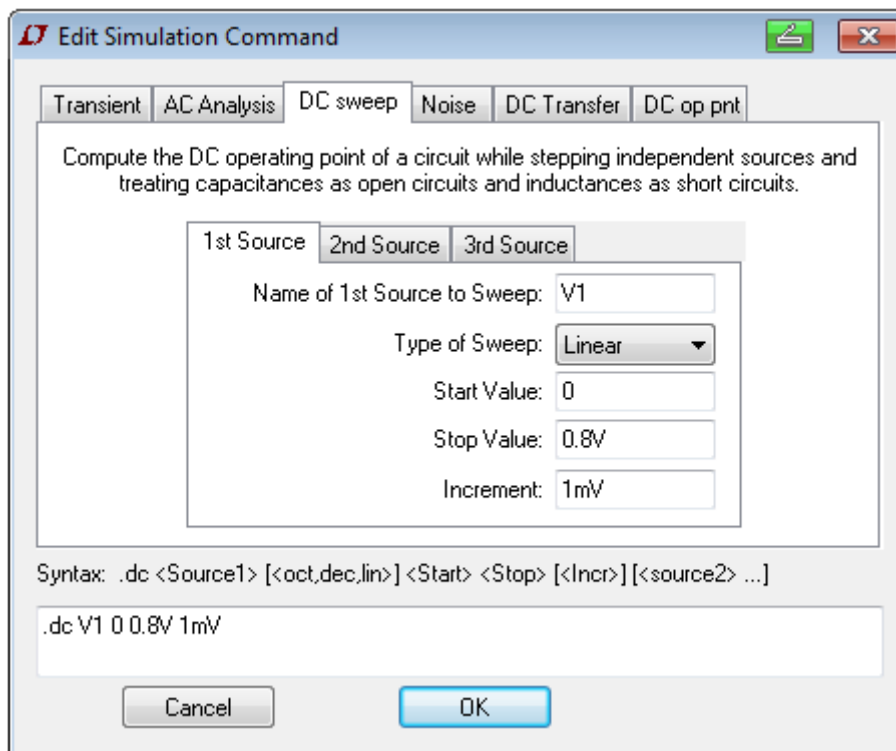



Figura 4.7: Condiciones para la simulación

Al realizar la simulación (*Run*) seleccionando la corriente por el dispositivo utilizando la sonda indicadora de corriente  , se obtiene la característica mostrada en la Figura 4.8.

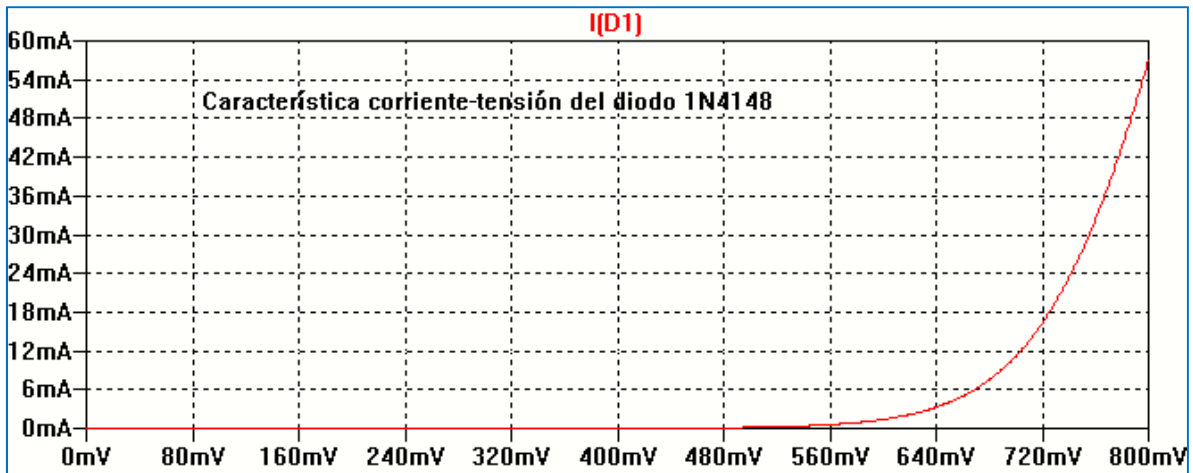


Figura 4.8: Resultado de la simulación

Haciendo clic con el botón izquierdo del mouse sobre el eje de abscisas se abre una ventana en la cual podemos cambiar los límites de visualización, Figura 4.9.

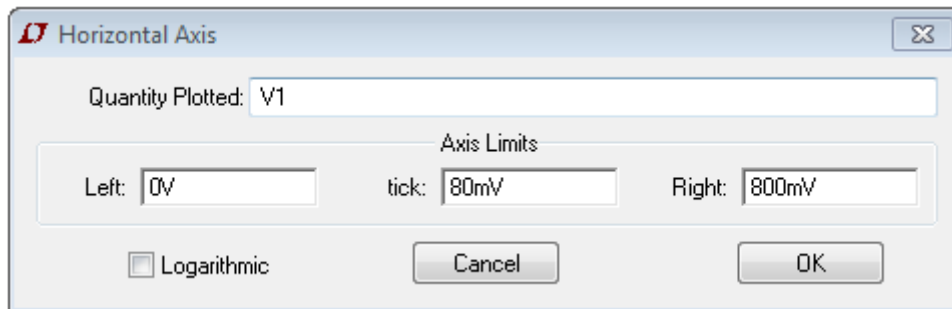


Figura 4.9: Característica del eje horizontal

De la misma forma puede operarse para el eje de ordenadas. En este caso seleccionamos la visualización en escala logarítmica, Figura 4.10. La Figura 4.11 muestra la característica definida entre los nuevos límites.

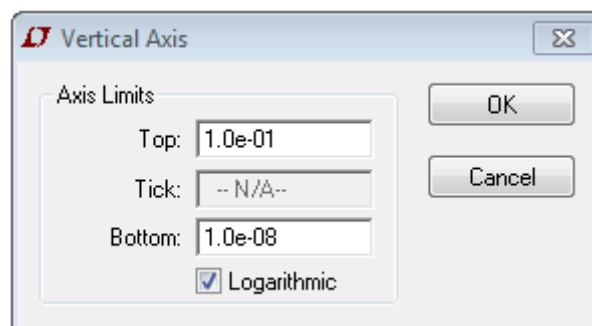


Figura 4.10: Característica del eje vertical

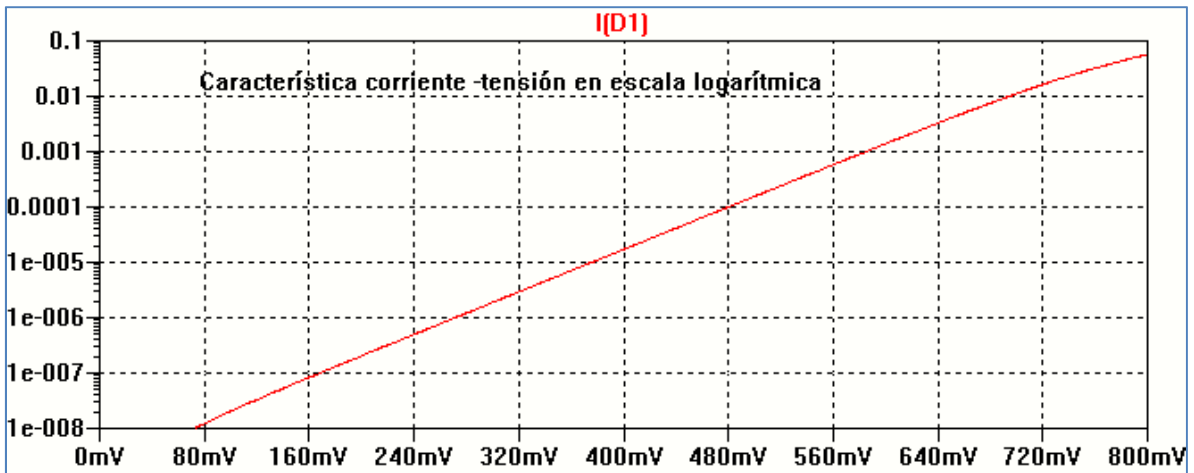


Figura 4.11: Característica corriente-tensión en escala logarítmica

Como se aprecia en la Figura 4.11 al representar la característica corriente-tensión en escala logarítmica se obtiene, dentro de los límites seleccionados para la simulación, una representación lineal. Si modificamos los límites de excitación del diodo, por ejemplo, haciendo un barrido desde 0 a 1.2 V y representamos la característica en escala logarítmica obtenemos la Figura 4.12. La característica se curva dado que el diodo se aparta de la característica lineal debido a la influencia de la resistencia serie del diodo  $R_S$  sobre la tensión. La unidad del eje de corriente es Ampere.

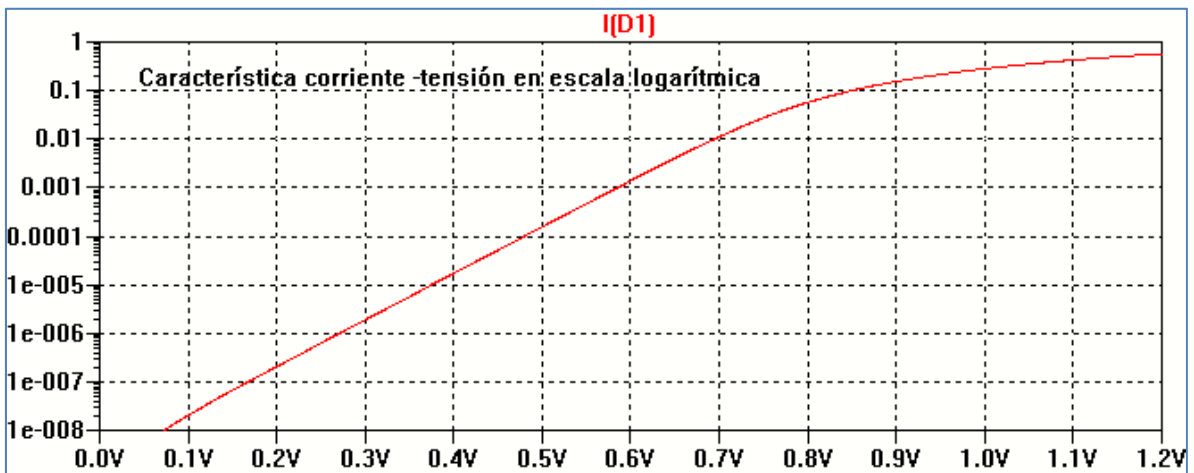


Figura 4.12: Característica corriente-tensión, efecto de  $R_S$

Es interesante analizar la correspondencia entre el modelo del diodo utilizado por el programa de simulación y la característica del diodo real. La Figura 4.13 muestra la característica del diodo 1N4148 obtenida de las hojas de datos del fabricante ([www.vishay.com](http://www.vishay.com)). En la Figura 4.13 se aprecia que debido a cuestiones constructivas la curva del diodo real posee cierta dispersión.

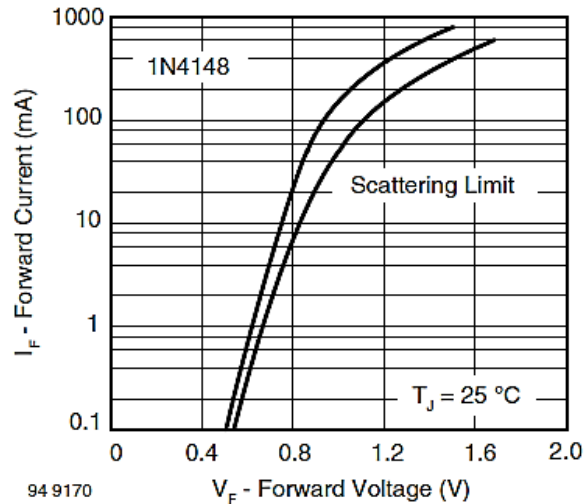


Figura 4.13: Característica corriente-tensión del diodo 1N4148

La Figura 4.14 muestra la característica obtenida por simulación observando que hay una buena correspondencia entre el modelo y el dispositivo real, dentro de las limitaciones del modelo. Se ha realizado la simulación en el rango 0.4 V- 1.2 V y se ha tomado el eje de corriente en escala logarítmica.

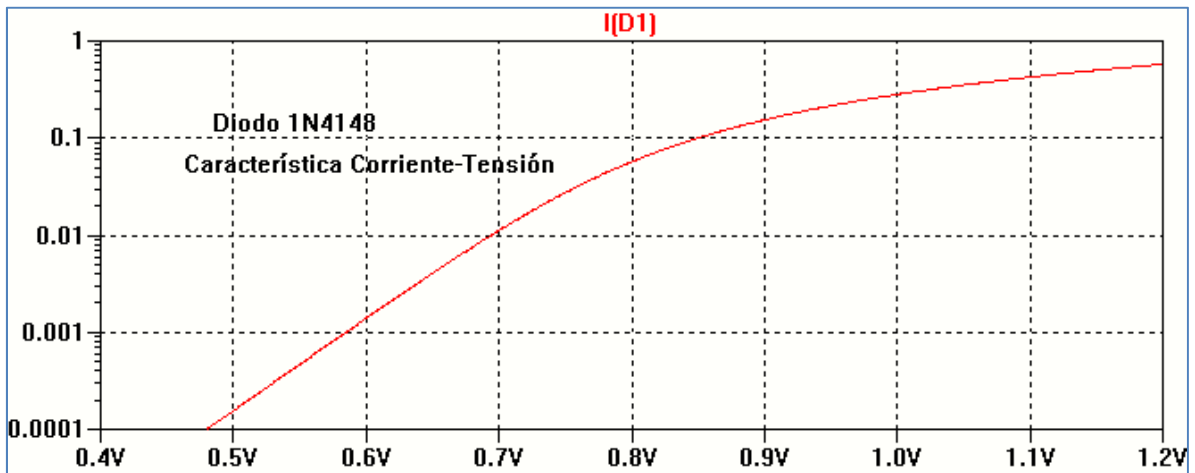


Figura 4.14: Resultado de la simulación del diodo 1N4148

### Efecto de la temperatura sobre la característica en polarización directa

Con el mismo circuito utilizado en LTSpiceIV para obtener la característica del diodo puede analizarse el efecto de la temperatura sobre la curva corriente-tensión del dispositivo. Para hacer este análisis se debe agregar la directiva desde el menú *Edit* → *SPICE Directive* o desde la barra de comandos, que tiene la forma:

**.STEP TEMP LIST <valor1> <valor2> ....**

La Figura 4.15 muestra la ventana de edición de la directiva para realizar el análisis a tres temperaturas: 25 °C, 50 °C y 75 °C. La Figura 4.16 muestra la sentencia sobre el circuito esquemático.

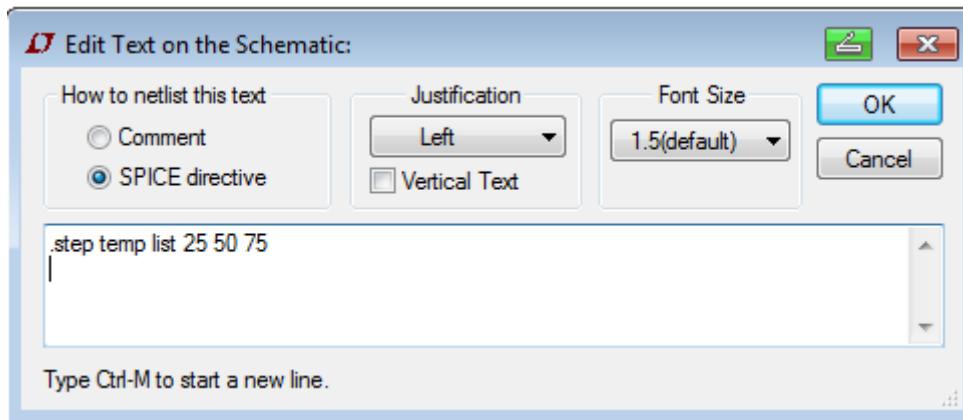


Figura 4.15: Sintaxis para análisis en temperatura del diodo 1N4148

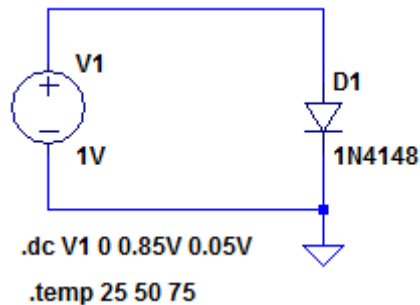


Figura 4.16: Circuito esquemático para análisis en temperatura

Figura 4.15: Análisis en temperatura de la característica del diodo 1N4148

El resultado de la simulación muestra tres curvas que se corresponden a las diferentes temperaturas seleccionadas. Para identificar cada curva se puede hacer clic con el botón derecho del mouse sobre la gráfica y en la ventana que se abre se selecciona *Plot Settings* → *Select Steps* que abre una ventana como la mostrada en la Figura 4.17 con la lista de los trazos disponibles. Se pueden seleccionar individualmente o en conjunto (*Select All*).

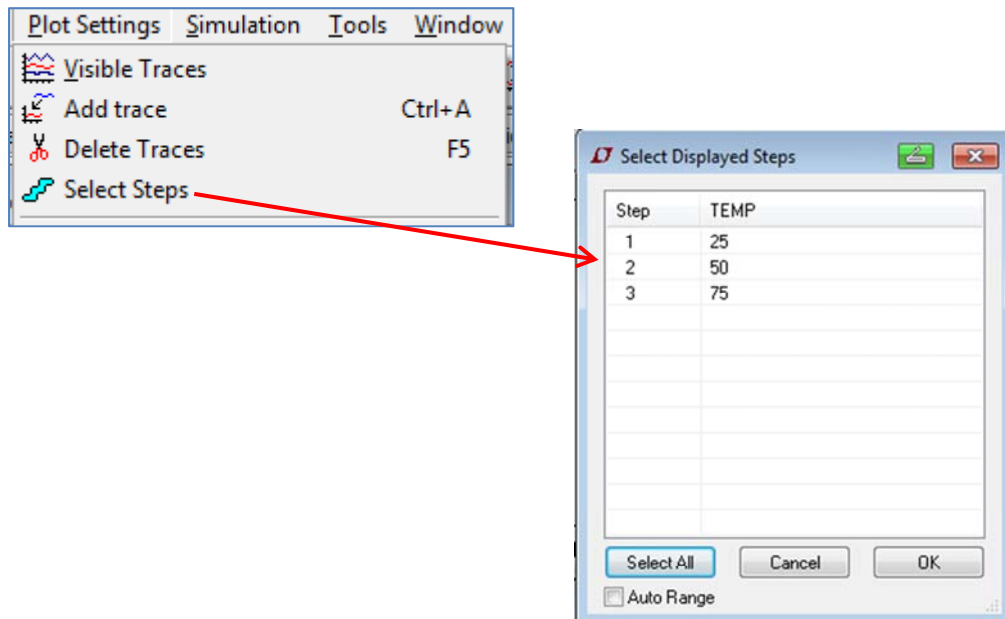


Figura 4.17: Selección de trazos a graficar

En el gráfico resultado de la simulación se puede identificar cada temperatura adicionando una leyenda, como se explicó en párrafos anteriores. Para ello, se utiliza el comando *Plot Setting* → *Notes&Annotations* → *Place Text* → *Annotate the plot with text* como se aprecia en la Figura 4.18.

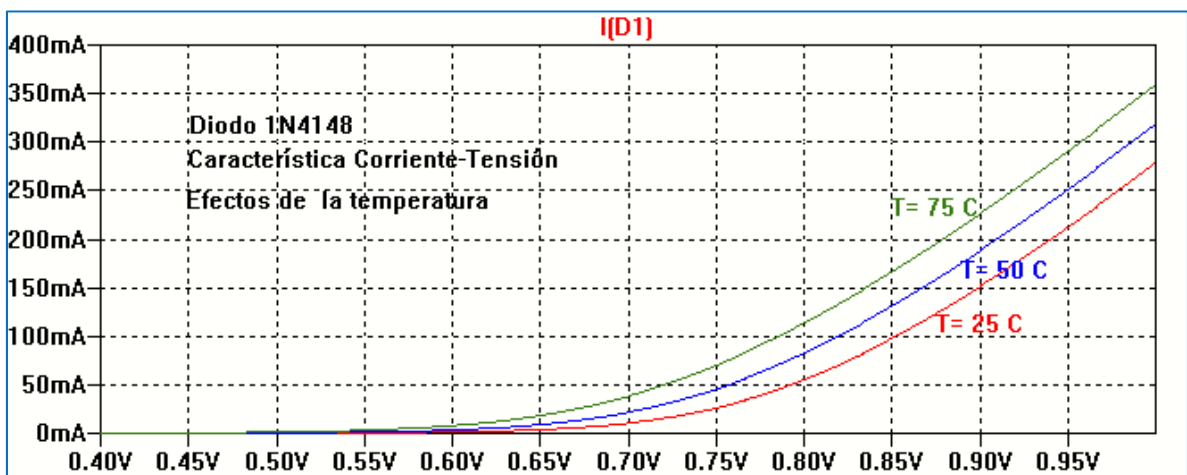


Figura 4.18: Característica en función de la temperatura

Otra forma de analizar la variación con la temperatura es excitar con una fuente de corriente constante, Figura 4.19. En forma aproximada la tensión en el diodo disminuye aproximadamente entre 2 mV/°C a 2.5 mV/°C. La Figura 4.20 muestra el resultado de la simulación.

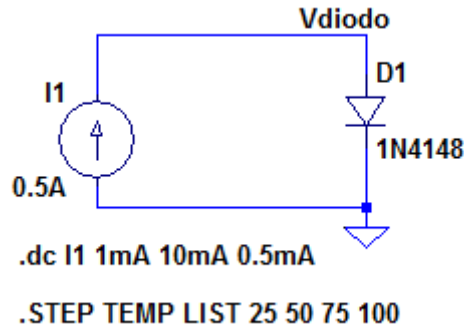


Figura 4.19: Circuito para simulación con fuente de corriente

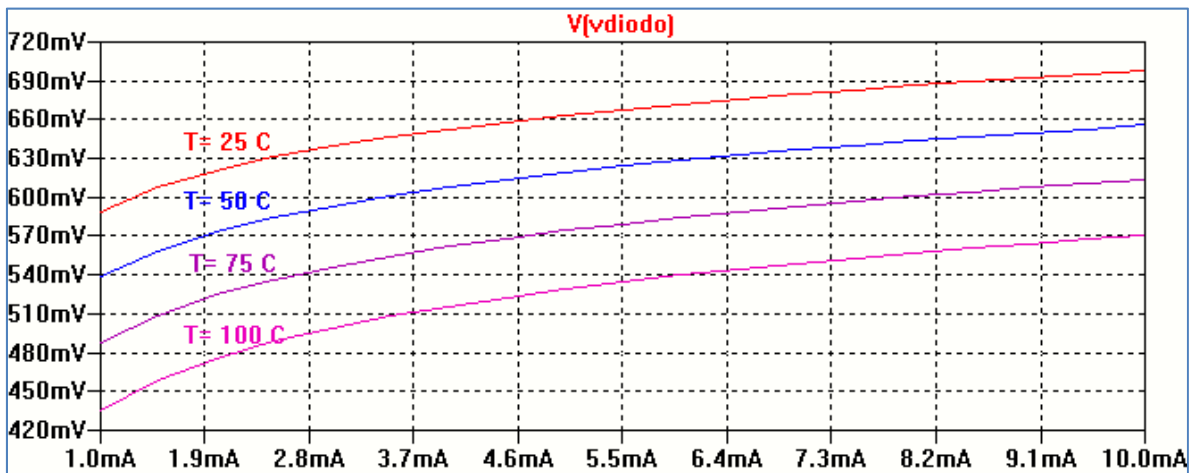


Figura 4.20: Característica tensión-corriente en función de la temperatura

### Efecto de la temperatura en polarización inversa

Realizamos el mismo tipo de análisis pero con el diodo polarizado en inversa para visualizar el efecto de la temperatura sobre la corriente inversa de saturación  $I_s$ . La Figura 4.21 muestra el circuito utilizado en la simulación. Se realiza un barrido en tensión .DC Sweep en el rango comprendido entre -4 V y 0 V. El análisis en temperatura se realiza para cuatro temperaturas como indica la sentencia LIST: 25 C, 50 C 75 C y 100 C.

La Figura 4.22 muestra las curvas resultantes de la simulación en la cual puede observarse la fuerte dependencia con el aumento de la temperatura de la corriente inversa de saturación.

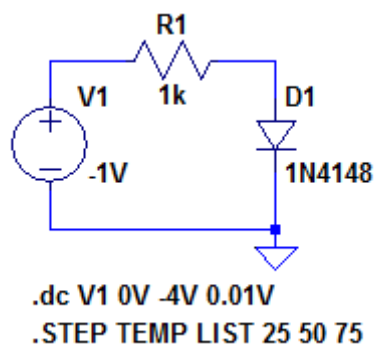


Figura 4.21: Circuito para análisis de la temperatura sobre la corriente  $I_s$

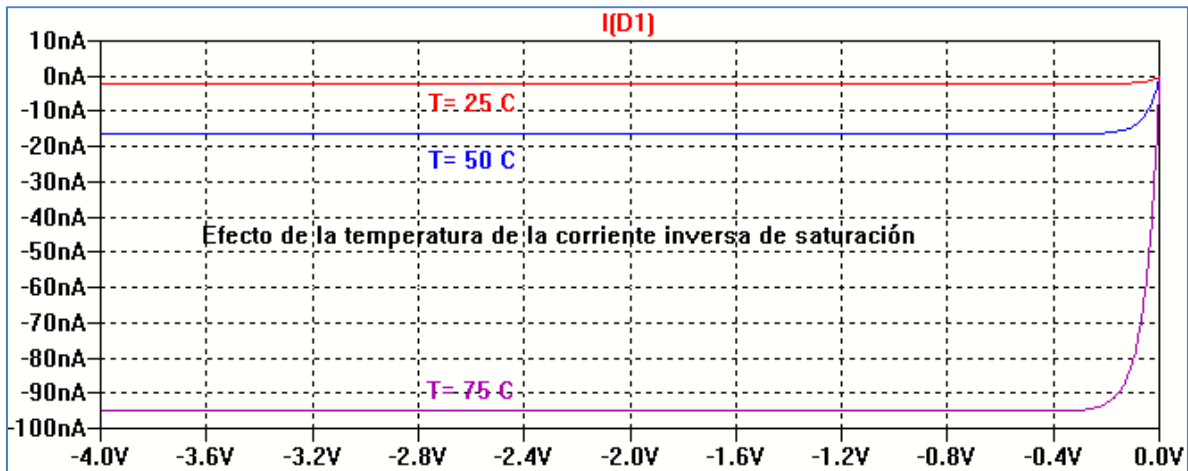


Figura 4.22: Resultado de la simulación

### Incorporar un diodo a la librería de componentes

Supongamos ahora que queremos trabajar con un componente, en este caso un diodo, que no está disponible en las librerías del LTSpiceIV (LTSpiceXVII), por ejemplo el diodo 1N4002. La solución es editar el modelo y colocarlo en una librería accesible. Para ello realizaremos los pasos que se describen a continuación. Primero buscamos en Internet en las páginas de los fabricantes el archivo SPICE del diodo 1N4002 que contiene el modelo del diodo. Por ejemplo en la página de On Semiconductor:

<http://www.onsemi.com/PowerSolutions/search.do?query=1n4002&tabbed=Y&clearFilters=Y&searchType=others>

Allí encontramos los modelos SPICE disponibles y seleccionamos la opción de modelo PSPICE del diodo 1N4002. Para el diodo seleccionado copiamos el texto y lo pegamos en el bloc de notas generando un archivo de texto. Guardamos el archivo poniendo el nombre asignado al diodo (D1N4002) en la sentencia .MODEL XXXX y guardamos el archivo de texto preferentemente en la misma carpeta donde tenemos guardado el archivo con el esquemático del circuito a simular. En la Figura 4.23 se muestra el contenido del texto del modelo generado en el bloc de notas.

```

*****
.MODEL D1n4002 d
+IS=1.22478e-08 RS=0.0414786 N=1.83369 EG=0.6
+XTI=0.05 BV=100 IBV=5e-08 CJO=1e-11
+VJ=0.7 M=0.5 FC=0.5 TT=1e-09
+KF=0 AF=1
* Model generated on October 12, 2003
* Model format: PSpice

```

Figura 4.23: Archivo de texto del diodo 1N4002



De esta forma para acceder al modelo del diodo solo deberemos agregar en el circuito esquemático la sentencia:

```
.LIB D1N4002.txt
```

Utilizando el circuito de la Figura 4.6 se cambia el diodo por el D1N4002 y se deben agregar las sentencias correspondientes en formato texto que indican la ubicación del diodo.

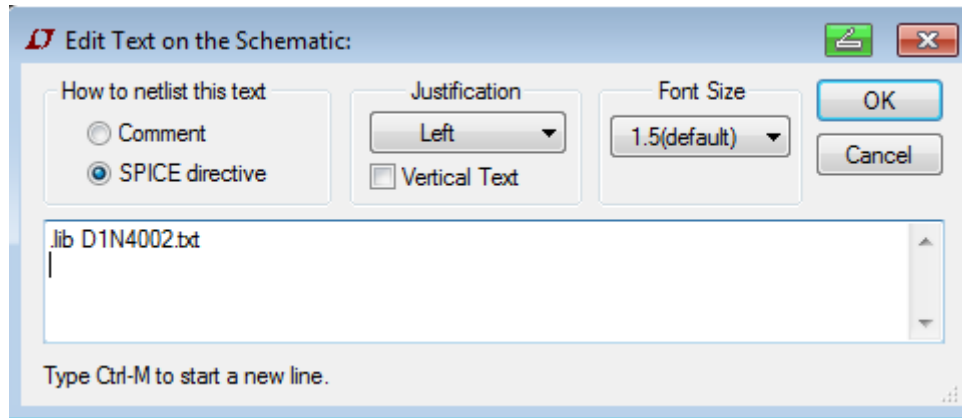


Figura 4.24: Sintaxis para ubicación del diodo D1N4002

Para ello utilizamos el editor de texto del esquemático a través de la opción *Aa* en la barra de herramientas seleccionando *SPICE directive* y colocamos en él la sentencia `.LIB D1N4002.txt`.

Al dar OK aparece la sentencia sobre el circuito esquemático, Figura 4.25.

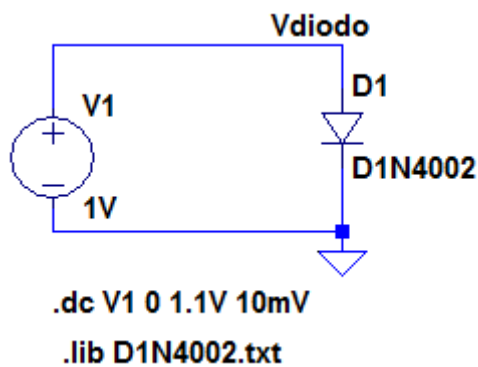


Figura 4.25: Circuito esquemático completo

De otra forma, en la sentencia `.LIB` deberemos colocar todo el camino para llegar al archivo del modelo. La Figura 4.26 muestra el resultado de la simulación.

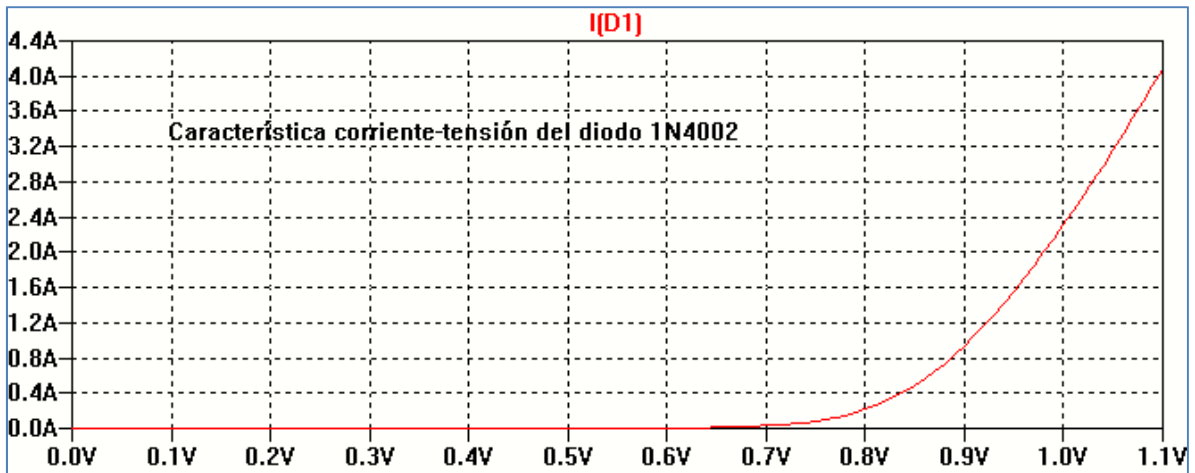


Figura 4.26: Curva característica del diodo 1N4002

Se puede realizar la simulación para pequeños valores de tensión.

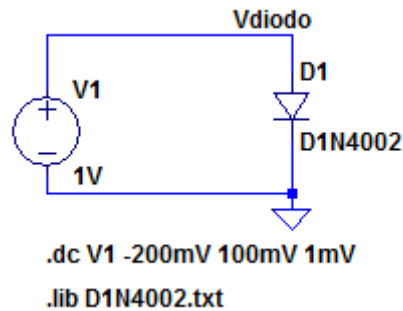


Figura 4.27: Análisis para pequeñas tensiones

La Figura 4.27 muestra el circuito esquemático y las condiciones de simulación en el rango de 200 mV a 100 mV. La Figura 4.28 muestra el resultado de la simulación.

Como puede observarse en la Figura 4.28, tanto para polarización inversa como para polarización directa, la característica corriente-tensión es exponencial. En el caso de polarización inversa la corriente en el diodo tiende rápidamente a la corriente de saturación inversa.

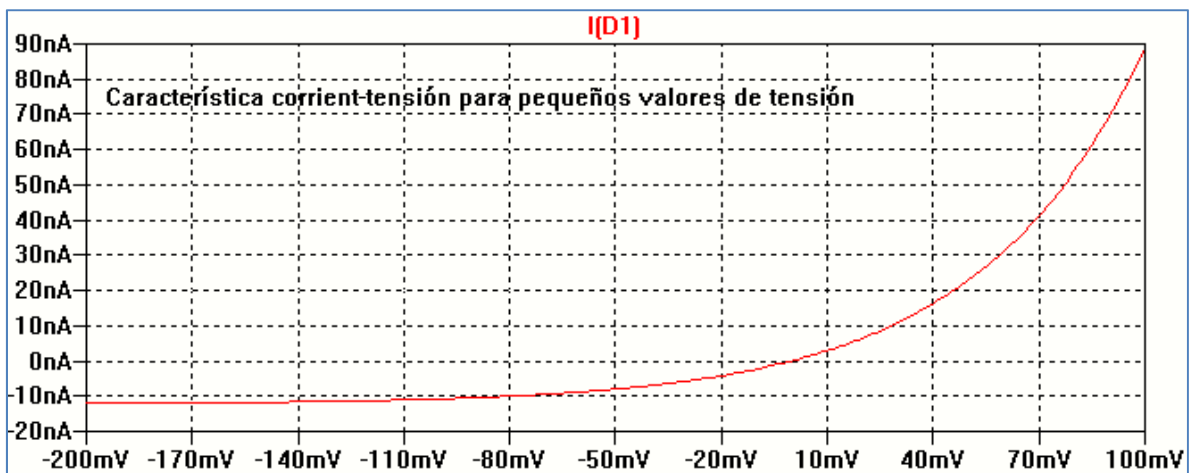


Figura 4.28: Resultado de la simulación

### Punto de reposo estático Q: operación en corriente continua

Cuando el diodo se utiliza como elemento de circuito la corriente por él se vuelve dependiente de los otros componentes del circuito. Para obtener el punto de operación Q en forma sencilla en SPICE se elige el tipo de análisis **.OP** que determina los valores de corriente y tensión de corriente continua.

La Figura 4.29 muestra un circuito básico para el cual se pretende calcular el punto de operación del diodo. El resultado de la simulación en formato texto, se muestra en la Figura 4.30.

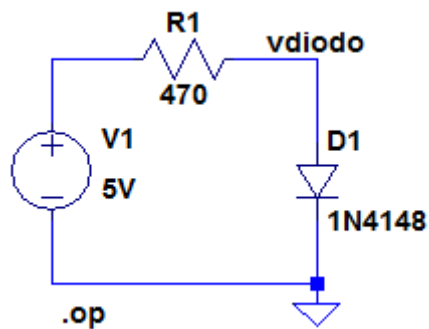


Figura 4.29: Circuito para determinar punto Q

```
--- Operating Point ---
V(n001):      5          voltage
V(vdiodo):    0.6898    voltage
I(D1):        0.00917064 device_current
I(R1):        0.00917064 device_current
I(V1):        -0.00917064 device_current
```

Figura 4.30: Resultado de la simulación

### Diodo en conmutación

El diodo de unión PN presenta dos mecanismos de almacenamiento de carga que afectan el comportamiento en frecuencias altas y en conmutación. Estos mecanismos pueden modelarse como capacidades no lineales, denominadas capacidad de barrera o agotamiento y capacidad de difusión.

La capacidad de barrera ( $C_j$ ) está asociada con la carga fija formada por los átomos donores y aceptores en la región de carga espacial de la región de juntura. Específicamente, la capacidad de barrera relaciona los cambios en la carga en los bordes de la región de carga espacial de la juntura producida por los cambios en la tensión aplicada y se asocia a un modelo de capacitor de placas planas paralelas. Con este modelo la capacitancia  $C_j$  puede expresarse como:

$$C_j = \frac{C_{j0}}{\left(1 - \frac{V_D}{V_J}\right)^m}$$

$C_{j0}$  es el valor de la capacitancia de barrera para polarización nula ( $V_D = 0$ ).  $V_D$  es la tensión de polarización aplicada entre ánodo y cátodo, y es negativa en polarización inversa.  $V_J$  es el valor de la barrera de potencial cuyo valor depende de la fabricación del dispositivo y de la temperatura, en tanto que  $m$  es un coeficiente que se vincula con el tipo de juntura y varía en el rango 1/3 a 1/2. En SPICE estos parámetros se denominan CJO, VJ, M, como se vio en párrafos anteriores.

La capacidad de difusión  $C_d$  se asocia con el exceso de carga inyectada en las regiones neutras por los portadores minoritarios en condiciones de polarización directa. La capacidad de difusión puede expresarse en forma aproximada como:

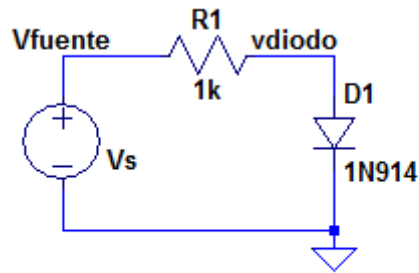
$$C_d = \frac{\tau_t I_{DQ}}{V_T}$$

$\tau_t$  es un parámetro denominado tiempo de tránsito de los portadores minoritarios y está relacionado con el tiempo de vida media de los portadores minoritarios.  $I_{DQ}$  es la corriente del diodo en el punto de polarización Q y  $V_T = kT/q$ . En SPICE el tiempo de vida media es un parámetro del modelo del diodo denominado TT.

La capacidad de barrera  $C_j$  y la capacidad de difusión  $C_d$  forman la capacidad conjunta denominada CD en el modelo SPICE del diodo, cuyo valor se calcula con la siguiente expresión:

$$CD = \frac{q}{NkT} TT I_S \exp\left(\frac{q V_D}{NkT}\right) + C_{j0} \left(1 - \frac{V_D}{V_J}\right)^{-m}$$

La presencia de CD afecta el comportamiento temporal del diodo y la respuesta a frecuencias altas. En el ejemplo que sigue se estudia el efecto del tiempo de tránsito al aplicar un pulso que conmuta el estado del diodo de polarización directa a polarización inversa. La Figura 4.31 muestra el circuito y los parámetros de análisis para el circuito mostrado utilizando LTspiceXVII. Como se observa del resultado de la simulación, Figura 4.32, la tensión de entrada conmuta de 5 V a -5 V pero el diodo mantiene su polarización directa durante un tiempo debido al almacenamiento de carga.



```
PULSE(5V -5V 50n 0.1n 0.1n 100n 100n 1)
.tran 0 100n 0 0.01n
```

Figura 4.31: Circuito para análisis de conmutación diodo1N914

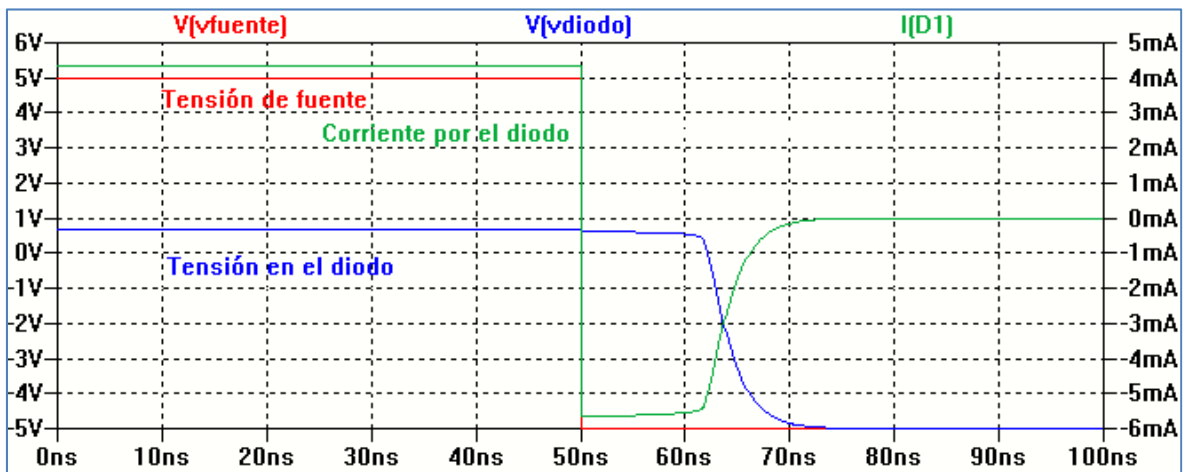


Figura 4.32: Resultado de la simulación

Hasta  $t = 50 \text{ ns}$  la tensión de entrada se mantiene en 5 V. Suponiendo que sobre el diodo caen aproximadamente 0.7 V, la corriente por el diodo es aproximadamente:

$$i_D = \frac{5 \text{ V} - 0.7 \text{ V}}{1 \text{ k}\Omega} = 4.3 \text{ mA}$$

En  $t = 50 \text{ ns}$  la tensión de entrada se invierte a -5 V. Sin embargo, la corriente por el diodo no cae al valor de la corriente de saturación sino que invierte su sentido y su valor queda dado por:

$$i_D = \frac{-5 \text{ V} - 0.7 \text{ V}}{1 \text{ k}\Omega} = -5.7 \text{ mA}$$

En el instante posterior al cambio de la polaridad de la entrada el diodo continúa actuando como si estuviera polarizado en directa hasta que se agoten los portadores minoritarios almacenados; en ese punto  $v_D = 0$ . Este tiempo transcurrido se denomina tiempo de almacenamiento,  $t_s$ . El tiempo de almacenamiento se mide como el intervalo transcurrido entre el momento en que se invierte la señal de entrada y la tensión sobre el diodo se anula.

Una vez agotado el almacenamiento de carga la capacidad de barrera se carga a través del resistor R1 en el circuito de la Figura 4.31 produciendo una respuesta de tipo exponencial, aunque debe tenerse en cuenta que la capacitancia de barrera tiene una dependencia no lineal

con la tensión aplicada. Al tiempo transcurrido para producir la carga de la capacidad de barrera se le denomina tiempo de transición,  $t_t$ . Se considera que el intervalo de tiempo de transición termina cuando la corriente inversa alcanza el 10% de su valor máximo en inversa. La suma de los tiempos de almacenamiento y transición se denomina tiempo de recuperación en inversa,  $t_{rr}$ , y es un dato típico en la hoja de datos del dispositivo.

Como se expresó anteriormente, el tiempo de almacenamiento  $t_s$  está relacionado con el tiempo de vida media de los portadores minoritarios. Para tener diodos que respondan rápidamente a la conmutación es necesario utilizar materiales que acorten el tiempo de vida media. El fabricante utiliza distintas estrategias para lograr este propósito. En la Figura 4.33 se muestra el resultado de la simulación con el mismo circuito anterior pero con el diodo MMSD4148 donde puede observarse la diferencia en la respuesta a la conmutación del dispositivo.

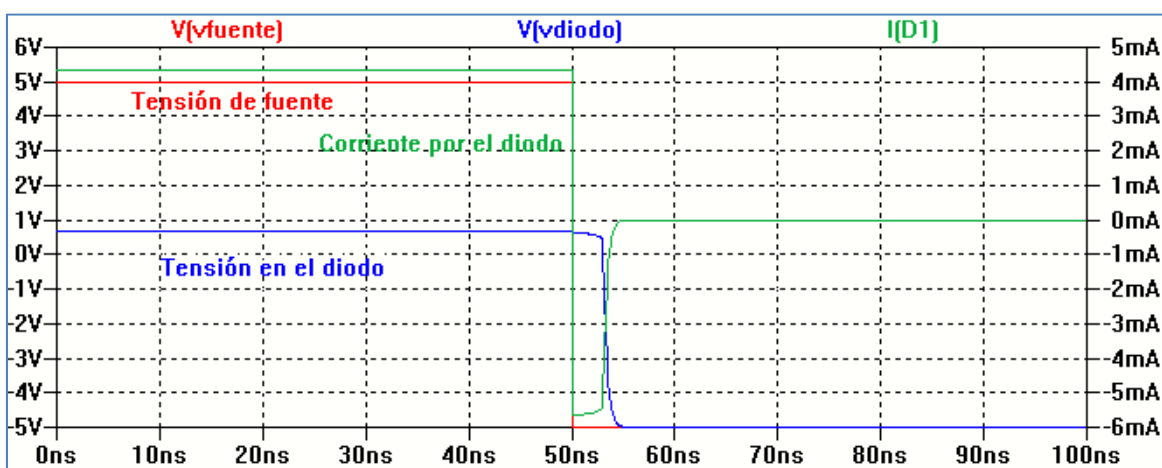


Figura 4.33: Resultado de la simulación usando el diodo MMSD4148

## Diodo Zener

El diodo Zener es un diodo de unión PN especialmente diseñado para operar en la región de ruptura. Si la tensión inversa aplicada al diodo excede un valor específico denominado tensión de ruptura Zener ( $V_z$ ) la corriente inversa aumenta bruscamente, mientras que la tensión del diodo permanece casi constante, independiente de las variaciones en el circuito. Este comportamiento lo hace muy adecuado para el uso como referencia de tensión o regulador de tensión. Operando en la región de ruptura el diodo mantiene una tensión constante sobre una carga aun cuando la tensión de entrada y la corriente de carga varíen dentro de un amplio rango.

Para obtener la característica corriente-tensión del diodo Zener se realiza un barrido de tensión de modo que el dispositivo quede polarizado también en su región inversa observando la característica de ruptura al llegar al valor  $V_z$ . La Figura 4.34 muestra el análisis realizado con el diodo Zener 1N750 que se encuentra en la biblioteca de componentes. Se realiza un barrido lineal .DC Sweep entre -5V y 50 mV. En polarización directa el diodo Zener se comporta como un diodo común.

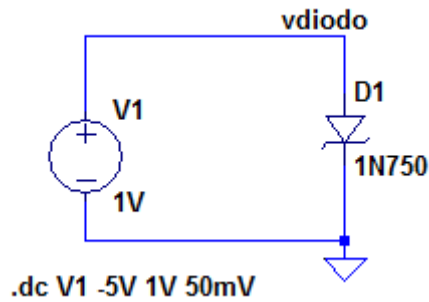


Figura 4.33: Circuito para característica corriente-tensión de diodo Zener

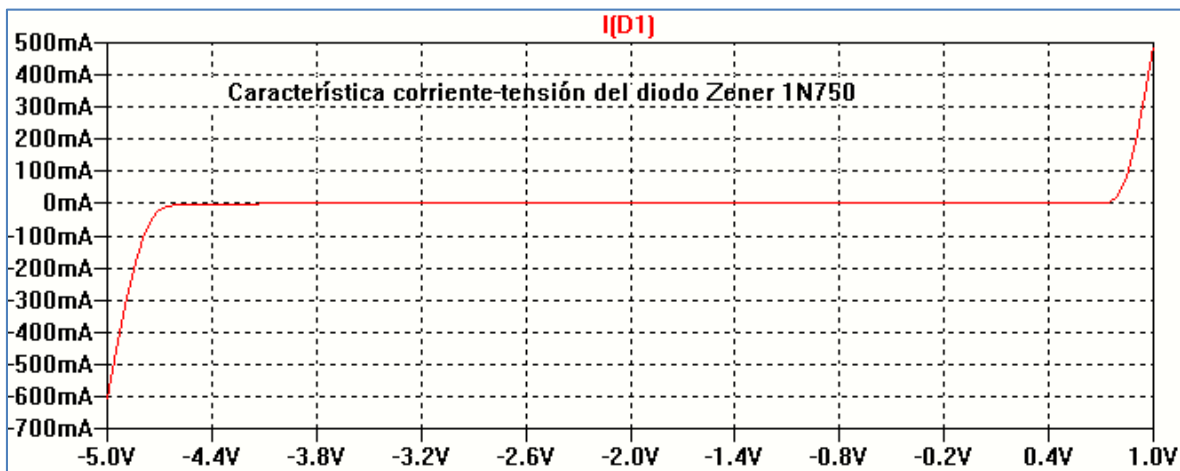


Figura 4.34: Resultado de la simulación

## Diodo varicap

Como se vio en párrafos anteriores, en una juntura semiconductor PN la capacidad de transición o de barrera ( $C_j$ ) está asociada con la carga fija formada por los átomos donores y aceptores en la región de carga espacial o de transición de la juntura. Específicamente, la capacidad de barrera relaciona los cambios en la carga en los bordes de la región de carga espacial de la juntura producida por los cambios en la tensión continua aplicada y se puede asociar a un modelo de capacitor de placas planas paralelas. Con este modelo la capacitancia  $C_j$  puede expresarse como:

$$C_j = \frac{C_{j0}}{\left(1 - \frac{V_D}{V_j}\right)^m}$$

En la expresión anterior  $C_{j0}$  es el valor de la capacitancia de barrera para  $V_D = 0$  (sin tensión externa aplicada),  $V_D$  es la tensión inversa aplicada al diodo,  $V_j$  es el potencial de contacto o de barrera y  $m$  es un exponente que depende del tipo de juntura.

En un diodo de unión PN la posibilidad de cambiar la capacitancia al variar la polarización inversa del dispositivo se utiliza en algunas aplicaciones especiales. Los diodos diseñados

para ser usados como capacitores variables con la tensión se denominan diodos varactores o varicaps.

La variación de la capacitancia de barrera puede usarse en circuitos sintonizados, osciladores y cualquier otro tipo de circuitos en los cuales se requiera una variación de frecuencia con un cambio pequeño en la capacitancia. Como ejemplo se muestra el circuito de la Figura 4.35 realizando un barrido en frecuencia en el rango 10kHz-1GHz utilizando el análisis .AC.

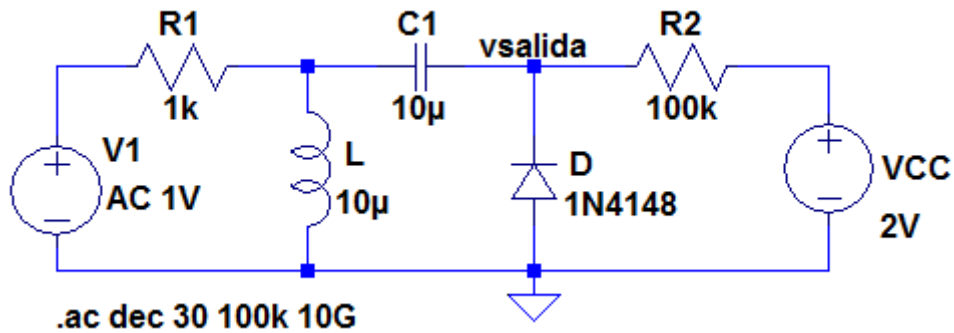


Figura 4.35: Circuito para análisis de capacidad de barrera

En la Figura 4.36 se muestra como resultado de la simulación la tensión de salida en la cual se ha eliminado la visualización de la fase y se ha elegido una representación lineal de la amplitud.

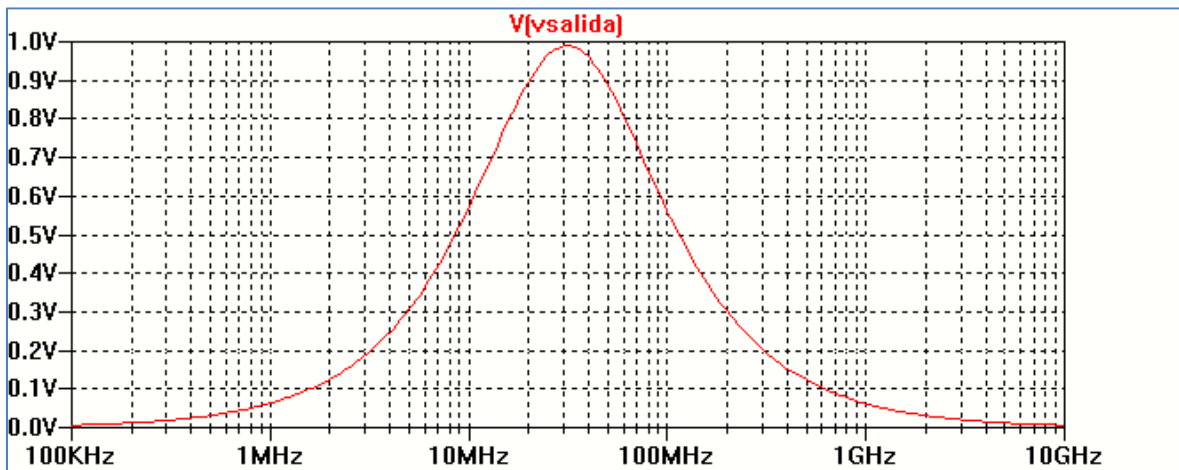


Figura 4.36: Tensión de salida en función de la frecuencia

Para estudiar el comportamiento de un diodo varicap con la tensión aplicada, y por lo tanto de la capacitancia  $C_j$ , se ha seleccionado el diodo MV2201 de la librería de componentes y se utilizó el circuito de la Figura 4.37. Se propone un barrido en frecuencia .AC observando la variación de la frecuencia de resonancia del circuito.



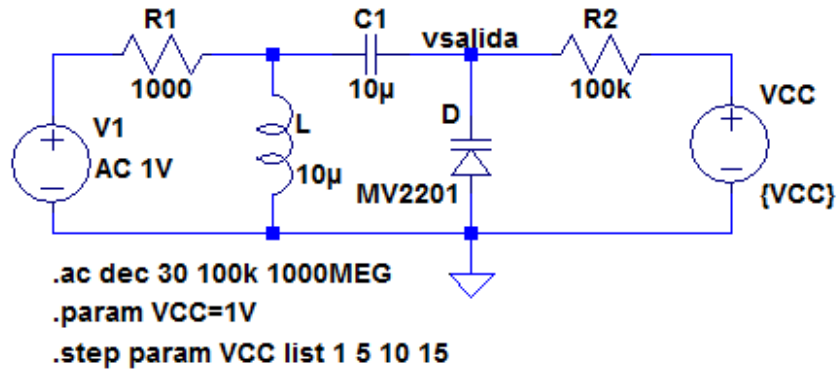


Figura 4.37: Circuito con diodo comercial MV2201

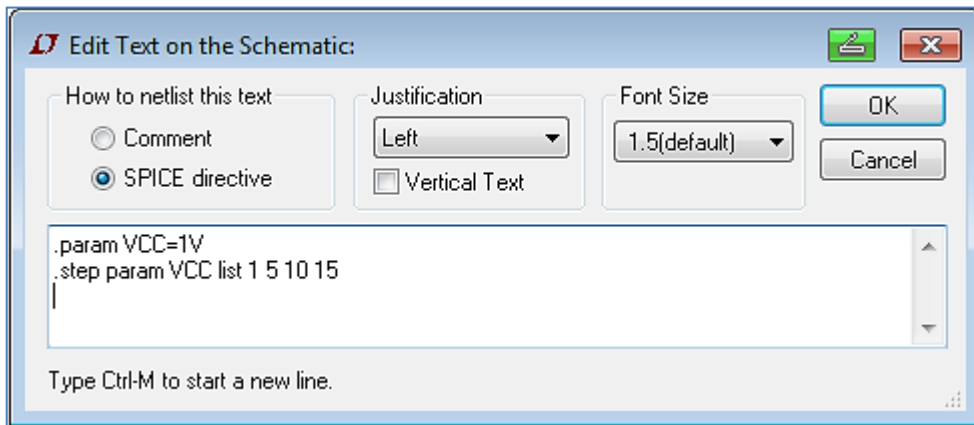


Figura 4.38: Condiciones del análisis paramétrico de la tensión VCC

Como se ve en la Figura 4.37 se propone un análisis paramétrico con una tensión VCC variable según una lista de valores: 1 V, 5 V, 10 V y 15 V, Figura 4.38. Las condiciones de este análisis se incluyen por medio del editor de textos en la barra de herramientas (.op). La Figura 4.39 muestra el resultado de la simulación.

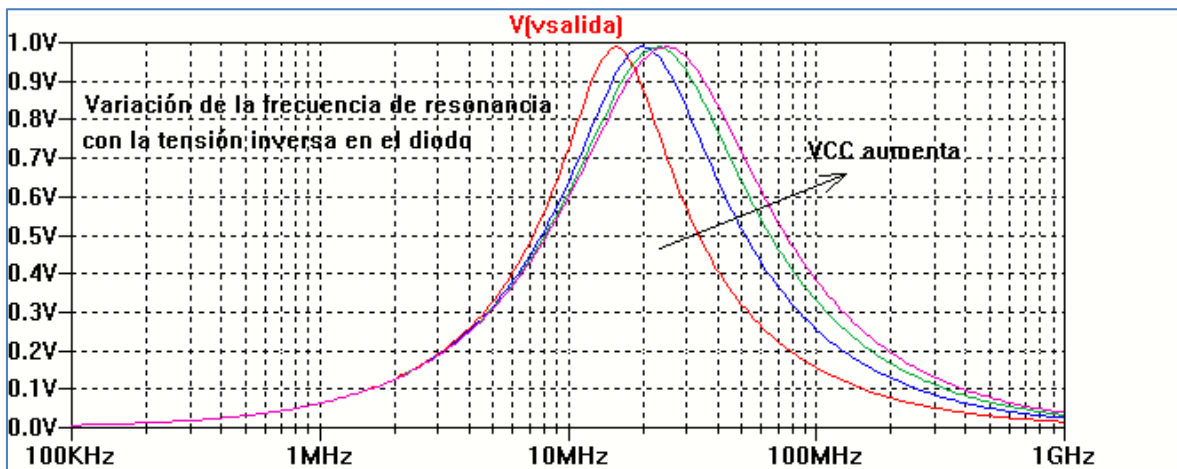


Figura 4.39: Variación de la frecuencia de resonancia con la tensión VCC

## Circuitos básicos con diodos

### Circuitos recortadores

El diodo como elemento de circuito posee una gran cantidad de aplicaciones dadas sus características de dispositivo con dos estados bien diferenciados de funcionamiento según la tensión aplicada entre sus terminales. Una aplicación sencilla se encuentra en circuitos donde se quiere recortar una señal por encima o debajo de cierto nivel. Este tipo de circuitos reciben el nombre de recortadores o limitadores.

El circuito mostrado en la Figura 4.40 es un ejemplo típico de un recortador:

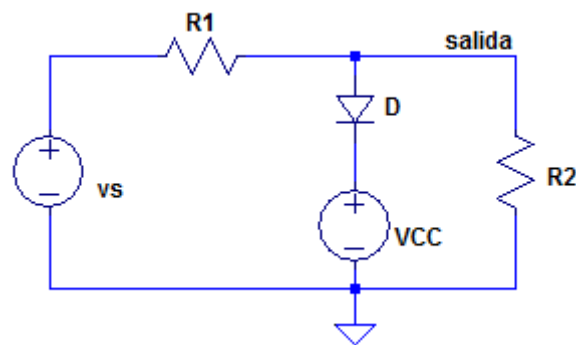


Figura 4.40: Circuito recortador básico

En el circuito de la Figura 4.40 el nivel de la tensión de salida se ajusta a través de la tensión sobre el diodo  $D$  y la fuente de polarización externa  $VCC$ .

Al variar la tensión sinusoidal de entrada,  $v_s(\omega t)$ , la tensión sobre el diodo  $D$  deberá ser al menos aproximadamente de  $V_\gamma = 0.7 \text{ V}$  para que el dispositivo quede polarizado en directa y conduzca. Cuando el diodo conduce, la tensión de salida queda fijada al valor de la tensión sobre el diodo más la tensión determinada por la fuente de polarización  $VCC$ .

Como ejemplo se realizará la simulación de un circuito como el anterior utilizando un diodo genérico  $D$ ,  $v_s = 15\text{V} \text{ sen}\omega t$ ,  $f = 1 \text{ kHz}$ ,  $R1 = 1 \text{ k}\Omega$ ,  $VCC = 5 \text{ V}$ ,  $R2 = 100 \text{ k}\Omega$ . Se ejecutará un análisis en el tiempo `.tran` para un período de la señal de entrada de  $1 \text{ ms}$ , Figura 4.41. En la Figura 4.42 se comparan las ondas de entrada y de salida.

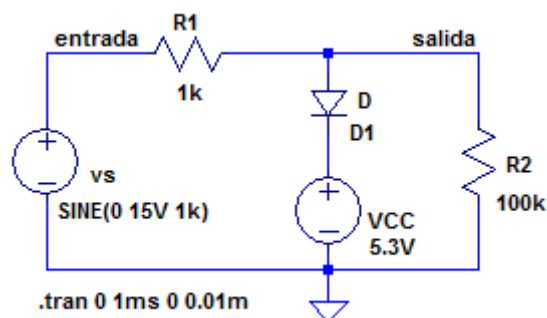


Figura 4.41: Circuito recortador básico

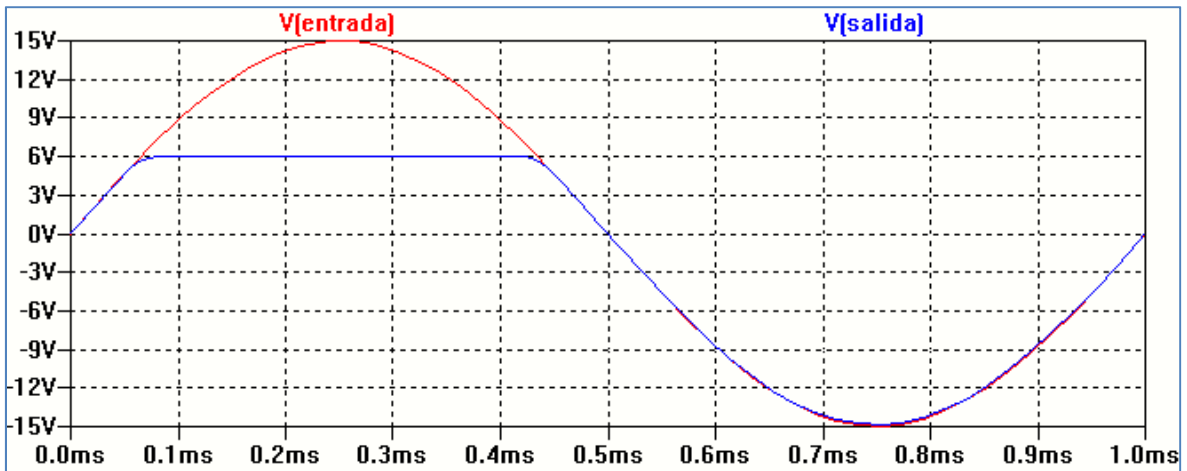


Figura 4.42: Forma de onda de la tensión de salida

Como se aprecia en la Figura 4.42 el diodo conduce solo en una porción del ciclo positivo de la tensión de entrada. En esas condiciones la tensión de salida queda determinada por la suma de la tensión VCC y la caída de tensión en el diodo. Para el ciclo negativo de la tensión de entrada el diodo no conduce y la tensión de salida coincide con el semiciclo negativo de la tensión de entrada.

La Figura 4.43 muestra el resultado de la simulación para  $R_2 = R_1 = 1k\Omega$ . Como se aprecia en la Figura 4.43 para el semiciclo positivo de la tensión de entrada el valor del resistor  $R_2$  influye en la tensión de salida hasta que el diodo conduce. Cuando el diodo inicia la conducción la tensión de salida queda fijada en  $V_D + V_{CC}$ , hasta que la tensión en el diodo cae por debajo de la tensión necesaria para mantenerlo en conducción. A partir de ese momento se comporta como un circuito abierto y la tensión de salida queda determinada por el divisor de tensión formado por  $R_1$  y  $R_2$ .

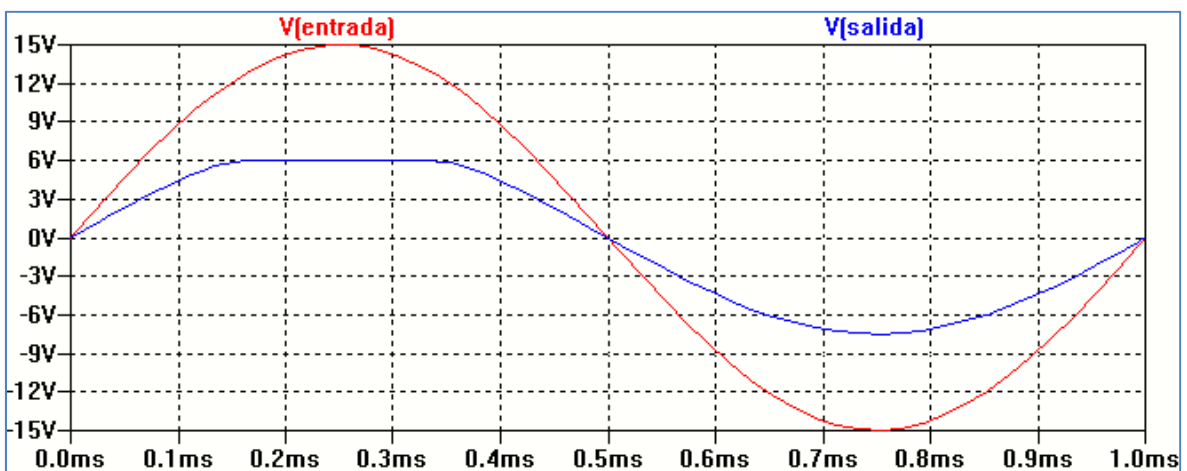


Figura 4.43: Tensión de salida del circuito recortador

Se determina la característica de transferencia por la relación  $V(\text{salida}) = f(V(\text{entrada}))$ . Para ello usamos el circuito anterior pero reemplazamos la fuente senoidal por una fuente de continua y hacemos un análisis de barrido (DC sweep) entre  $\pm 15$  V, Figura 4.44. La Figura 4.45 muestra la característica de transferencia del circuito de la Figura 4.44.

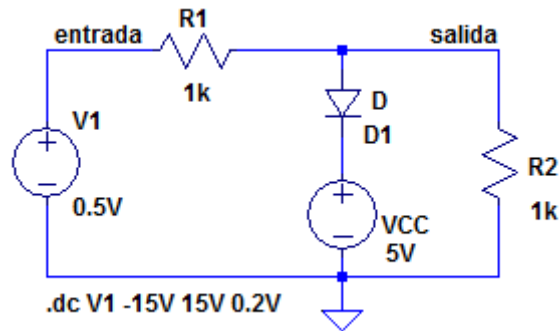


Figura 4.44: Circuito para análisis de la característica de transferencia

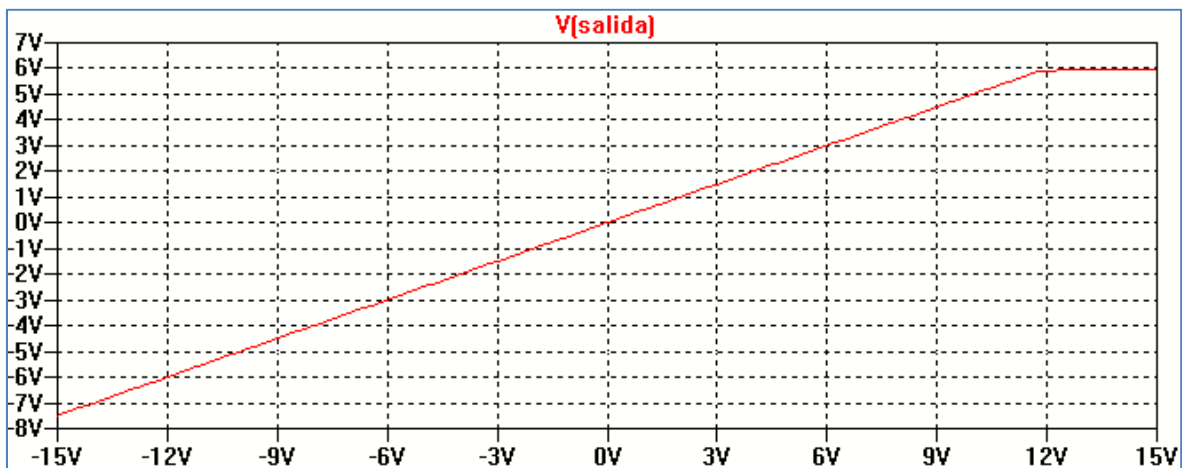


Figura 4.45: Característica de transferencia

En la Figura 4.46 se muestra el circuito con las condiciones de simulación invirtiendo las posiciones del diodo y de la fuente VCC. En estas condiciones se recorta el ciclo negativo de la tensión de entrada, Figura 4.47.

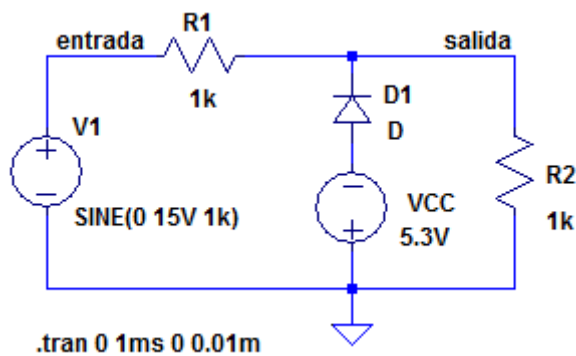


Figura 4.46: Circuito recortador

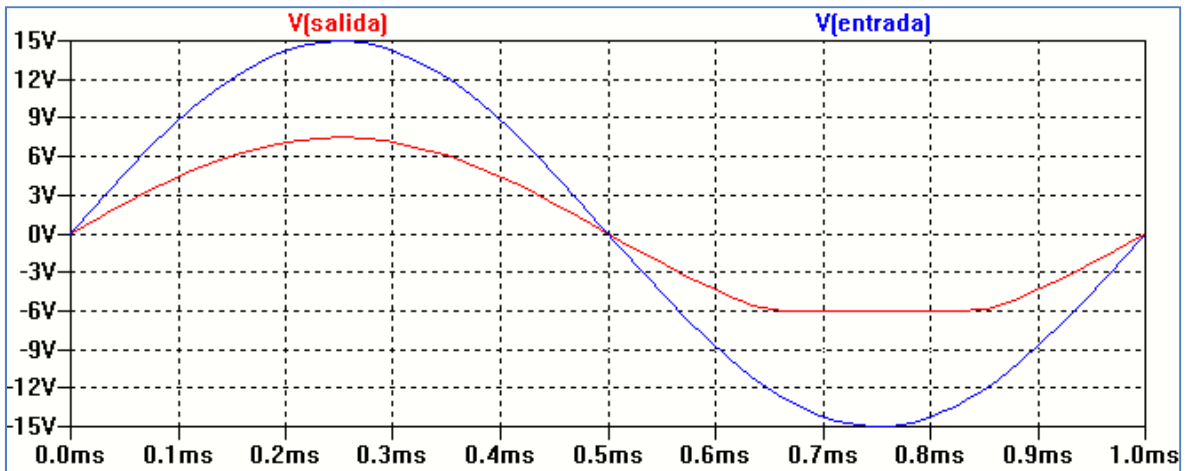


Figura 4.47: Forma de onda de la tensión de salida

### Recortador a dos niveles de tensión

Partiendo de los resultados obtenidos, el circuito de la Figura 4.48 permite obtener un recorte de la señal de entrada tanto para el semiciclo positivo como para el semiciclo negativo. Se realiza un análisis en el tiempo en un periodo de 1 ms. El resultado se observa en la Figura 4.49.

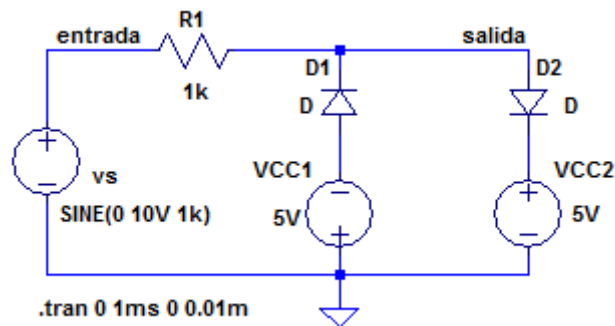


Figura 4.48: Circuito recortador a dos niveles

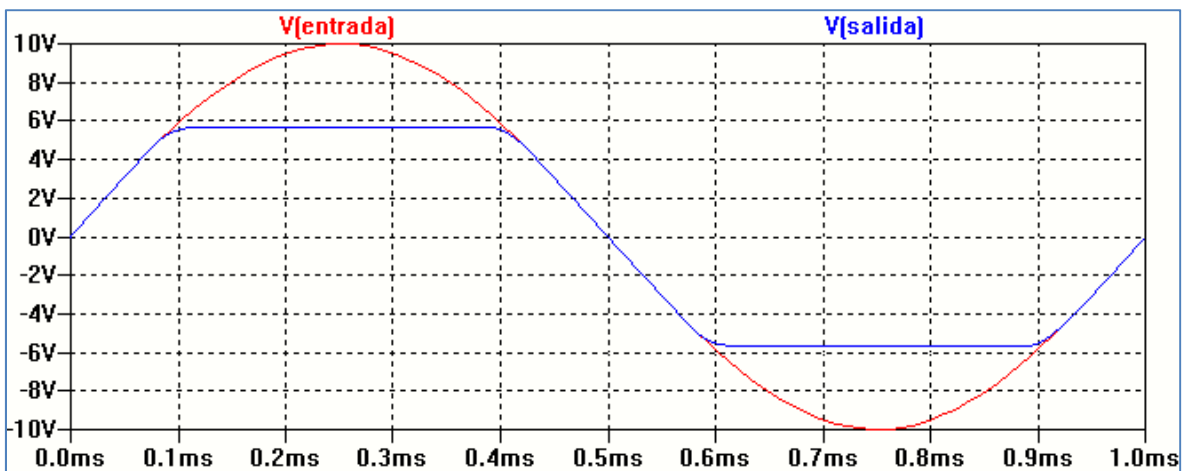


Figura 4.49: Forma de onda de salida para recortador a dos niveles

Para encontrar la característica de transferencia procedemos en forma similar que en el ejemplo anterior realizando un barrido lineal utilizando el comando DC sweep, Figura 4.50.

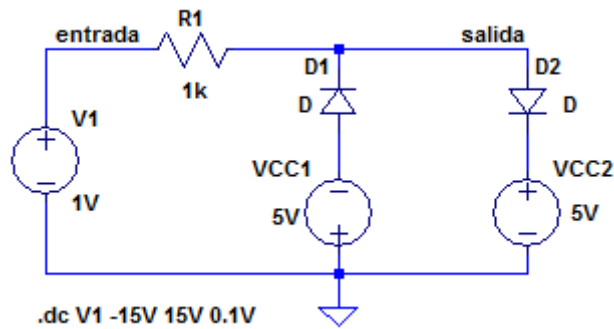


Figura 4.50: Condiciones de análisis para función de transferencia

La Figura 4.51 muestra la característica de transferencia.

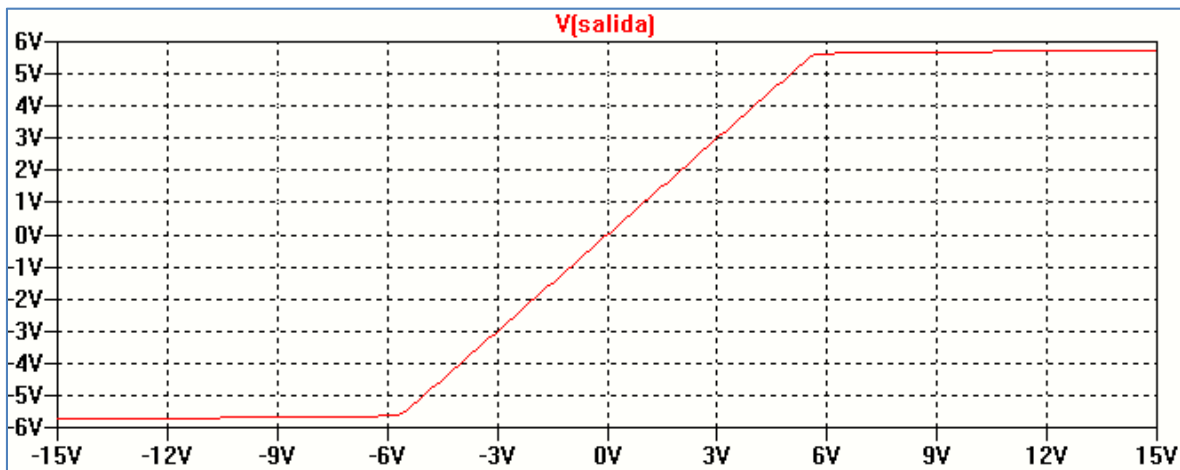


Figura 4.51: Característica de transferencia

### Recortador con diodo Zener

El circuito de la Figura 4.52 tiene un funcionamiento similar al de la Figura 4.48. Las fuentes de tensión del recortador a dos niveles han sido reemplazadas por dos diodos Zener en oposición. El resultado de la simulación se aprecia en la Figura 4.49.

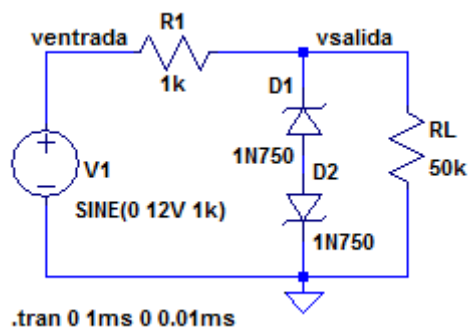


Figura 4.52: Circuito recortador con diodo Zener

Los diodos Zener 1N750 poseen una tensión de trabajo de 4.7 V. Debe considerarse que un diodo Zener polarizado en forma directa se comporta como un diodo común y, por lo tanto, se le puede asignar una tensión  $V_{\gamma} \cong 0.7$  V. De esta forma, para el ciclo positivo de la tensión de entrada el diodo D1 funcionará en su región de ruptura ya que queda polarizado en directa. En cambio, el diodo Zener D2 quedará polarizado en directa. De esta forma la tensión de salida, en el intervalo de conducción de los diodos, quedará fijara aproximadamente en  $4.7$  V +  $0.7$  V =  $5.4$  V.

En el semiciclo negativo de la tensión de entrada D1 quedará en directa y D2 funcionará en su región de ruptura. La Figura 4.53 muestra el resultado de la simulación.

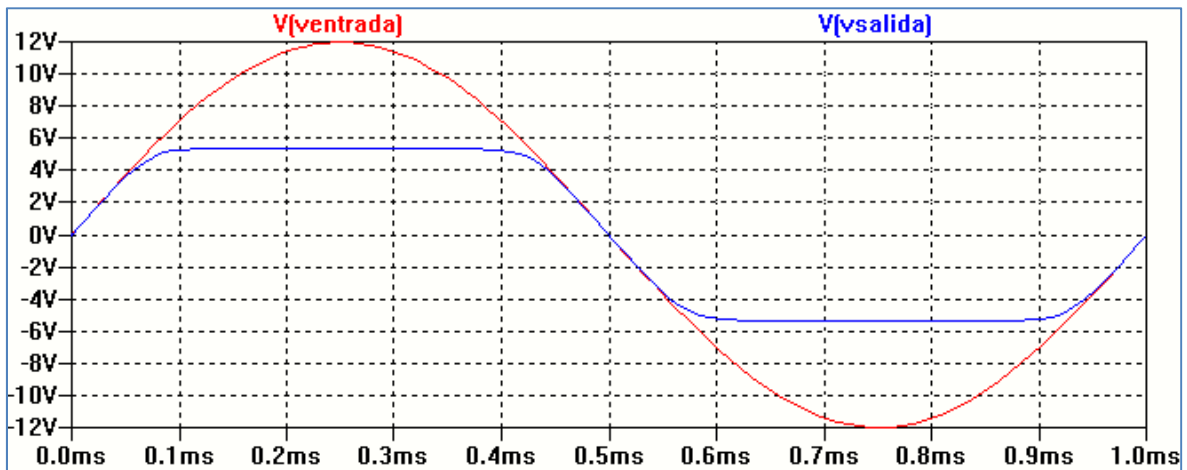


Figura 4.53: Tensión de salida del recortador con diodos Zener

La Figura 4.54 muestra la característica de transferencia que puede obtenerse de forma similar al circuito de la Figura 4.50, variando al tensión de entrada realizando un análisis .DC sweep.

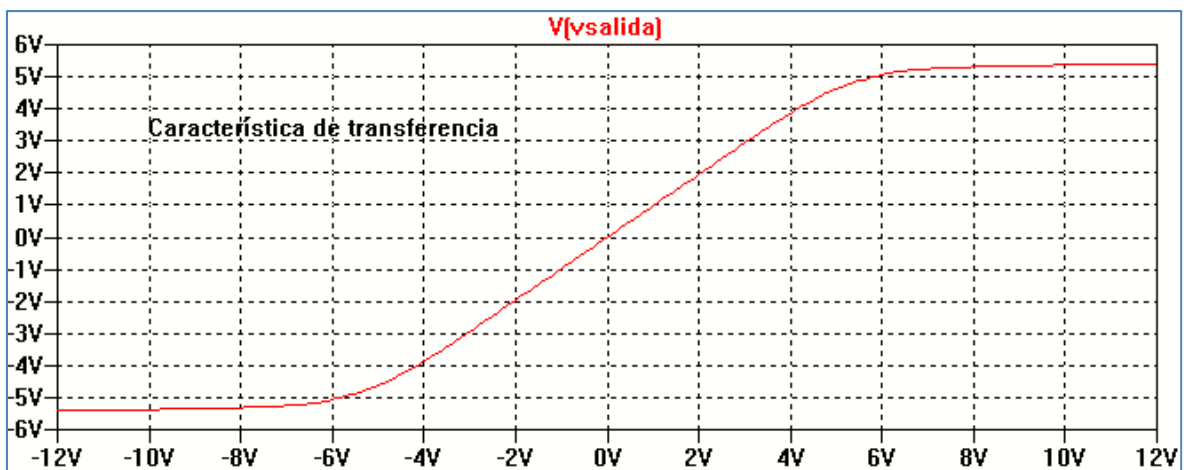


Figura 4.54: Característica de transferencia

## Circuitos rectificadores

### Rectificador de media onda

Los circuitos rectificadores permiten convertir una tensión alterna en una tensión continua formando parte de una fuente de alimentación. El circuito rectificador más simple es el de media onda, Figura 4.55. Está formado por un transformador que convierte la tensión senoidal de red en una tensión senoidal de amplitud generalmente menor  $v_s(\omega t)$ . Esta tensión se encuentra en un circuito serie con un diodo y la carga, que supondremos resistiva pura  $R_L$ .

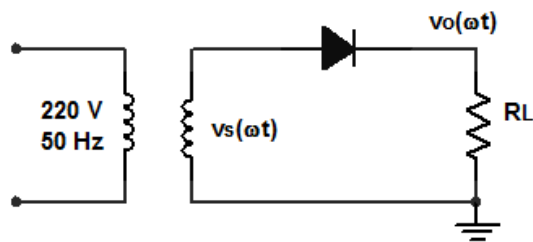


Figura 4.55: Rectificador de media onda

Cuando la tensión de entrada tiene una polaridad tal que polariza en forma directa al diodo éste conduce. La corriente por el circuito produce una tensión de salida sobre la carga  $R_L$  de forma similar a la tensión de entrada. Cuando la polaridad de la tensión de entrada es tal que el diodo queda en polarización inversa, la corriente por el circuito es casi nula y, prácticamente, no hay tensión sobre la carga  $R_L$ . De esta forma se obtiene sobre la carga una tensión de onda pulsante cuya frecuencia es la misma que la frecuencia de la tensión de entrada.

La Figura 4.56 muestra el circuito para realizar la simulación del rectificador de media onda utilizando LTspice XVII. En el circuito se ha reemplazado el transformador por una fuente equivalente de tensión alterna  $v_s$  que representa la tensión en el circuito secundario, y que es la tensión de alimentación del diodo  $D$  y la carga  $R_L$ . Se ha elegido de la librería de componentes un diodo típico 1N914.

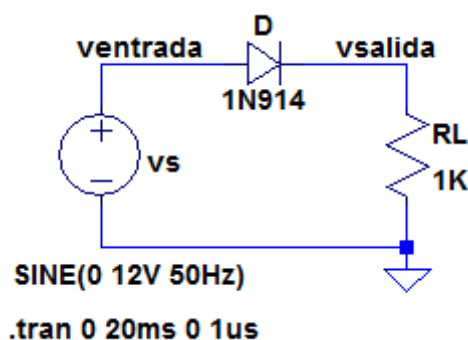


Figura 4.56: Circuito para análisis de rectificador de media onda

La Figura 4.57 muestra el resultado de la simulación. En la misma puede observarse que la tensión de salida se establece a partir de un cierto ángulo  $\theta$  y se anula en  $\pi-\theta$ . Esta diferencia



se debe a la tensión umbral del diodo  $V_\gamma$ . La tensión de entrada vs debe al menos ser igual al valor de la tensión umbral  $V_\gamma$  en el diodo para para que éste comience su conducción.

La diferencia de tensión entre la onda de salida y la de entrada es la tensión que aparece sobre el diodo D, Figura 4.58.

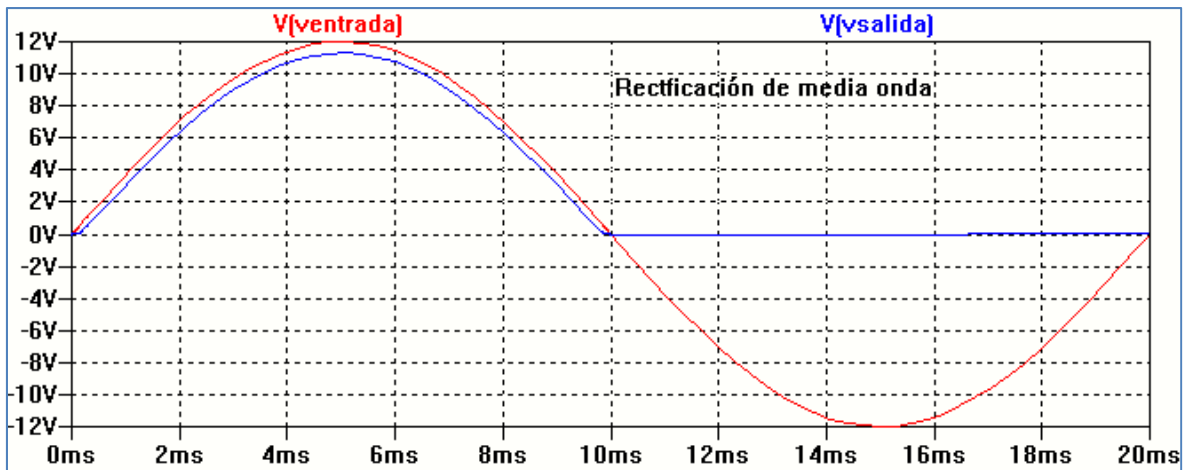


Figura 4.57: Forma de onda de salida del rectificador de media onda

Se observa que cuando el diodo queda en polarización inversa la tensión inversa máxima se corresponde con el valor máximo del ciclo negativo de la tensión de entrada. Este valor máximo en inversa deberá ser menor que la tensión de ruptura que posee el diodo cuando se encuentra polarizado inversamente.

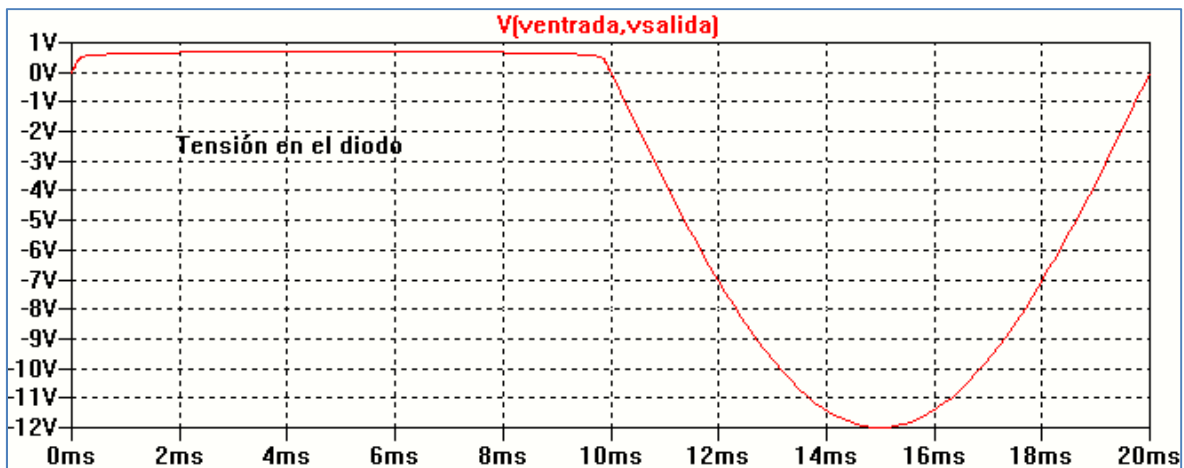


Figura 4.58: Tensión sobre el diodo

Representando la tensión pulsante de salida por un desarrollo en Serie de Fourier, la conversión a una tensión continua está dada por el valor medio, y se determina como el área bajo la curva en un ciclo completo. Si llamamos  $v_o(t)$  a la tensión de salida medida sobre la carga RL y  $V_{om\acute{a}x}$  al valor máximo de  $v_o(t)$ , la tensión media resultante está dada por:

$$V_{occ} = \frac{V_{om\acute{a}x}}{\pi} \cong 0.318 V_{om\acute{a}x}$$

La ecuación anterior indica que el valor medio de la tensión de salida  $v_o(t)$  en el rectificador de media onda se corresponde, aproximadamente, con el 31.8% de la tensión máxima  $V_{om\acute{a}x}$  sobre la carga. Como se dijo antes, la diferencia entre la tensión de entrada  $v_s(t)$  y la tensión sobre la carga  $v_o(t)$  es la tensión sobre el diodo  $v_D(t)$ . Si se aproxima la tensión sobre el diodo por  $v_D \cong V_\gamma$ , el valor medio de la tensión sobre la carga puede aproximarse por:

$$V_{occ} = 0.318 (V_{sm\acute{a}x} - V_\gamma)$$

El proceso de obtener una componente continua de salida se puede mejorar mediante el uso de la rectificación de onda completa.

### Efecto de las componentes armónicas

Como se dijo anteriormente, la tensión de salida puede expresarse en un desarrollo en Serie de Fourier. El análisis con SPICE permite representar la componente continua de la señal y la amplitud y fase de las componentes armónicas. Este tipo de análisis se habilita desde el análisis temporal (*Transient*) incorporando la instrucción FOUR debiendo especificar la frecuencia fundamental del análisis y la función donde se pretende realizar, en este ejemplo 50 Hz y  $V(v_{salida})$ . Los valores de las componentes armónicas se obtienen en formato texto. Para ello se sigue el camino *View* → *SPICE Error Log*, Figura 4.59.

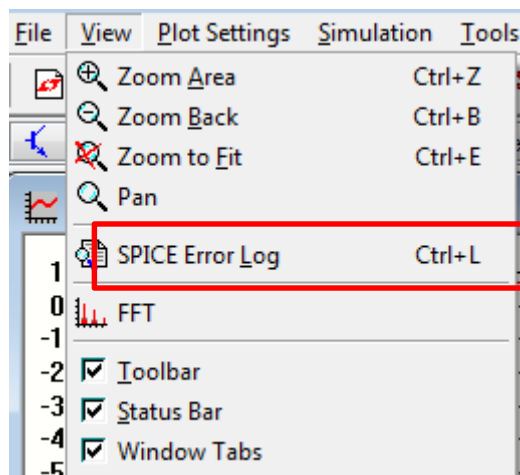


Figura 4.59: Obtención del análisis de Fourier

La Figura 4.60 muestra el circuito para simulación LTspice XVII donde se ha fijado una frecuencia fundamental de 50 Hz y un número doce (12) armónicos. Las condiciones de este análisis se ha explicado en capítulos anteriores.

La Figura 4.61 el resultado de la simulación realizando el paso anterior.

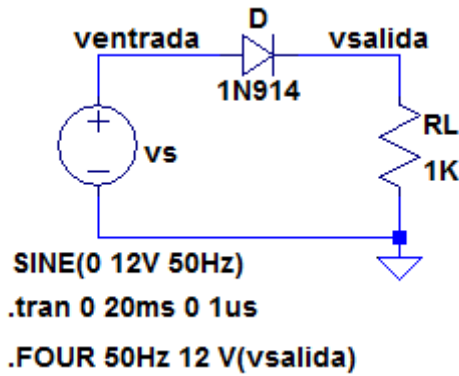


Figura 4.60: Circuito para análisis de Fourier

```
.OP point found by inspection.
Fourier components of V(vsalida)
DC component:3.49205
```

Harmonic Number	Frequency [Hz]	Fourier Component	Normalized Component	Phase [degree]	Normalized Phase [deg]
1	5.000e+01	5.565e+00	1.000e+00	0.00°	0.00°
2	1.000e+02	2.512e+00	4.514e-01	-90.00°	-90.00°
3	1.500e+02	1.291e-01	2.321e-02	180.00°	180.00°
4	2.000e+02	4.882e-01	8.773e-02	-90.00°	-90.00°
5	2.500e+02	7.312e-02	1.314e-02	180.00°	180.00°
6	3.000e+02	2.018e-01	3.627e-02	-90.00°	-90.00°
7	3.500e+02	4.981e-02	8.950e-03	180.00°	180.00°
8	4.000e+02	1.073e-01	1.928e-02	-90.00°	-90.00°
9	4.500e+02	3.708e-02	6.664e-03	180.00°	180.00°
10	5.000e+02	6.478e-02	1.164e-02	-90.00°	-90.00°
11	5.500e+02	2.908e-02	5.226e-03	180.00°	180.00°
12	6.000e+02	4.218e-02	7.581e-03	-90.00°	-90.00°

Total Harmonic Distortion: 46.278564%

Figura 4.61: Resultado del análisis de Fourier

La primera columna de la tabla indica el número de armónica. La segunda columna indica la frecuencia de la armónica. La tercera indica la amplitud de cada armónica y la cuarta columna el valor normalizado, respecto de la primera armónica. La quinta columna indica la fase de cada armónica y la sexta columna la fase normalizada.

En el archivo de texto *DC component* representa el valor de la componente continua.

### Rectificador de onda completa puente

El circuito de rectificación de onda completa puente está formado por cuatro diodos formando una configuración eléctrica como se muestra en la Figura 4.62. Por comodidad para la simulación se ha reemplazado el bobinado secundario por una fuente de tensión alterna equivalente  $v_s(t)$ .

En el ciclo positivo de la tensión de entrada  $v_s(t)$  conducen los diodos D1 y D2, en tanto que en el semiciclo negativo de  $v_s(t)$  conducen D3 y D4. Debido a este comportamiento aparece sobre la carga una rectificación de onda completa aumentando el valor de la componente continua sobre la misma.

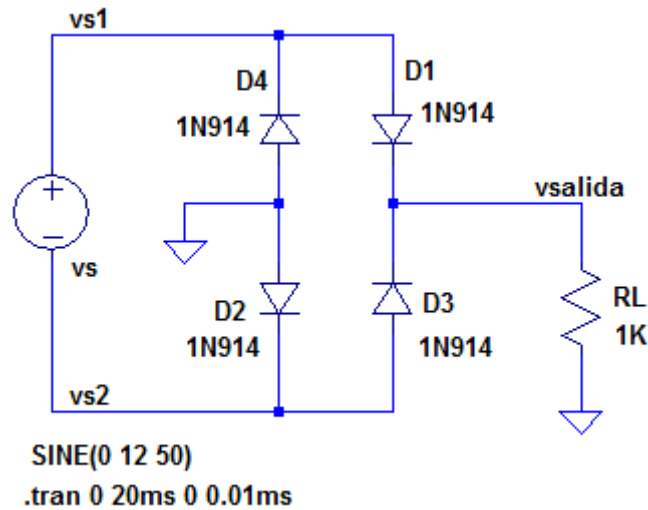


Figura 4.62: Circuito rectificador puente

La frecuencia de la tensión de salida es el doble de la frecuencia de la tensión de entrada como se observa en los resultados de la simulación mostrados en la Figura 4.63, donde también se aprecia el efecto de la tensión umbral  $V_\gamma$  en los diodos. La tensión de entrada se determina por  $v_s = v_{s1} - v_{s2}$ .

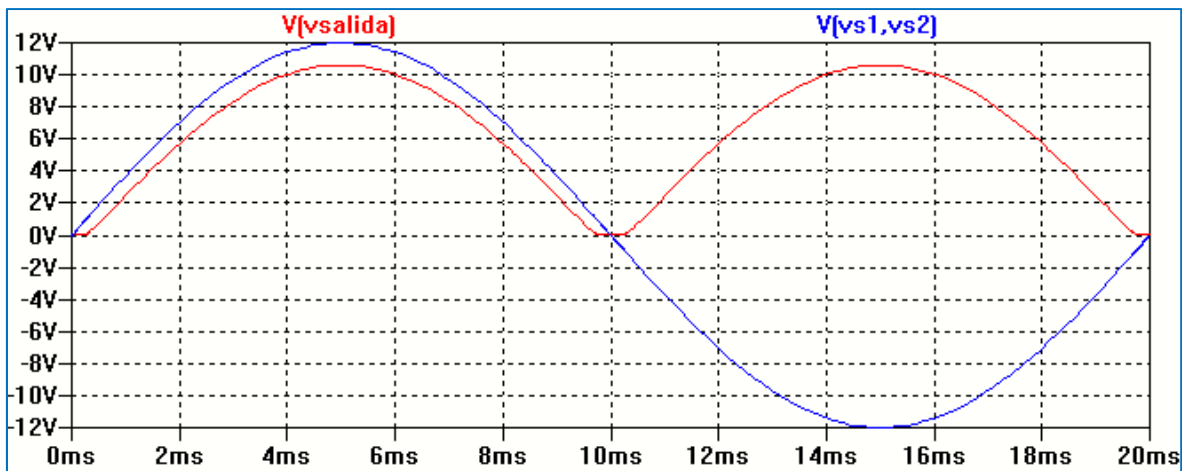


Figura 4.63: Forma de onda rectificada

En la Figura 4.64 se aprecia la tensión sobre el diodo D1. Como se observa la tensión inversa que debe soportar D1 es aproximadamente el pico negativo de la tensión de entrada. Este valor debe tenerse en cuenta en la selección de los diodos para formar el circuito.

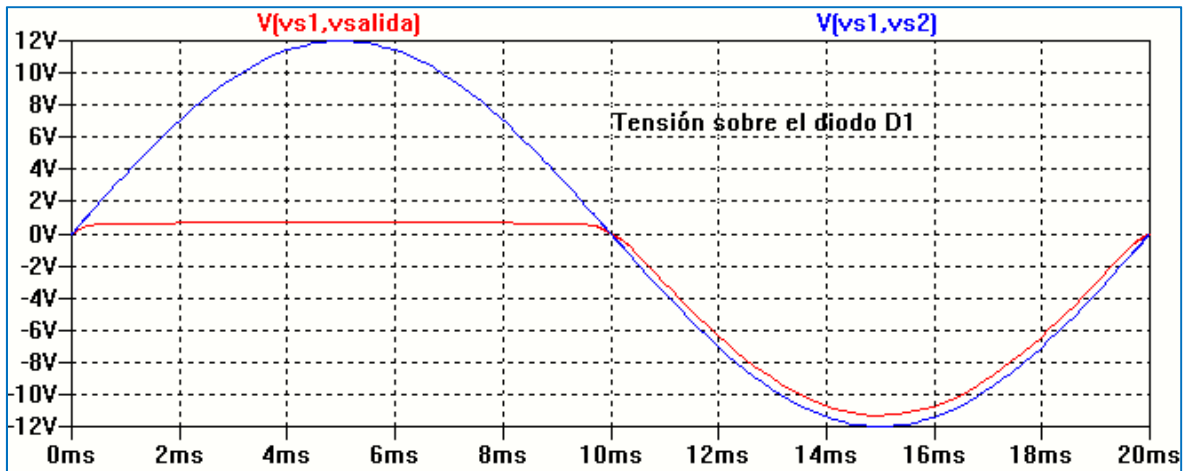


Figura 4.64: Tensión sobre un diodo

### Rectificación con filtro a capacitor

La rectificación de onda completa permite duplicar el valor de la tensión o corriente continua sobre la carga  $R_L$ . Una forma de obtener una mejora en el rendimiento de conversión de tensión alterna a tensión continua es aumentar el valor medio disponible. Una forma sencilla de lograr este efecto es por medio de un filtro colocado entre la salida de los diodos rectificadores y la carga.

Un tipo de filtro muy usado consiste en la colocación de un capacitor  $C$  en paralelo con la carga, dado que este componente presenta un comportamiento por el cual se opone a las variaciones de la tensión entre sus extremos, Figura 4.65. Los resultados de la simulación se muestran en la Figura 4.66 donde se observa la tensión de salida respecto de dos ciclos de la tensión de entrada.

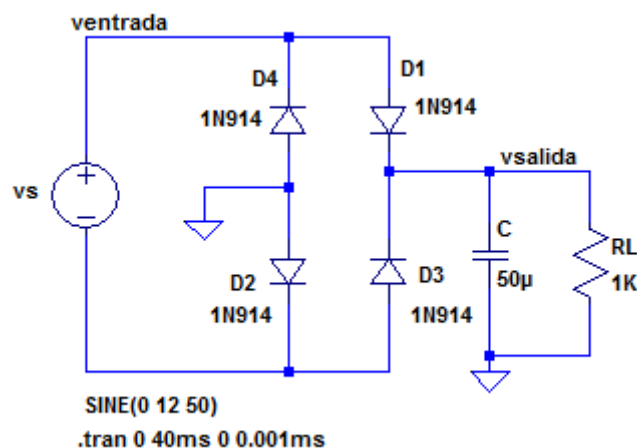


Figura 4.65: Rectificador puente con filtro C

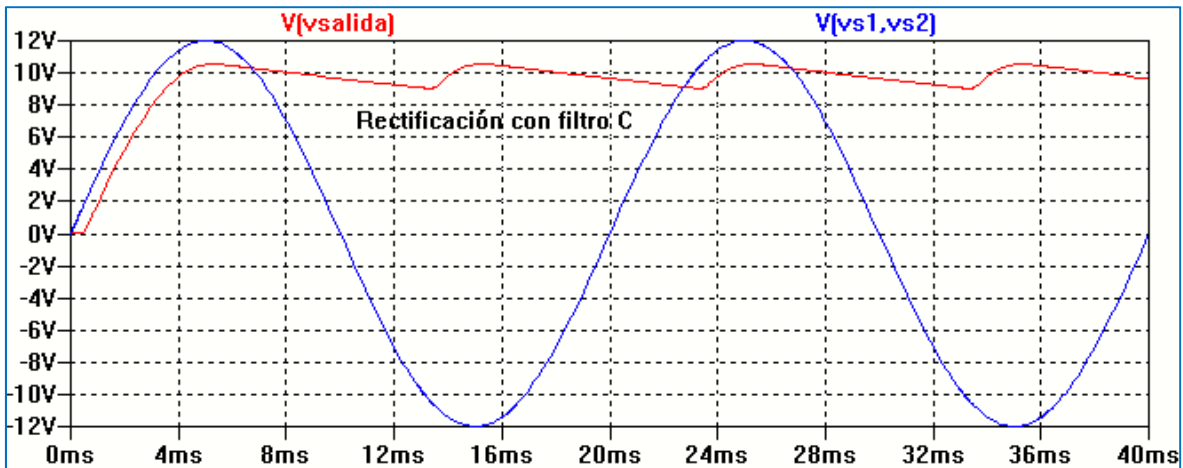


Figura 4.66: Forma de onda de salida con filtro C

Analizando el gráfico de la Figura 4.66 puede verse que cuando la magnitud instantánea de la tensión de entrada  $v_s(t)$  es mayor que la tensión instantánea en el capacitor C los diodos D1 y D2, para el semiciclo positivo de  $v_s(t)$ , o D3 y D4, para el semiciclo negativo de  $v_s(t)$ , conducen y el capacitor se carga. Cuando la tensión de entrada  $v_s(t)$  es menor que la tensión instantánea en el capacitor C los diodos D1 y D2 o D3 y D4 se polarizan en inversa y el capacitor C se descarga a través del resistor de carga  $R_L$ .

La Figura 4.67 muestra forma de onda de la corriente sobre el diodo D1 para dos ciclos de la tensión de entrada  $v_s(t)$ .

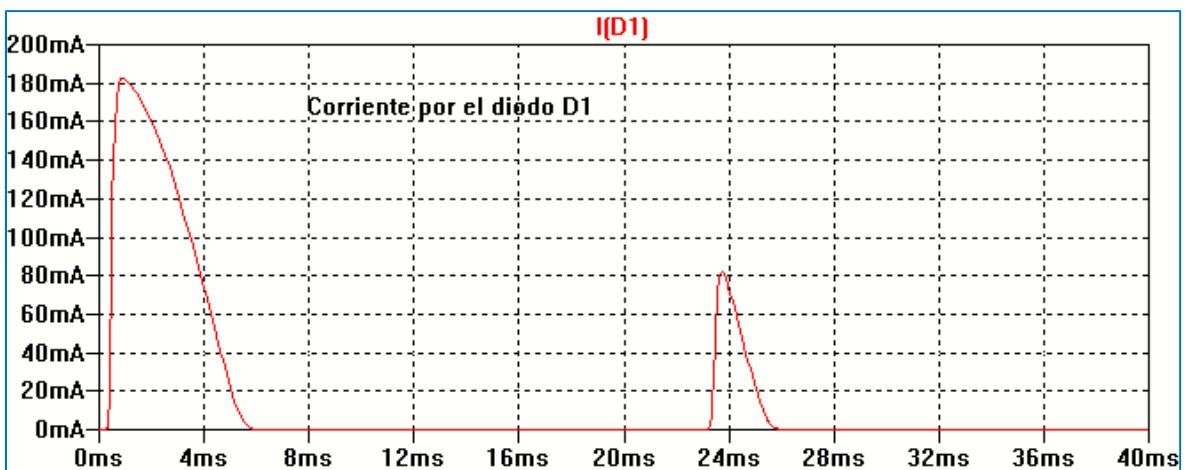


Figura 4.67: Corriente en un diodo

Puede observarse en la Figura 4.67 que la corriente por el diodo se establece durante un tiempo menor que 10 ms (periodo de la tensión de salida). Durante el primer ciclo la corriente tiene un valor de pico mucho mayor debido a que si el capacitor C estaba inicialmente descargado se comporta como un cortocircuito produciendo una sobrecorriente por los diodos que conducen en ese momento, D1 y D2. Esta corriente se denomina corriente de pico inicial. A partir de allí cada vez que los diodos D1 y D2 vuelvan a conducir el pico de la corriente sobre ellos será menor y se denomina corriente de pico repetitiva, ya que su valor se repite por cada

ciclo de la tensión de entrada  $v_s$ . Estos valores de corriente por los diodos deben ser tenidos en cuenta para la selección de los mismos durante el proceso de diseño del circuito rectificador.

El valor de pico de corriente se vincula con el valor del capacitor  $C$ . Si  $C$  aumenta, mejorando el valor de la tensión media sobre la carga, también se incrementa la corriente pico por los diodos.

Una opción interesante para analizar el efecto del valor del capacitor es la de realizar un análisis paramétrico variando el valor de la capacitancia  $C$  y observando su efecto sobre la tensión de salida. La Figura 4.68 muestra el circuito esquemático en el cual se realizará la simulación del circuito frente a las variaciones del valor de la capacitancia  $C$  para los valores listados de  $5\ \mu\text{F}$ ,  $50\ \mu\text{F}$  y  $150\ \mu\text{F}$  utilizando análisis paramétrico.

En la Figura 4.69 se aprecian los resultados de la simulación.

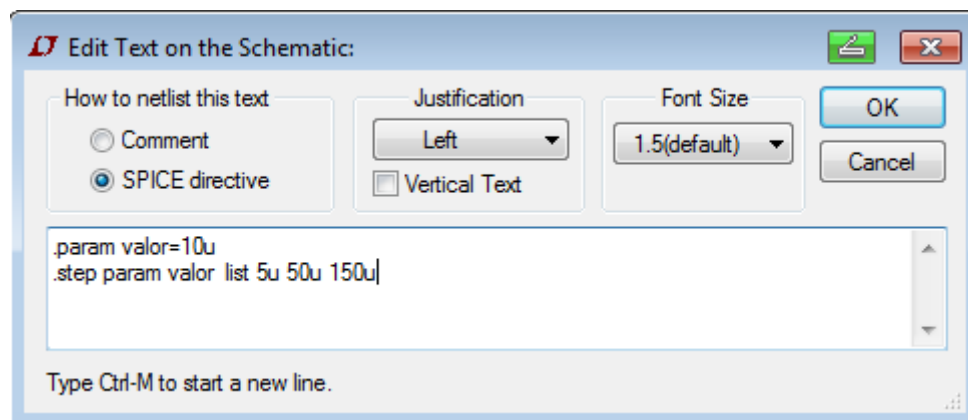
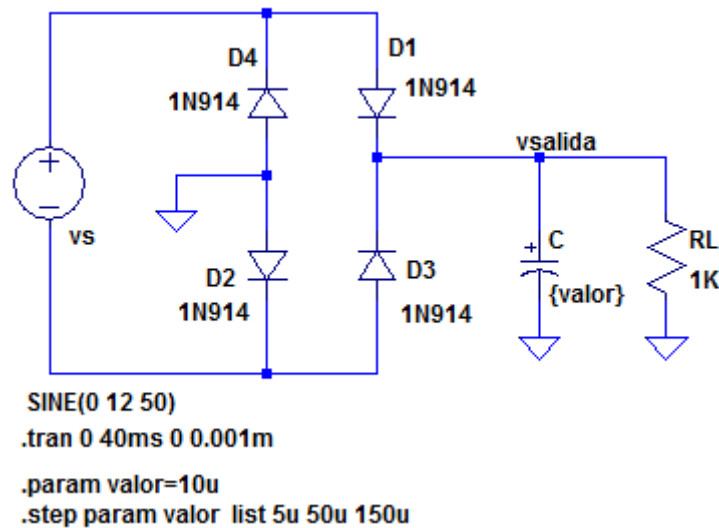


Figura 4.68: Condiciones para análisis paramétrico

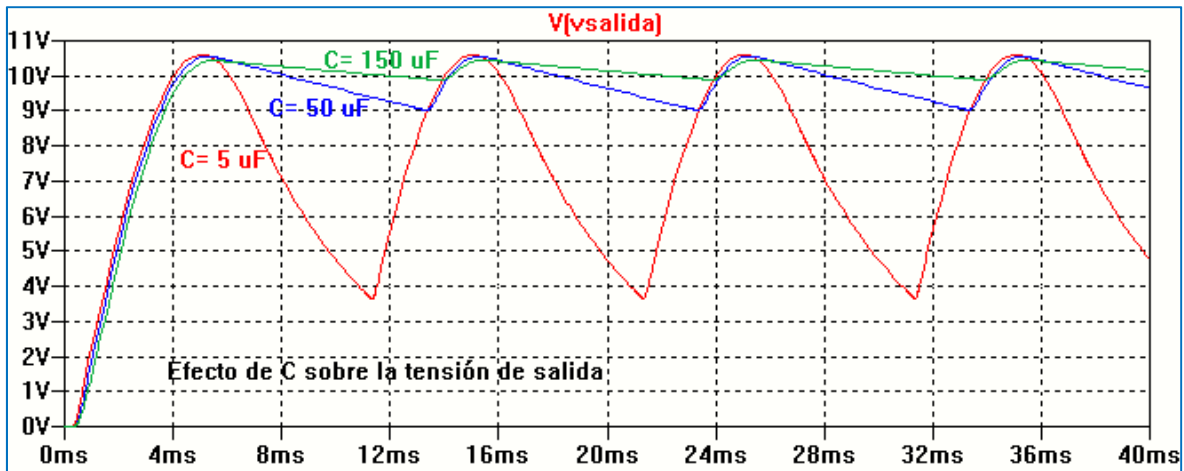


Figura 4.69: Tensión de salida en función del valor del capacitor C

### Valor medio y eficaz

En la sintaxis de SPICE el valor medio y el valor eficaz de una función se obtienen con las expresiones  $AVG(x)$  y  $RMS(x)$ , respectivamente. Cada programa de simulación en particular adoptan diferentes opciones para su obtención numérica. En LTspiceXVII se pueden encontrar en forma sencilla los valores medio y eficaz de una función. Por ejemplo, para el rectificador puente de la Figura 4.70 se pretende calcular la tensión media y eficaz sobre la carga  $R_L$ , nominada en el circuito como  $v_{salida}$ .

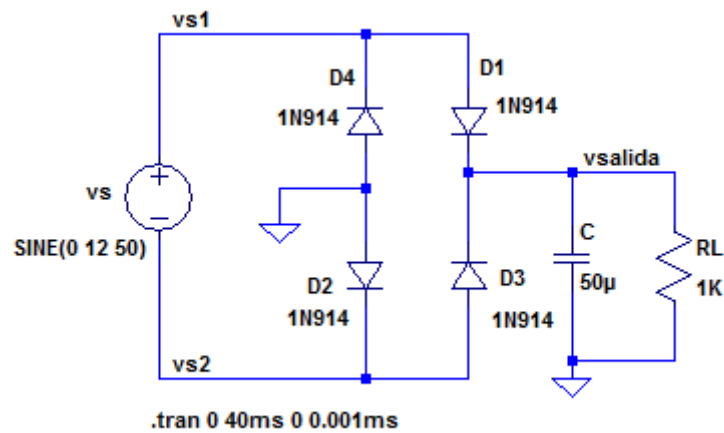


Figura 4.70: Circuito rectificador puente

Se corre la simulación y se obtiene la gráfica de la tensión  $v_{salida}$ . Para obtener los valores medio y eficaz se debe mantener pulsada la tecla CTRL, haciendo clic con el botón izquierdo del mouse sobre la etiqueta que representa el gráfico que se quiere integrar,  $V(v_{salida})$  en este caso. Aparece una ventana *Waveform: V(vsalida)* donde aparecen los puntos inicial y final del intervalo de integración y el resultado de los valores medio y eficaz de la gráfica seleccionada, Figura 4.71.



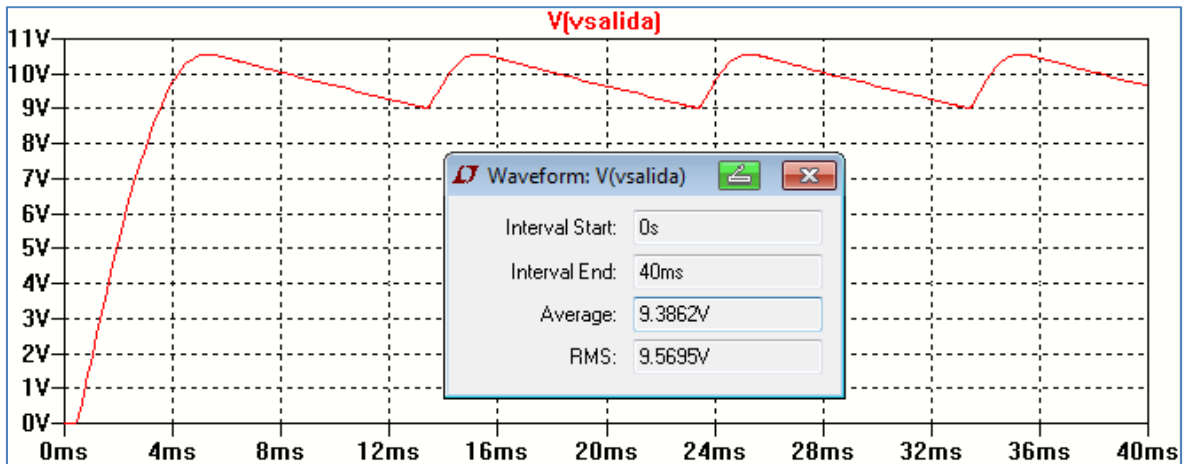


Figura 4.71: Determinación del valor medio y eficaz

### Fuente regulada con diodo Zener

El circuito de la Figura 4.72 muestra una fuente regulada de 12 V y la Figura 4.73 el resultado de la simulación.

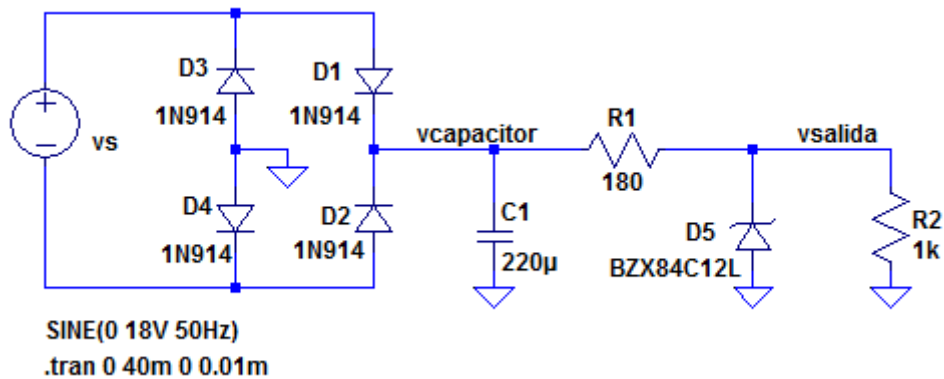


Figura 4.72: Circuito de fuente regulada de 12 V con diodo Zener

El circuito está formado por un rectificador puente con filtro a capacitor C y un regulador de tensión con diodo Zener para una tensión de salida de 12 V. Se utiliza el diodo Zener BZX84C12L disponible en la librería de componentes. Como puede verse en el gráfico de la tensión de salida de la Figura 4.73 ésta se mantiene casi constante en función del tiempo, minimizando el rizado sobre la carga.

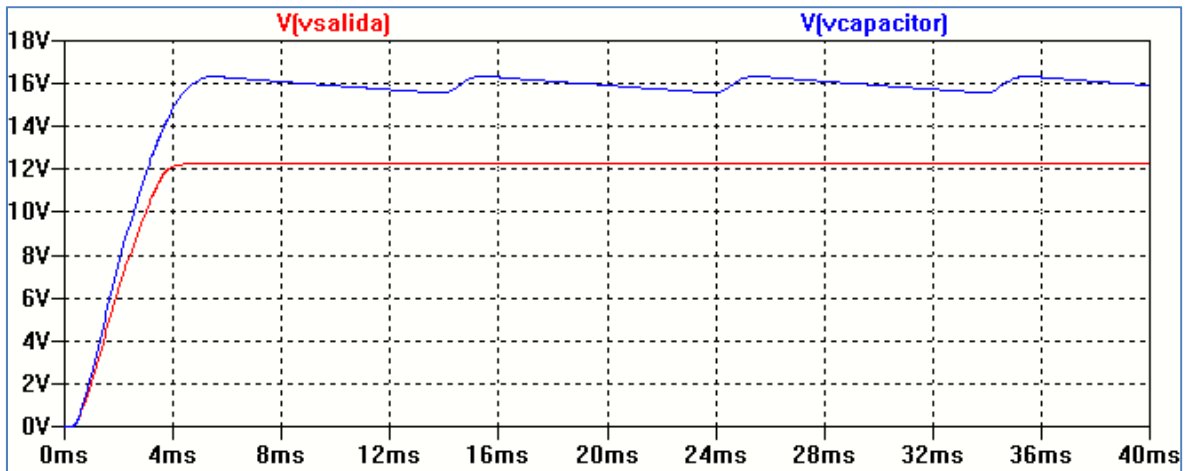


Figura 4.73: Comparación de la tensión sobre el capacitor y la carga

Modificando los límites del eje de ordenadas puede verse como mejora la regulación del circuito. Las variaciones en la tensión de salida se deben a que este no es ideal sino que posee una resistencia serie  $r_z$  no nula.

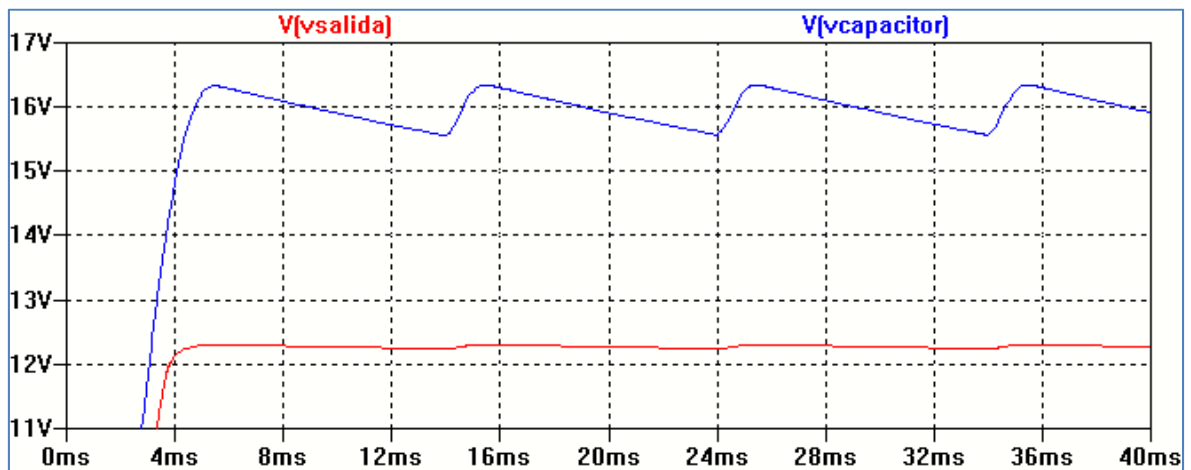


Figura 4.74: Visualización del rizado

### Duplicador de tensión

En la Figura 4.75 se muestra el circuito esquemático y las condiciones de simulación para un circuito duplicador de tensión de onda completa sin carga.

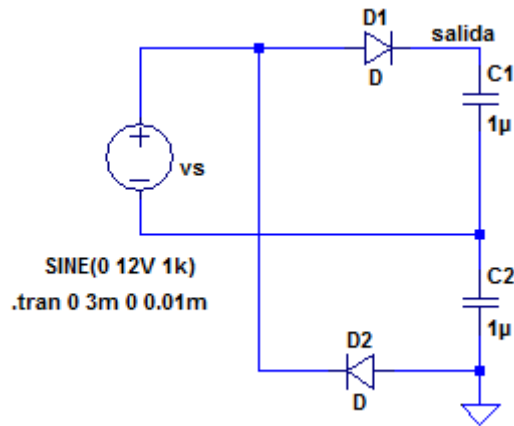


Figura 4.75: Circuito duplicador de tensión

Para  $0 \leq \omega t \leq \pi/2$  cuando la tensión  $v_s = V_{sm} \sin \omega t$  es positiva el diodo D1 conduce mientras que el diodo D2 está inversamente polarizado. El capacitor C1 se cargará al máximo de la tensión de entrada  $V_{sm}$  considerando a D1 ideal. Cuando  $v_s(t)$  comienza a disminuir su amplitud para el intervalo  $\pi/2 \leq \omega t \leq \pi$  el diodo D1 no podrá conducir. Para  $\pi \leq \omega t \leq 3\pi/2$  el diodo D2 conduce y el capacitor C2 se carga a  $V_{sm}$ . De esta forma para un ciclo completo de  $v_s(t)$  la tensión de salida será  $2 V_{sm}$ , Figura 4.76.

En un circuito real habrá que descontar la caída de tensión en los diodos cuando conducen.

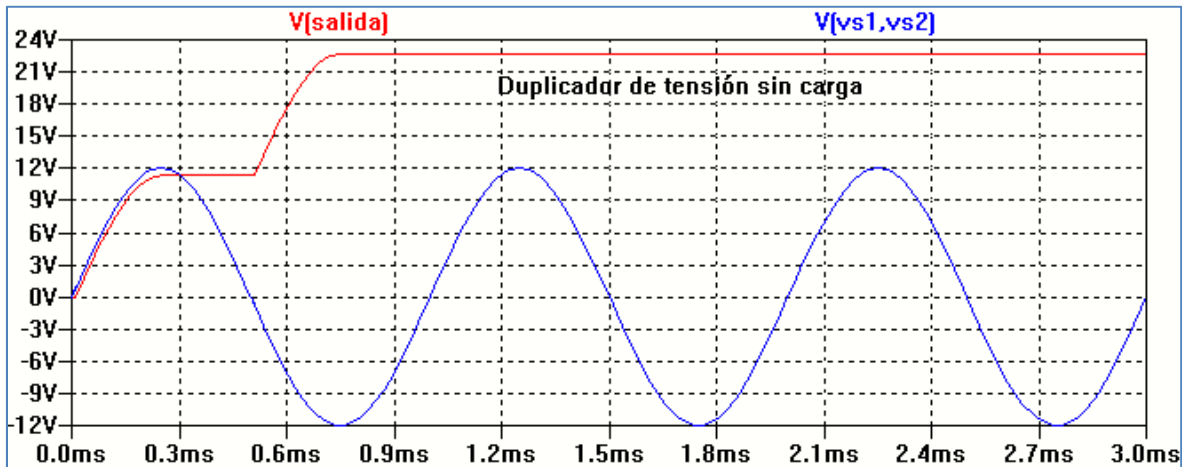


Figura 4.76: Forma de onda de salida

Al conectar una carga habrá un efecto de rizado obteniendo un menor valor de tensión continua sobre la misma. La Figura 4.77 muestra el resultado de la simulación para una carga  $R = 10 \text{ k}\Omega$ .

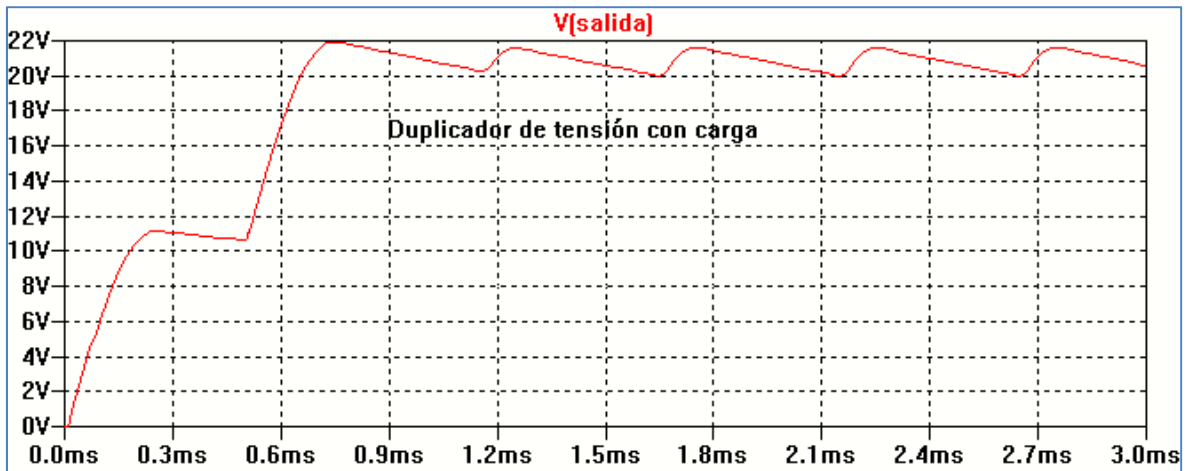


Figura 4.77: Duplicador de tensión con carga

En la Figura 4.78 se muestra el circuito de un duplicador de onda completa tipo puente y en la Figura 4.79 la tensión de salida comparada con la tensión de entrada.

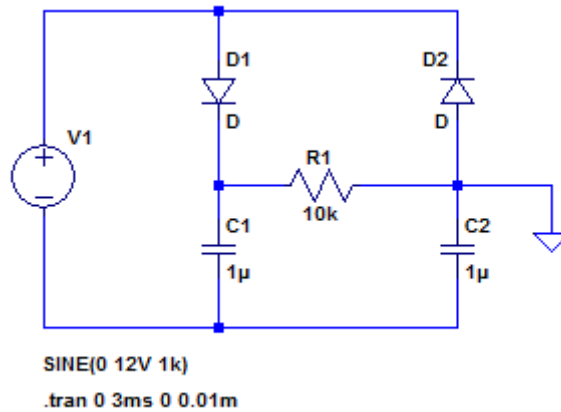


Figura 4.78: Duplicador de tensión puente

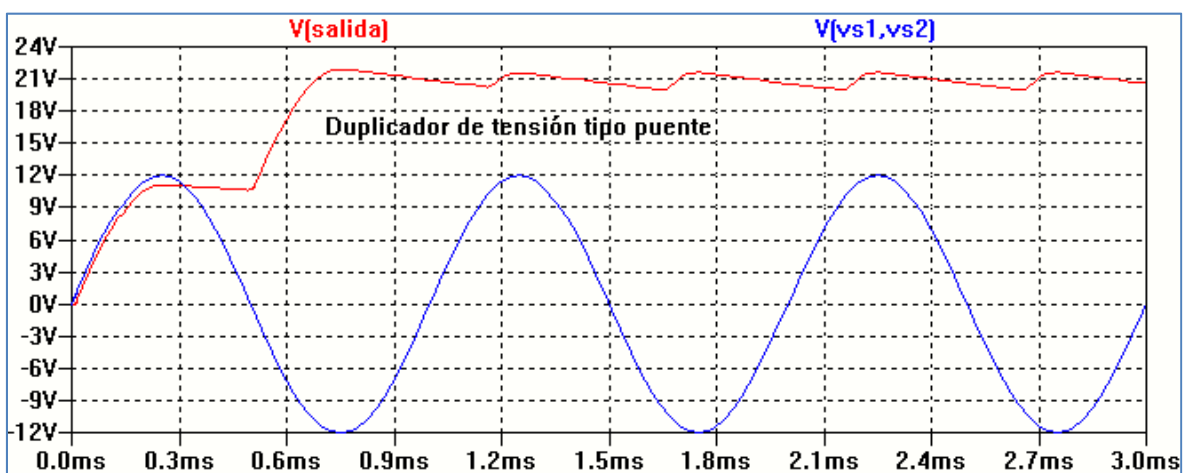


Figura 4.79: Forma de onda del duplicador de tensión puente

## Uso de subcircuitos

El uso de subcircuitos permite al diseñador crear un modelo para un dispositivo o circuito que pueda ser utilizado muchas veces y guardado para su uso posterior. El subcircuito está formado por un circuito representado por un símbolo. Por medio del símbolo el subcircuito puede ser referenciado cada vez que el usuario lo requiera. En este ejemplo se explican los pasos necesarios para crear un subcircuito a partir de un circuito de un puente de diodos utilizando LTspiceXVII.

Primero se dibuja el puente rectificador en la hoja de trabajo, Figura 4.80. Se han utilizado diodos presentes en la biblioteca; en este caso 1N914.

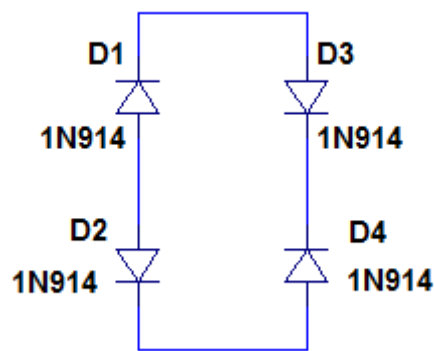


Figura 4.80: Puente de diodos

En este circuito debemos conectar las entradas y salidas. Para ello, usamos la opción *Net name* para colocar los nombres de los puertos de entrada (Input) y salida (Output). Para ello posicionamos el mouse en el lugar donde queremos realizar la conexión y hacemos clic con botón derecho. Se abre la ventana de la Figura 4.81, seleccionamos *Label Net*. Se abre otra ventana: *Net Name*, Figura 4.82. Allí se colocan los nombres de los puertos de entrada (seleccionando *Input*) y de salida (seleccionando *Output*).

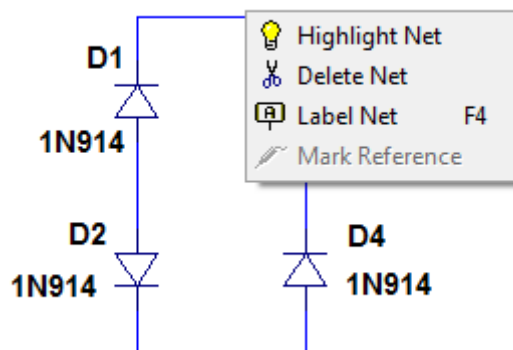


Figura 4.81: Uso de Label Net

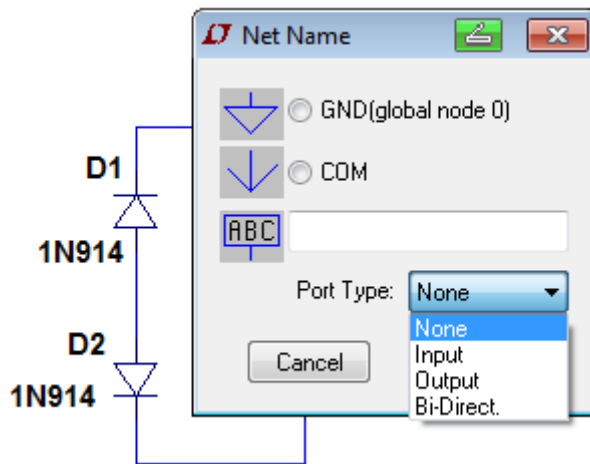


Figura 4.82: Uso de Net Name

Realizando las conexiones necesarias resulta el esquema de la Figura 4.83. El circuito resultante se guarda con el nombre elegido por el usuario, en este caso se elige Puentediado, cuyo Netlist se muestra en la Figura 4.84.

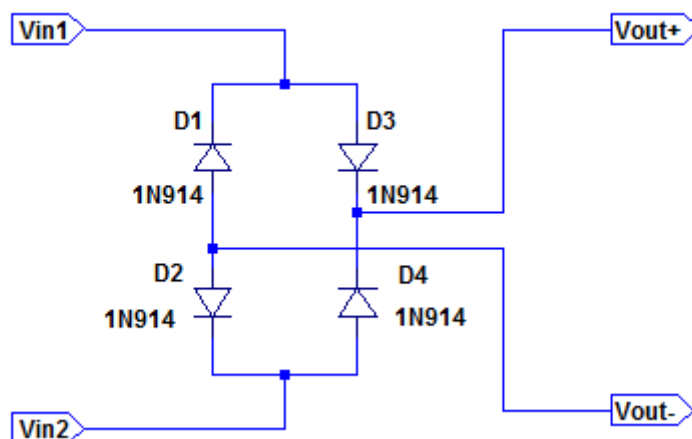


Figura 4.83: Circuito con indicación de puertos de entrada y salida

```
D1 Vout- Vin1 1N914
D2 Vout- Vin2 1N914
D3 Vin1 Vout+ 1N914
D4 Vin2 Vout+ 1N914
.model D D
.lib C:\Program Files (x86)\LTC\LTspiceIV\lib\cmp\standard.dio
.backanno
.end
```

Figura 4.84: Listado de conexiones del circuito

Una vez armado el circuito debemos crear un símbolo para representarlo. Esto se realiza con la opción *Hierarchy* → *Create a New Symbol*, a la cual se accede desde la barra de herramientas como se ve en la Figura 4.85.

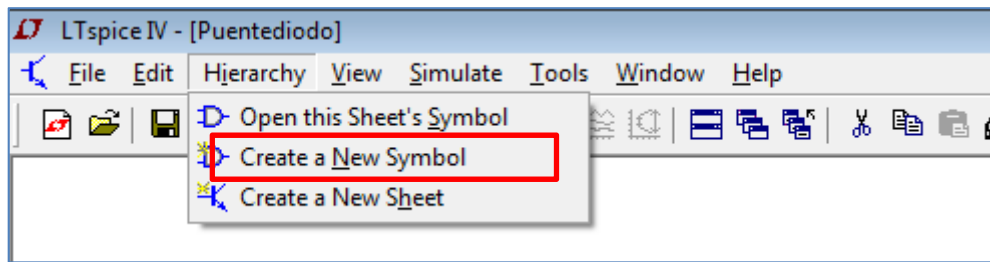


Figura 4.85: Creación de un símbolo

Aparece una hoja de trabajo en la cual dibujamos un rectángulo, utilizando las opciones del menú *Draw* (línea, rectángulo, círculo, etc.). El resultado se muestra en la Figura 4.86. Luego, se deben colocar los puertos de conexión de entrada y de salida, que deberán ser iguales a los del circuito antes dibujado. Seleccionamos *Edit* → *Add Pin/Port*, Figura 4.87.

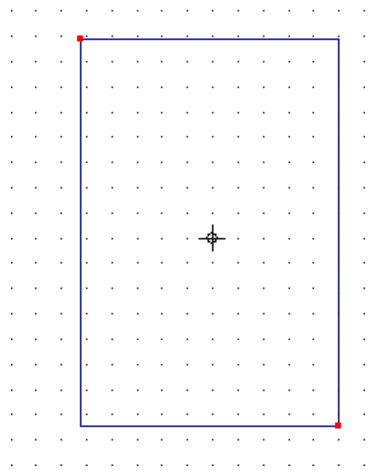


Figura 4.86: Dibujo del símbolo a crear

Se abre la ventana *Pin/Port Properties*, Figura 4.88. En *Label* colocamos el nombre del puerto, por ejemplo *Vin1*. En *Pin Label Justification* seleccionamos la orientación del texto. Repitiendo para cada una de las entradas y salidas resultará el esquema de la Figura 4.89. Guardamos el símbolo con el mismo nombre elegido para el subcircuito (Puentediode). El nuevo símbolo se guarda en el directorio de trabajo designado por el usuario. Se puede crear una carpeta con nuevos símbolos. El archivo aparece referenciado con el símbolo:

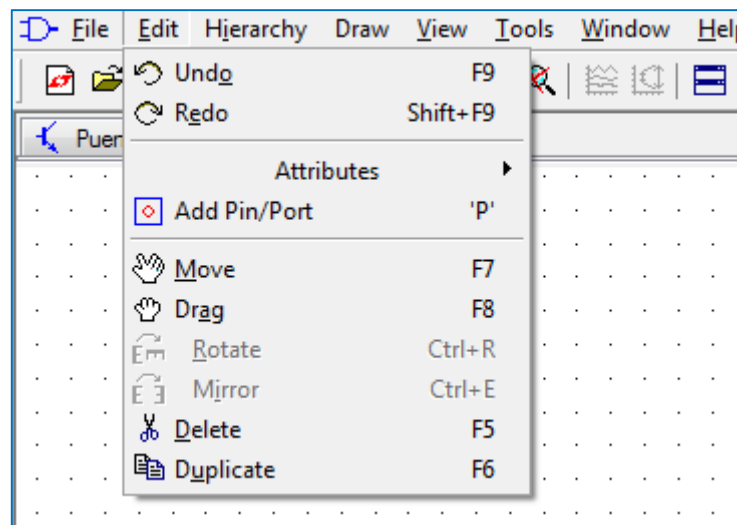


Figura 4.87: Ventana de asignación de los puertos

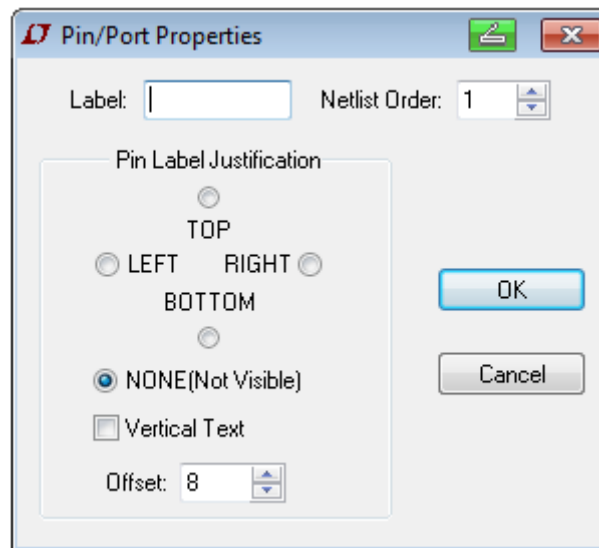


Figura 4.88: Colocación de las propiedades de los puertos

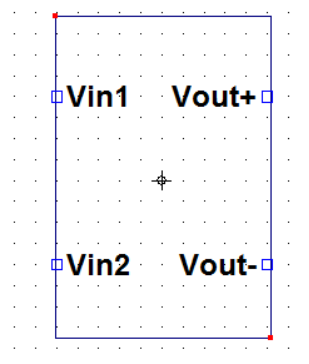


Figura 4.89: Símbolo terminado



Para comprobar el funcionamiento se utilizará el subcircuito del puente de diodos en un rectificador de onda completa alimentado por una tensión de 12 V y 50 Hz para una carga de 1 K $\Omega$ . Para ello, se abre una nueva hoja de trabajo y en la opción componentes en la barra de herramientas, Figura 4.90 se selecciona el directorio donde se ha guardado el subcircuito y se lo selecciona como indica la Figura 4.91. Esta acción permite ubicar el símbolo sobre la hoja de trabajo sobre la cual se agregarán los demás componentes. Resulta el esquema de la Figura 4.92 en la cual también aparecen los datos para la simulación.

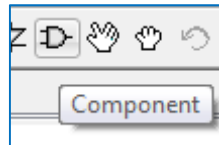


Figura 4.90: Búsqueda del componente subcircuito creado

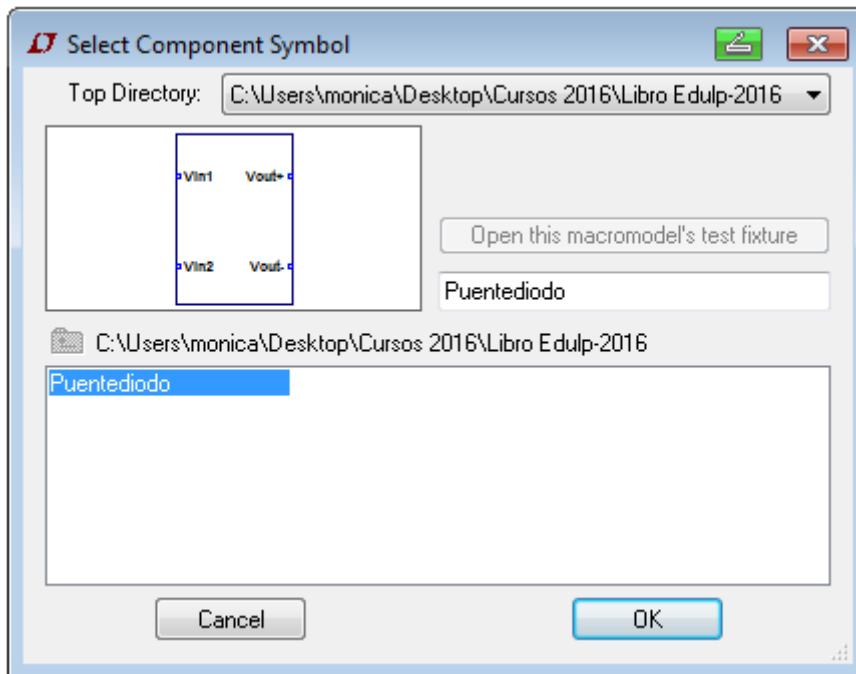


Figura 4.91: Selección del componente subcircuito Puentediado

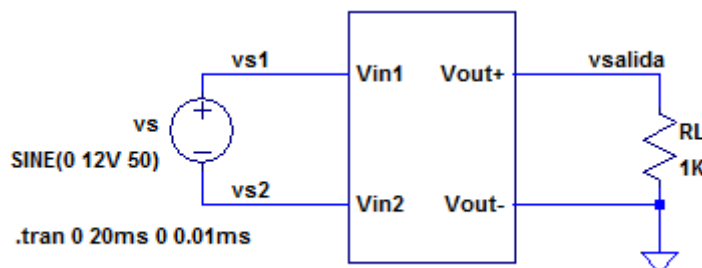


Figura 4.92: Circuito esquemático para la simulación

En la Figura 4.93 se muestra el resultado de la simulación que se corresponde con el funcionamiento del circuito.

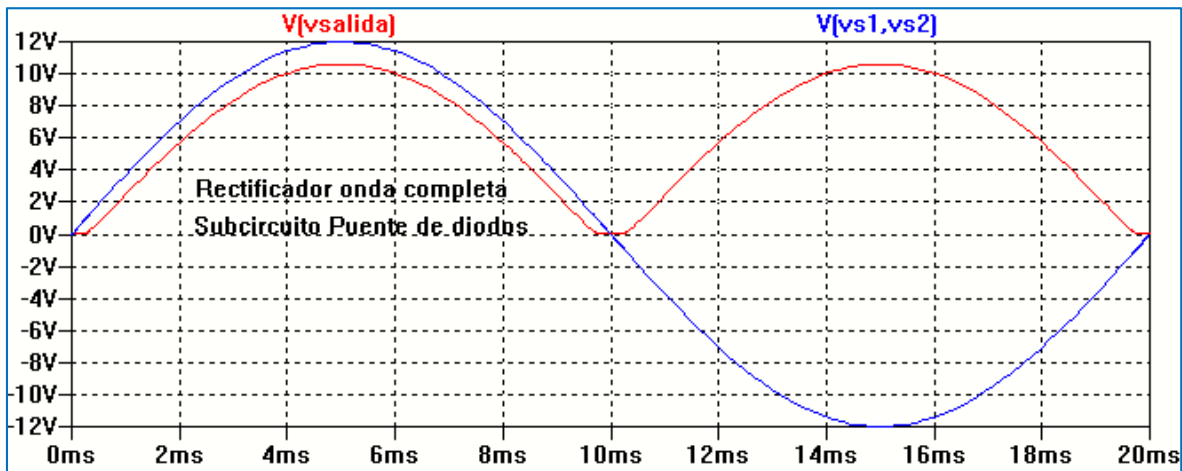


Figura 4.93: Resultado de la simulación

La Figura 4.94 muestra el listado de conexiones (Netlist) del circuito rectificador utilizando el subcircuito.

```

XX1 vs1 vs2 vsalida 0 puentediado
vs vs1 vs2 SINE(0 12V 50)
RL vsalida 0 1K

* block symbol definitions
.subckt puentediado Vin1 Vin2 Vout+ Vout-
D1 Vout- Vin1 1N914
D2 Vout- Vin2 1N914
D3 Vin1 Vout+ 1N914
D4 Vin2 Vout+ 1N914
.ends puentediado

.model D D
.lib C:\Program Files (x86)\LTC\LTspiceIV\lib\cmp\standard.dio
.tran 0 20ms 0 0.01ms
.backanno
.end

```

Figura 4.94: Listado de conexiones

En la Figura 4.95 se muestra el circuito de un rectificador puente de diodos donde se ha agregado un filtro a capacitor. La Figura 4.96 muestra el resultado de la simulación en la cual se ha elegido visualizar dos ciclos de la tensión de entrada.

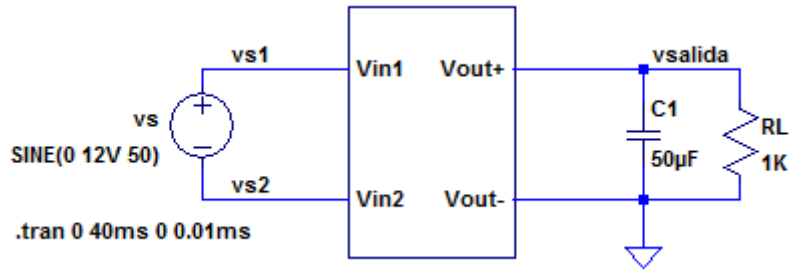


Figura 4.95: Subcircuito puente de diodos en rectificador con filtro C

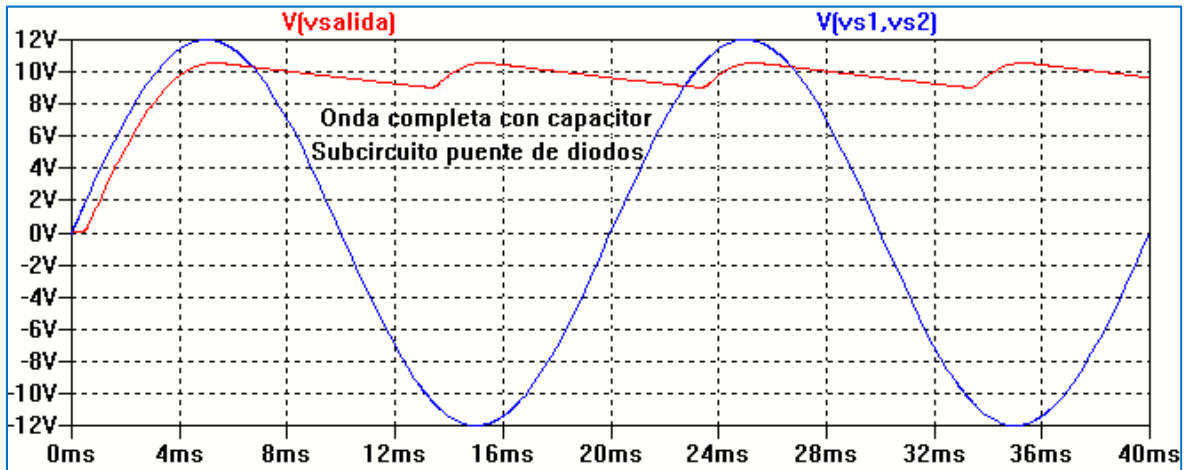


Figura 4.96: Resultado de la simulación

### Rectificador de onda completa trifásico

Las tensiones de alimentación son funciones senoidales de igual amplitud y desplazadas entre si  $120^\circ$ . La Figura 4.97 muestra el circuito con los datos de la simulación. La Figura 4.98 muestra las forma de onda de tensión de entrada y la Figura 4.99 la tensión sobre la carga. La misma se determina como la diferencia de las tensiones de nodos entre los cuales se encuentra RL.

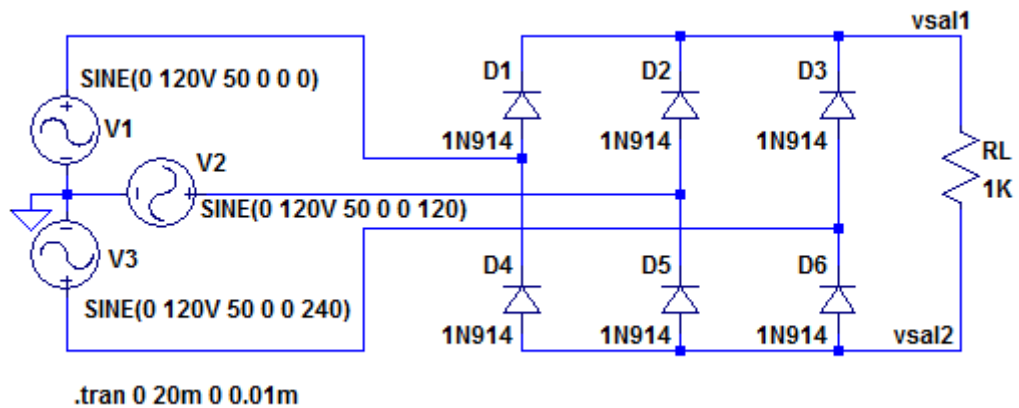


Figura 4.97: Rectificador trifásico

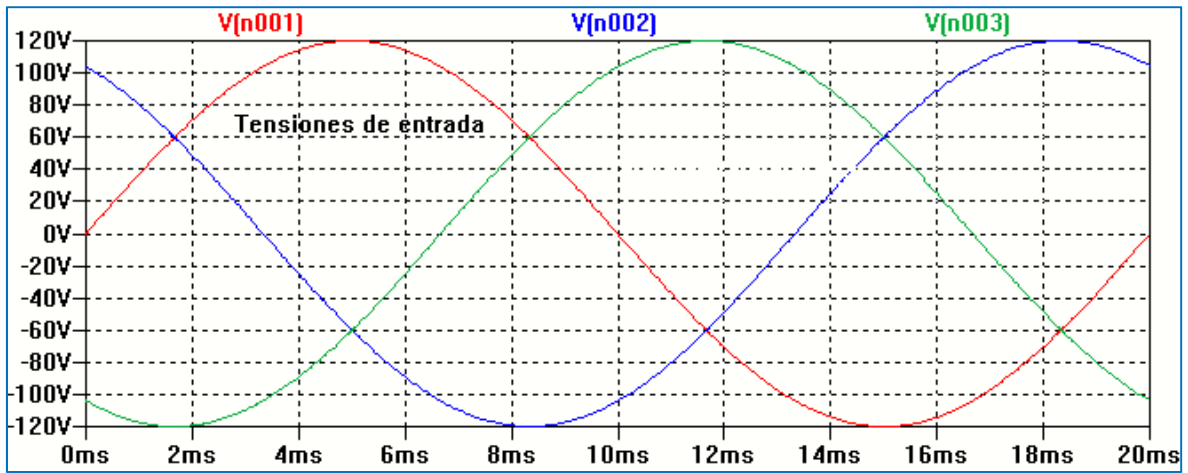


Figura 4.97: Tensiones de alimentación

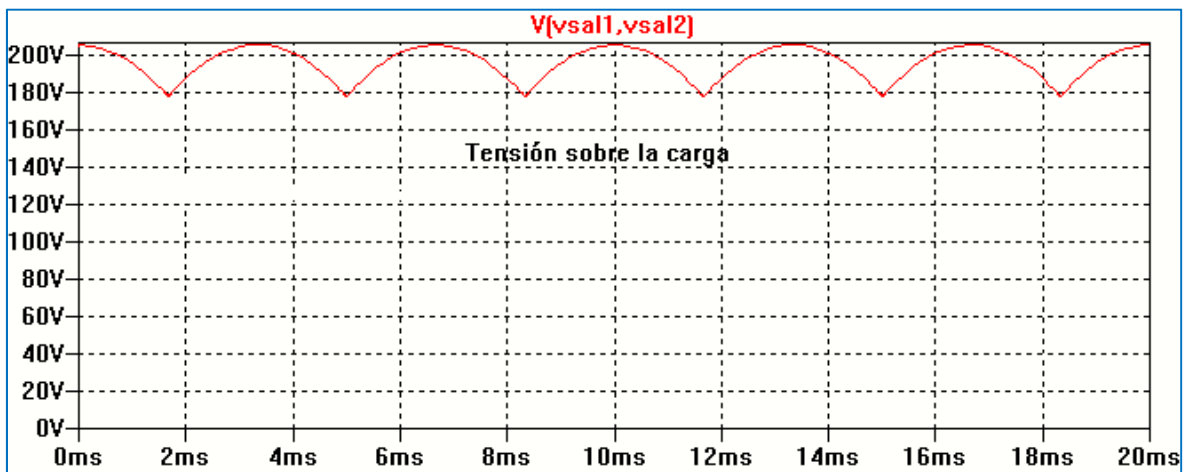


Figura 4.98: Tensión en la carga

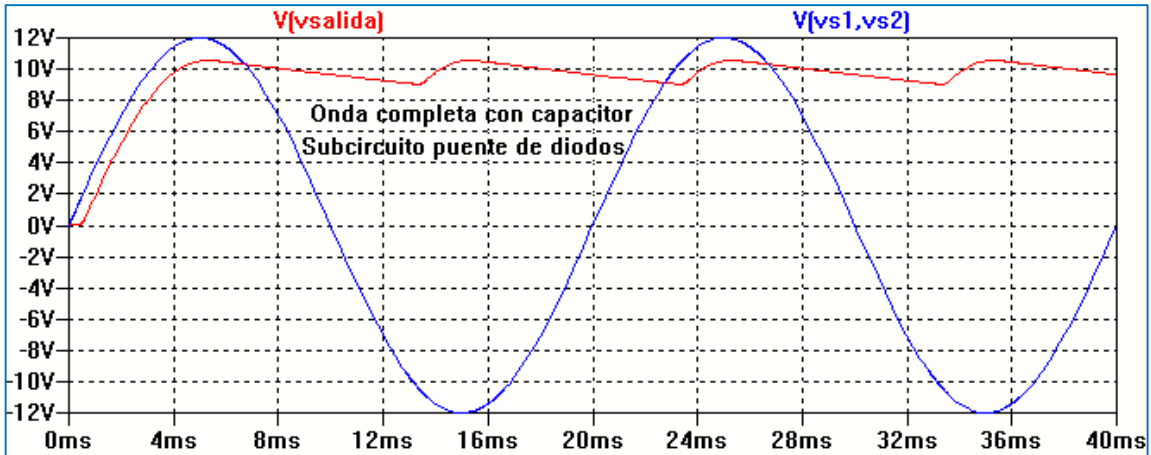


Figura 4.96: Resultado de la simulación

### Rectificador de onda completa trifásico

Las tensiones de alimentación son funciones senoidales de igual amplitud y desplazadas entre sí  $120^\circ$ . La Figura 4.97 muestra el circuito con los datos de la simulación. La Figura 4.98 muestra la forma de onda de tensión de entrada y la Figura 4.99 la tensión sobre la carga. La misma se determina como la diferencia de las tensiones de nodos entre los cuales se encuentra  $R_L$ .

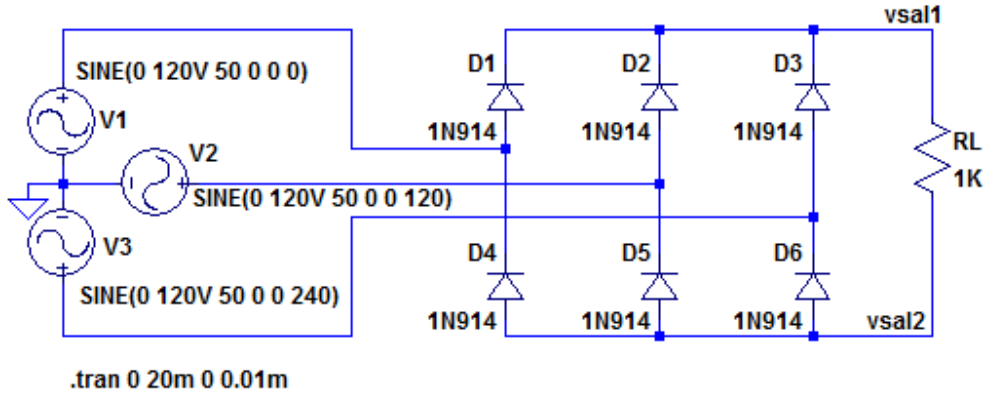


Figura 4.97: Rectificador trifásico

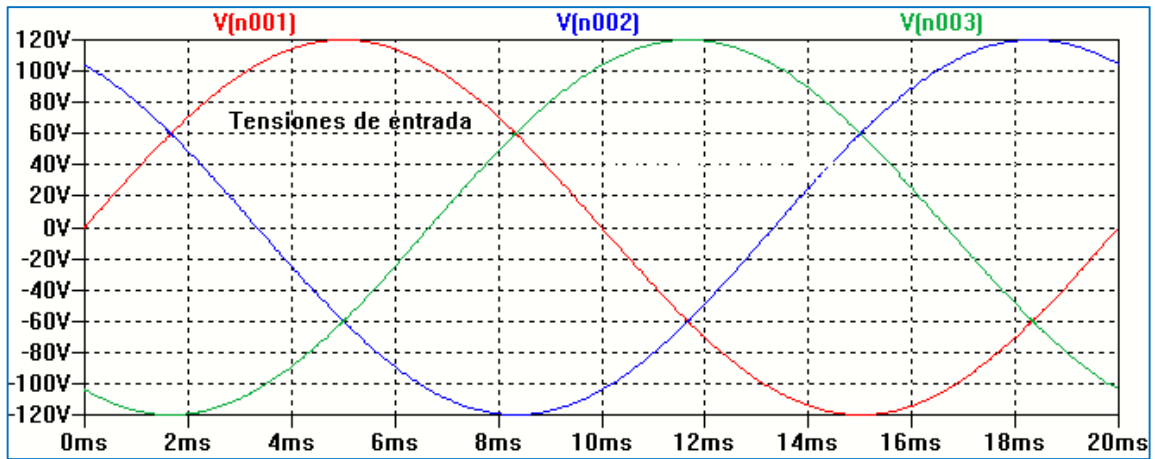


Figura 4.97: Tensiones de alimentación

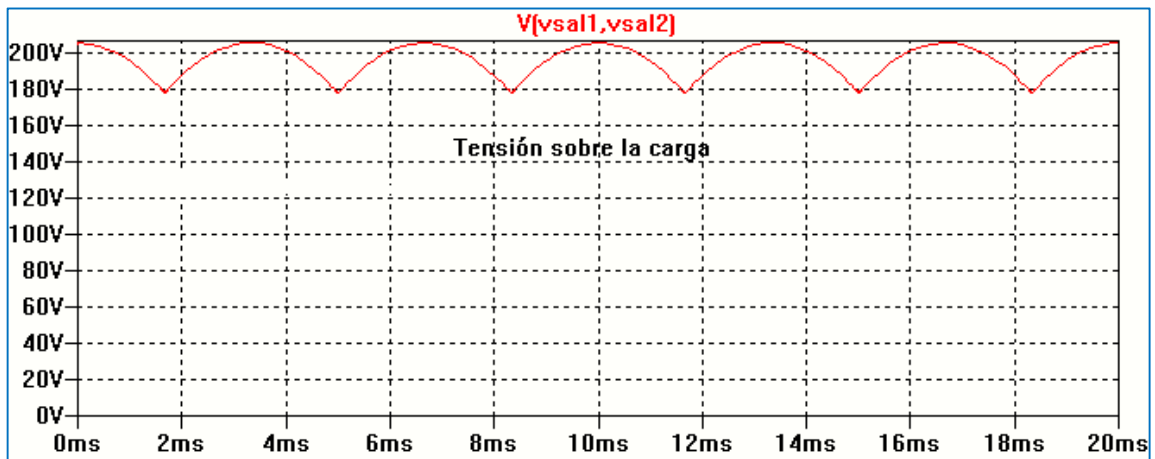


Figura 4.98: Tensión en la carga

# CAPÍTULO 5

## Transistor bipolar de unión

### Introducción

El transistor bipolar de unión (BJT), desarrollado en 1947 en los Laboratorios Bell, fue el primer dispositivo de estado sólido de uso práctico utilizado para reemplazar a las válvulas de vacío, aplicado especialmente para amplificar señales. El avance de la tecnología del transistor bipolar fue decisivo para la explosión de la electrónica de estado sólido, que llevó a la integración de dispositivos en chips cada vez más pequeños y más densos, y que aún continúa.

El transistor bipolar de unión (BJT) consiste básicamente de dos junturas PN conectadas en oposición. Se denomina bipolar porque el flujo de carga es transportado por electrones y huecos. Es un dispositivo de tres terminales: Emisor (E), Base (B) y Colector (C). La Figura 5.1 muestra el esquema físico básico que permite interpretar el funcionamiento físico del dispositivo.

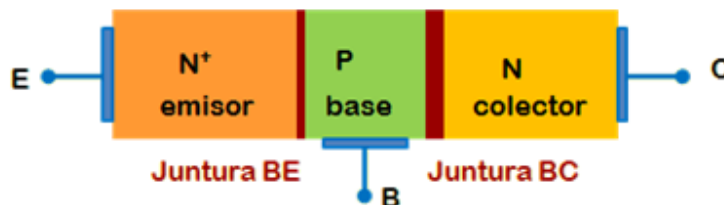


Figura 5.1: esquema de un Transistor Bipolar de Unión

Existen dos tipos posibles de transistores bipolares, NPN y PNP, según como se conecten las junturas. Los símbolos esquemáticos y polaridades de referencia se indican en las Figura 5.2. La flecha indicada en el símbolo va siempre desde P a N e indica el sentido de la corriente de Emisor, considerando el sentido de la corriente convencional.

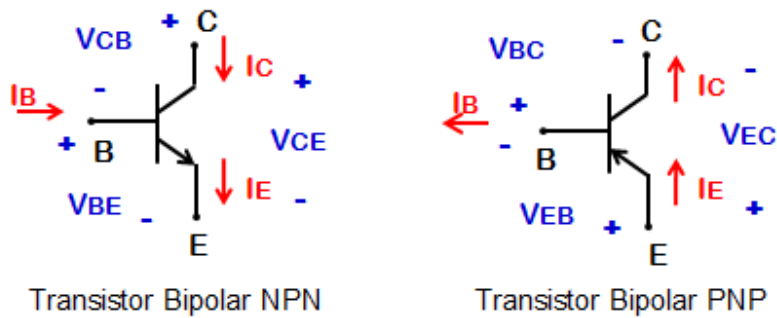


Figura 5.2: Tipos de transistores, corrientes y tensiones

En condiciones típicas de operación la juntura emisor- base (JEB) se polariza en directa y la juntura colector-base (JCB) en inversa, determinando el modo de operación **activo directo**, o **región activa directa**, usada en aplicaciones de amplificación de señales. La acción o efecto transistor también se verifica si se intercambian los terminales de Colector y Emisor. El comportamiento que resulta no es idéntico dado que el dispositivo no es simétrico constructivamente. Esta asimetría hace que este modo de operación **activo inverso** o **región activa inversa** no sea utilizado.

La polarización en sentido directo de ambas junturas es el modo de operación denominado **modo de saturación** o **región de saturación**. Cuando ambas junturas se polarizan en forma inversa se tiene un cuarto tipo llamado **modo de corte** o **región de corte**. Estos modos, saturación y corte, son utilizados para operar el transistor como llave, conmutando entre los estados de saturación y corte; correspondiendo a estados lógicos On/Off en circuitos digitales.

El transistor bipolar es un dispositivo controlado por corriente. La relación entre las corrientes de colector  $I_C$  y de emisor  $I_E$  es llamada relación de transferencia de corriente o ganancia de corriente  $\alpha$  y se define por:

$$\alpha = \frac{I_C}{I_E}$$

Idealmente  $\alpha \rightarrow 1$ ; en un dispositivo real  $\alpha$  es ligeramente menor, pero muy próxima, a la unidad.

La relación entre las corrientes de colector y de base define la ganancia de corriente  $\beta$ :

$$\beta = \frac{I_C}{I_B}$$

$\beta$ , denominado  $h_{FE}$  en la hoja de datos de los transistores, es el factor de amplificación de la corriente de colector.



La ganancia de corriente  $\beta$  se relaciona con la ganancia de corriente  $\alpha$ :

$$\beta = \frac{I_C}{I_B} = \frac{\alpha}{1 - \alpha}$$

El valor de  $\beta$  puede ser bastante grande porque  $\alpha$  es muy cercano a la unidad.

La Figura 5.3 muestra una simulación con LTspice XVII de la característica de salida en emisor común para cuatro valores de  $\beta$  y una corriente de base constante de 25  $\mu\text{A}$ . Como se aprecia en la Figura 5.3 la corriente de colector depende del valor de  $\beta$ . Al principio presenta un comportamiento de tipo exponencial y luego se mantienen en el valor  $I_C = \beta I_B$ .

Dado que el transistor bipolar es un dispositivo de tres terminales podemos encontrar tres tipos de configuraciones, dependiendo de cuál sea el terminal que resulte común a la entrada y a la salida. Cada una de estas configuraciones tiene características particulares. La Figura 5.4 muestra un esquema de las configuraciones tomando como ejemplo un transistor NPN.

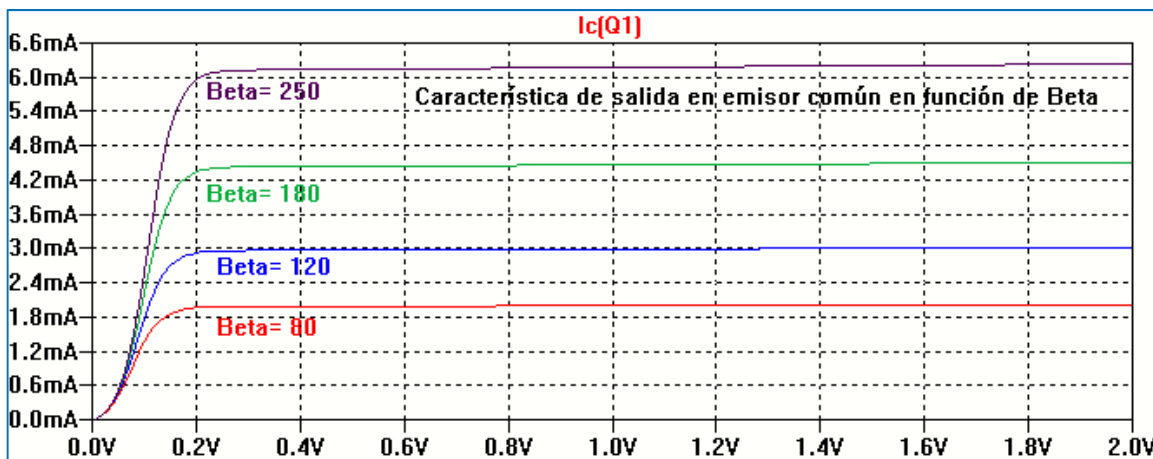


Figura 5.3: Corriente de colector como función de  $\beta$

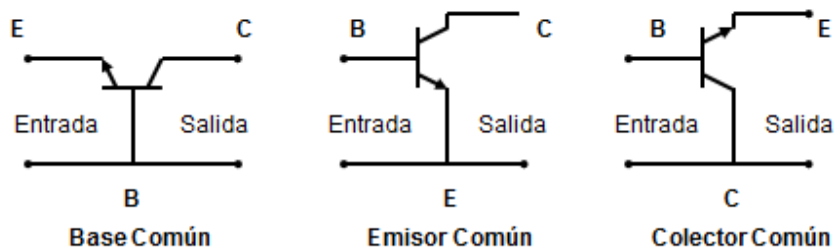


Figura 5.4: Configuraciones

En lugar de trabajar con las expresiones analíticas que representan las corrientes en función de las tensiones aplicadas a las junturas del dispositivo, es común trabajar con gráficos de las

corrientes en función de las tensiones. En general se representan: una característica de entrada y una característica de salida que dependen del tipo de configuración utilizada para trabajar con el dispositivo. En lo que sigue se analizarán las características de entrada y de salida del transistor bipolar así como su dependencia de parámetros del dispositivo o externos como la temperatura, pero antes se debe considerar el modelo que utiliza SPICE para representar un transistor bipolar.

### Modelo SPICE del transistor bipolar

El modelo SPICE del transistor bipolar es bastante complejo, aunque muchos de los parámetros que definen ese modelo pueden ser ignorados por el usuario y el programa les asigna valores por defecto. En la mayoría de los programas con base SPICE el modelo físico del dispositivo está basado en el modelo de control de carga de Gummel–Poon o el modelo de Eberes-Moll.

La Tabla siguiente muestra los parámetros del modelo SPICE más significativos.

**Tabla 5.1: Principales parámetros SPICE del Transistor bipolar**

Parámetro	Significado	Valor típico	Valor predefinido
IS	Corriente de saturación inversa	$10^{-16}$ A	$10^{-16}$ A
BF	Valor de Beta directa	100	100
NF	coeficiente de emisión de la corriente directa	1	1
VA (VA)	Tensión de Early directa	100 V	$\infty$
IK (IK)	Corriente de codo de alta inyección	10M	$\infty$
ISE	Corriente de saturación de pérdida B-E	1000A	~
NE	Coeficiente de emisión de pérdida B-E	2	1.5
BR	Valor de Beta inversa	0.1	1
NR	Coeficiente de emisión para corriente inversa		1
VAR (VB)	Tensión de Early inversa	100 V	$\infty$
IKR	Corriente de codo inversa	100M	$\infty$
ISC	Corriente de saturación de pérdida C-B	1A	0
NC	Coeficiente de emisión de pérdida B-C	2	2
NK	Coeficiente de alta corriente		0.5
RE	Resistencia de emisor	1 $\Omega$	0
RB	Resistencia de base sin polarizar	100 $\Omega$	0
RC	Resistencia de colector	10 $\Omega$	0
CJE	Capacitancia de la unión B-E sin polarizar	2 pF	0
VJE	Potencial de unión B-E	0.7 V	0.75 V

MJE	Factor de graduación de la unión B-E		0.33
CJC	Capacitancia de la unión C-B sin polarizar	1 pF	0
VJC	Potencial de unión B-C	0.5 V	0.75 V
MJC	Factor de graduación de la unión B-C		0.33
FC	Coefficiente para la capacidad de barrera polarizada en directa		0.5
TF	Tiempo de transición directo	0.1 ns	0
TR	Tiempo de transición inverso	10 nS	0
EG	Energía del gap	1.11 eV	1.11 eV
XTI	Exponente de temperatura para IS		3

Todos los parámetros representan características físicas del transistor que dependen del proceso de fabricación. Los programas cuentan con bibliotecas donde se encuentran descritos los modelos de muchos transistores comerciales por lo que el usuario no debe preocuparse por la obtención de los parámetros del modelo. Los fabricantes suelen indicar el modelo SPICE de los dispositivos en la hoja de datos de los mismos.

En SPICE la sentencia que representa al modelo del transistor bipolar diferencia si se trata de un transistor tipo NPN o de tipo PNP y se expresa, respectivamente, por:

**.MODEL QNOMBRE NPN(P1=Val1 P2=Val2 ... PN=ValN)**

**.MODEL QNOMBRE PNP(P1=Val1 P2=Val2 ... PN=ValN)**

QNOMBRE es el nombre del dispositivo asignado en el modelo. La letra Q indica el tipo de dispositivo, transistor bipolar en este caso. Pi representa el nombre del parámetro y Vali el valor asignado al mismo. En un circuito la descripción del dispositivo se realiza por:

**Q<nombre> <colector> <base> <emisor> [sustrato] <QNOMBRE> [(área) valor]**

El nodo de conexión del sustrato es opcional y si no se especifica se conectará a tierra. El término (área) especifica un coeficiente multiplicador que permite establecer un factor multiplicador utilizado para establecer el número de transistores equivalentes conectados en paralelo, y afecta a algunos de los parámetros del modelo. Su valor por defecto es la unidad. Como ejemplo las sentencias dadas a continuación describen un transistor llamado Q2 en el circuito conectado entre los nodos 2, 5 y tierra cuyo nombre de modelo es NPNTIP y representa un transistor NPN estándar. Estas sentencias SPICE básicas son adaptadas según cada programa de simulación.

**Q2 2 5 0 NPNTIP**  
**.model NPNTIP NPN**

La Figura 5.5 muestra el esquema de un circuito básico con transistor bipolar utilizando LTspice XVII en el cual se ha seleccionado de la librería de componentes el transistor 2N3904.

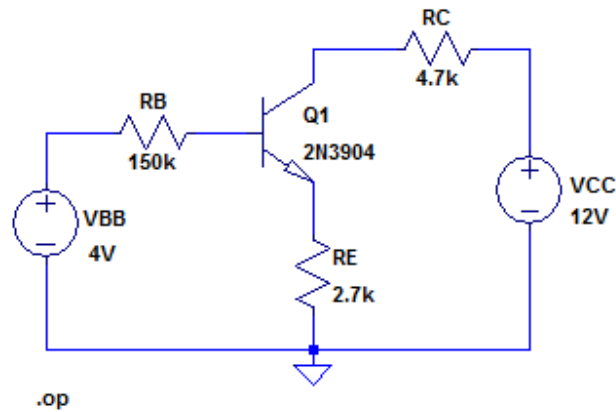


Figura 5.5. Circuito básico con un transistor bipolar 2N3904

La Figura 5.6 muestra el listado de conexiones, *Netlist*. Se observa que se ha colocado un transistor bipolar llamado Q1 entre los nodos N001, N004 y N005, correspondiendo a colector, base y emisor y el modelo asignado está determinado por el nombre del componente 2N3904.

```
RB N003 N004 150k
RC N002 N001 4.7k
RE N005 0 2.7k
VBB N003 0 4V
VCC N002 0 12V
Q1 N001 N004 N005 0 2N3904
.model NPN NPN
.model PNP PNP
.lib C:\Program Files (x86)\LTC\LTspiceIV\lib\cmp\standard.bjt
.op
.backanno
.end
```

Figura 5.6. Listado de conexiones Netlist

Los datos de los valores de los parámetros SPICE asignados por el programa al dispositivo son:

```
.model 2N3904 NPN(IS=1E-14 VAF=100 Bf=300 IKF=0.4 XTB=1.5 BR=4 CJC=4E-12 CJE=8E-12  
RB=20 RC=0.1 RE=0.1 TR=250E-9 TF=350E-12 ITF=1 VTF=2 Vceo=40 Icrating=200m  
mfg=Philips)
```

La Figura 5.7 muestra los datos obtenidos como resultado de la simulación. Para la simulación se ha asignado el análisis de corriente continua a través de la sentencia .OP.

```
--- Operating Point ---  
V(n003) :      4          voltage  
V(n004) :    3.49309     voltage  
V(n002) :     12         voltage  
V(n001) :    7.07671     voltage  
V(n005) :    2.8374      voltage  
Ic(Q1) :    0.00104751   device_current  
Ib(Q1) :    3.37938e-006 device_current  
Ie(Q1) :   -0.00105089   device_current  
I(Re) :     0.00105089   device_current  
I(Rc) :     0.00104751   device_current  
I(Rb) :     3.37938e-006 device_current  
I(Vcc) :   -0.00104751   device_current  
I(Vbb) :   -3.37938e-006 device_current
```

Figura 5.7. Resultado de la simulación

Si es necesario realizar un análisis de pequeña señal SPICE se linealiza el circuito en torno del punto de operación de corriente continua calculando los valores de los componentes del modelo con los datos del punto de operación.

En forma simplificada el modelo básico para análisis en corriente continua de un transistor bipolar se muestra en la Figura 5.8. El modelo consta de dos fuentes de corriente controladas no lineales,  $i_B$  e  $i_C$ , que representan el comportamiento del transistor ideal, y tres resistores lineales que dan cuenta de las resistencias óhmicas que presentan las regiones de base, colector y emisor,  $R_B$ ,  $R_C$  y  $R_E$ , respectivamente.

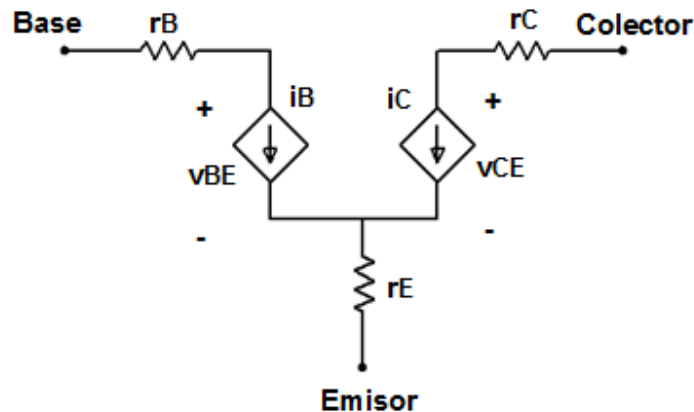


Figura 5.8: Modelo básico del transistor bipolar

Para el transistor bipolar operando en el modo activo directo las corrientes  $I_B$  e  $I_C$  pueden expresarse:

$$I_B \cong \frac{I_S}{\beta_F} e^{V_{BE}/V_T}$$

$$I_C \cong I_S e^{V_{BE}/V_T} \left(1 + \frac{V_{CE}}{V_{AF}}\right)$$

En este modelo,  $I_S$  es la corriente de saturación, similar a la del diodo de unión PN, y  $V_T$  es el equivalente en tensión de la temperatura,  $V_T = kT/q$ . El parámetro  $\beta_F$  es la ganancia de corriente directa en emisor común y normalmente se expresa como  $\beta$  ( $\beta \cong h_{FE}$  es las hojas de datos del fabricante).  $V_{AF}$  es una constante conocida como tensión de Early que describe la pendiente no nula de la característica de salida en emisor común, efecto conocido como modulación del ancho de la base o efecto Early. En transistores reales su valor oscila entre 100 V a 200 V.

El modelo de corriente continua más simple del transistor bipolar puede describirse en SPICE con tres parámetros:  $I_S$ ,  $\beta_F$  y  $V_{AF}$ :

**.model Qxxxx NPN(IS=val1 BF=val2 VAF=val3)**

En la Figura 5.9 se muestra la característica de salida en emisor común utilizando un transistor bipolar generado con este modelo, nominado 2Nxxx, y simulado con el programa LTspice XVII. Utilizando los tres parámetros anteriores el dispositivo se describe por la sentencia:

**.model Q1 NPN(IS=6f BF=230 VAF=100)**

Posteriormente, se explicará como realizar la simulación para obtener las curvas de entrada y de salida del dispositivo y la variación de parámetros del modelo.

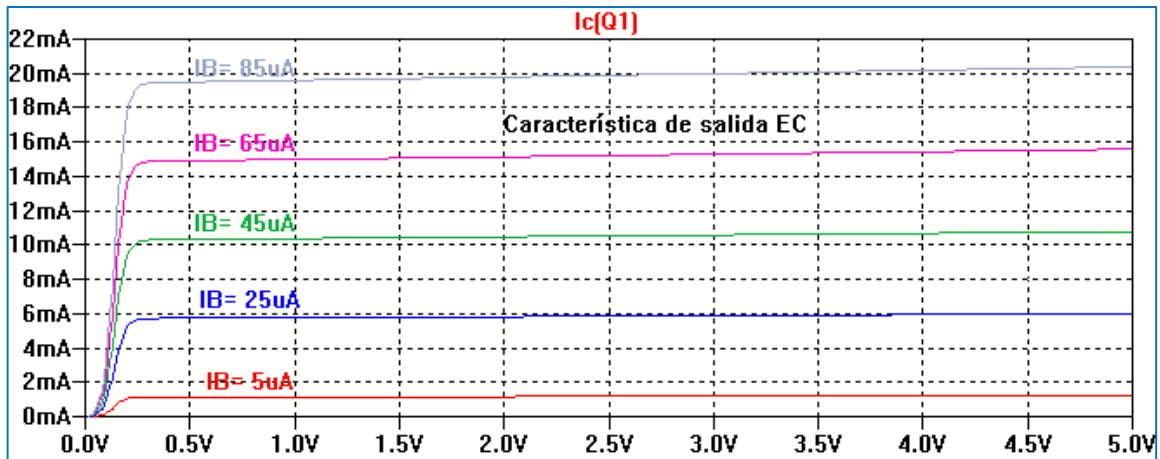


Figura 5.9. Característica de salida EC con transistor genérico

En la descripción del modelo anterior se han considerado despreciables los efectos de las resistencias parásitas de base, colector y emisor. La resistencia de colector  $R_C$  afecta la característica de salida  $I_C$ - $V_{CE}$  del transistor bipolar en la región de saturación, para bajas tensiones colector-emisor. Como puede verse en la Figura 5.10 la resistencia  $R_C$  decrece la pendiente de la curva de salida en la región de saturación.

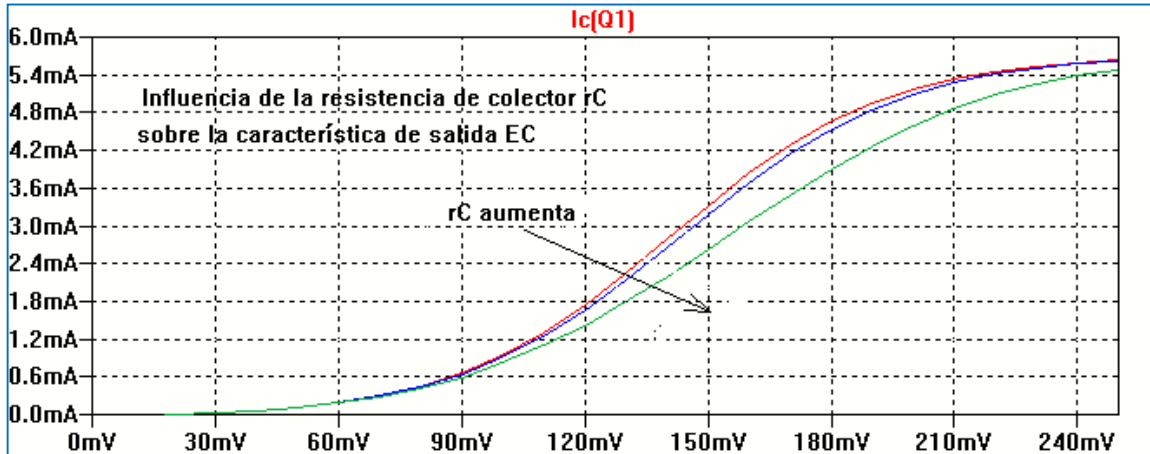


Figura 5.10. Característica de salida EC en función de la resistencia de colector

La componente dominante de la resistencia de emisor  $R_E$  es la resistencia de contacto que es del orden de pocos Ohm. Sin embargo, el principal efecto de  $R_E$  es la reducción en la tensión vista por la juntura emisor-base y aparece reflejada en la base con un valor  $(1+\beta)$  veces mayor.

La resistencia de base  $R_B$  es un parámetro importante del modelo porque posee influencia en la respuesta temporal y en pequeña señal. Su valor puede oscilar en un rango amplio desde decenas de  $\Omega$  hasta  $k\Omega$ , dependiendo del tipo de dispositivo.

Un parámetro del modelo a tener en cuenta es la tensión de Early, denominado en SPICE como VAF. Debido a la polarización inversa de la juntura colector-base en la región activa directa, el ancho de la base disminuye al aumentar la tensión aplicada entre colector y emisor. Esta disminución o modulación del ancho de la base produce un aumento de la corriente de colector provocando una pendiente no nula en la característica de salida en EC. En la Figura 5.11 se muestra el efecto de la variación de VAF. El valor de VAF se obtiene geoméricamente de la intersección de la pendiente de la característica de salida extrapolada cuando corta al eje VCE. Su valor se toma en valor absoluto.

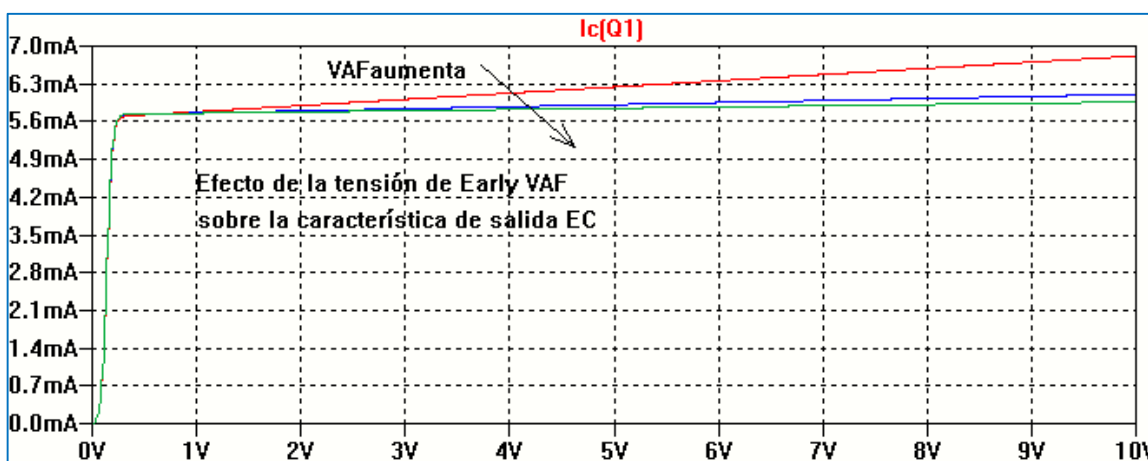


Figura 5.11. Efecto de la tensión de Early sobre la característica de salida EC

En la Figura 5.12 se muestra un circuito de polarización que usa el transistor generado anteriormente y guardado en una biblioteca de componentes creada por el usuario, cuyo modelo es:

```
.model 2Nxxx NPN(IS=6E-15 VAF=100 Bf=230)
```

Las Figuras 5.13 y 5.14 muestran dos archivos de texto: el listado de conexiones (*Netlist*) y el archivo de salida con los datos numéricos resultantes de la simulación.



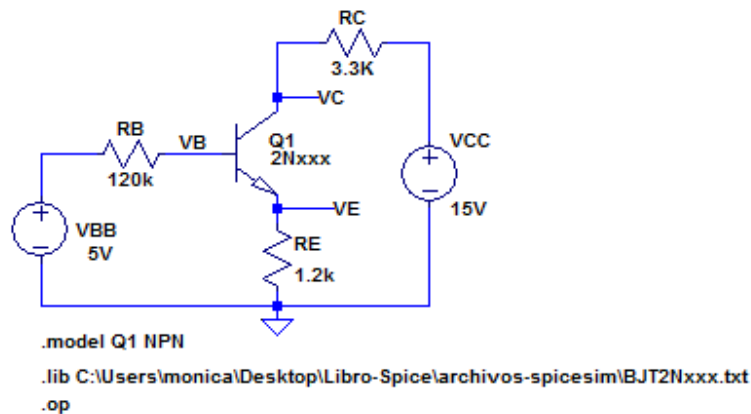


Figura 5.12. Circuito de polarización con transistor genérico

```

* C:\Users\monica\Desktop\Libro-Spice\Bipolar-polarizacióncl.asc
VCC N001 0 15V
Q1 VC VB VE 0 2Nxxx
RE VE 0 1.2k
RC VC N001 3.3K
RB N002 VB 120k
VBB N002 0 5V
.model NPN NPN
.model PNP PNP
.lib C:\Users\monica\Documents\LTspiceXVII\lib\cmp\standard.bjt
.model Q1 NPN
.lib C:\Users\monica\Desktop\Libro-Spice\archivos-spicesim\BJT2Nxxx.txt
.op
.backanno
.end

```

Figura 5.13. Listado de conexiones

```

--- Operating Point ---
V(n001) :      15          voltage
V(vc) :      6.69381     voltage
V(vb) :      3.72464     voltage
V(ve) :      3.03319     voltage
V(n002) :      5          voltage
Ic(Q1) :      0.00251704  device_current
Ib(Q1) :      1.06281e-005 device_current
Ie(Q1) :      -0.00252767 device_current
I(Rb) :      1.0628e-005  device_current
I(Rc) :      -0.00251703  device_current
I(Re) :      0.00252766  device_current
I(Vbb) :      -1.0628e-005 device_current
I(Vcc) :      -0.00251703 device_current

```

Figura 5.14. Resultado de la simulación

De los datos de la simulación mostrados en la Figura 5.14 resulta  $V_{CE} = V_C - V_E = 3.66 \text{ V}$ . Si se realiza el cálculo analítico del circuito de la Figura 5.12, tomando  $\beta = 230$ , se encuentra que los valores obtenidos comparados con la simulación presentan una diferencia menor al 10 %.

$$V_{BB} = I_B R_B + V_{BE} + I_E R_E$$

$$I_E = I_B + I_C = (1 + \beta) I_B$$

$$I_B = \frac{V_{BB} - V_{BE}}{R_B + (1 + \beta) R_E} = 10.8 \mu\text{A}$$

$$I_C = \beta I_B = 2.484 \text{ mA} \cong 2.5 \text{ mA}$$

$$V_{CE} = V_{CC} - I_C R_C - I_E R_E = 3.75 \text{ V}$$

### Curvas características de entrada y de salida

Como se vio en párrafos anteriores el transistor bipolar puede conectarse en tres modos distintos: emisor común (EC), base común (BC) o colector común (CC). En particular, estudiaremos las características de entrada y de salida para la configuración de emisor común, ya que la misma también será analizada en una etapa amplificadora.

La característica de entrada relaciona la corriente de base  $I_B$  con la tensión base-emisor  $V_{BE}$ . Para obtener la característica de entrada se excita la base del transistor bipolar con una fuente de tensión variable, de modo de obtener una corriente de base variable realizando un análisis de barrido DC Sweep.

La Figura 5.15 muestra el esquema de la conexión para analizar la característica de entrada del transistor 2N3904. Para ello se realiza un barrido en corriente continua DC Sweep de la fuente  $V_{BB}$  desde 0 V hasta 0.8 V con un paso de 1 mV.

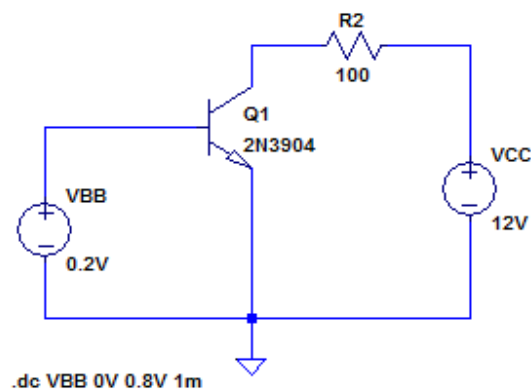


Figura 5.15: Circuito de análisis de la característica de entrada del transistor 2N3904

La Figura 5.16 muestra la característica de entrada como resultado de la simulación.

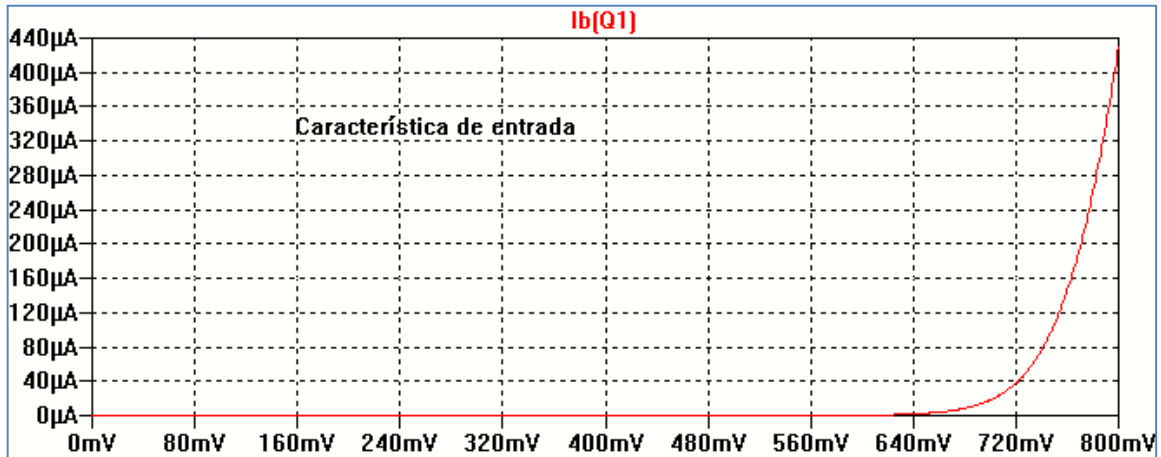


Figura 5.16: Característica de entrada del transistor 2N3904

### Característica de salida

La característica de salida relaciona la corriente de colector  $I_C$  con la tensión colector-emisor  $V_{CE}$  y la corriente de base  $I_B$ . Para obtener esta característica se debe utilizar el análisis de barrido, DC Sweep, con dos fuentes variables, una para la tensión  $V_{CE}$  y otra para  $I_B$ .

La Figura 5.17 muestra el circuito para la simulación. La fuente primaria será  $V_{CC}$  que realizará el barrido de  $V_{CE}$  para cada valor indicado por la fuente secundaria  $I_{BB}$ . La fuente  $V_{CC}$  se varía desde 0 a 5 V en intervalos de 0.01 V, en tanto que la fuente  $I_{BB}$  se varía de 0 a 100  $\mu A$  en intervalos de 25  $\mu A$ .

La Figura muestra las condiciones de análisis y en la Figura se ve la gráfica obtenida.

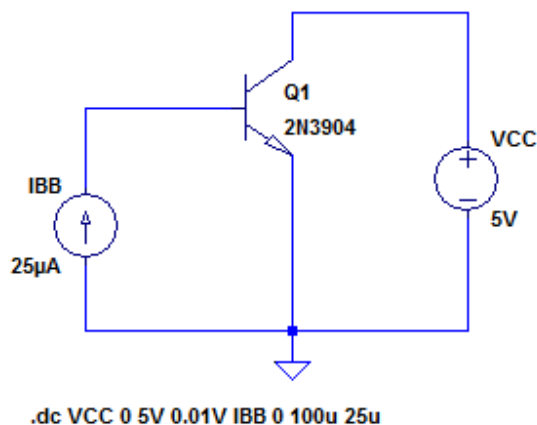


Figura 5.17: Circuito de análisis de la característica de salida del transistor 2N3904

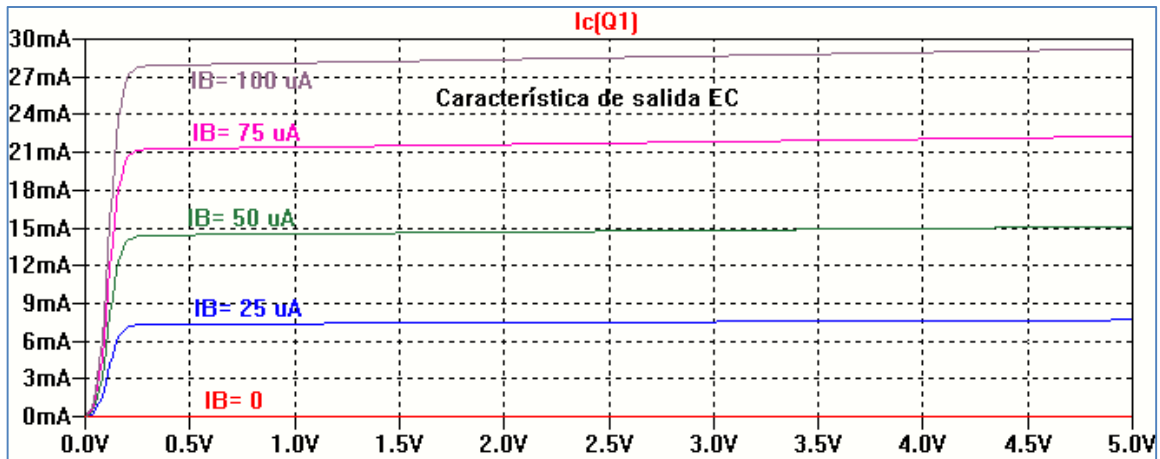


Figura 5.18: Característica de salida del transistor 2N3904

### Efecto de la temperatura

Con una pequeña variación al circuito anterior se puede visualizar la dependencia de la corriente de colector de la temperatura. Estas características dependen del modelo utilizado por cada programa para describir a cada dispositivo. Se ha tomado un valor constante de 25  $\mu\text{A}$  de corriente de base y realizando un barrido DC Sweep solamente con la fuente primaria VCC en el rango de 0 a 10 V se ha agregado la sentencia correspondiente para el análisis en temperatura tomando cuatro valores de referencia: 25  $^{\circ}\text{C}$ , 50  $^{\circ}\text{C}$ , 75  $^{\circ}\text{C}$  y 100  $^{\circ}\text{C}$ , Figura 5.19. Para ello se ha utilizado la opción de nueva directiva de SPICE (.op) desde la barra de herramientas que abre la ventana para incluir el análisis en formato texto, Figura 5.20. La Figura 5.21 muestra el resultado de la simulación.

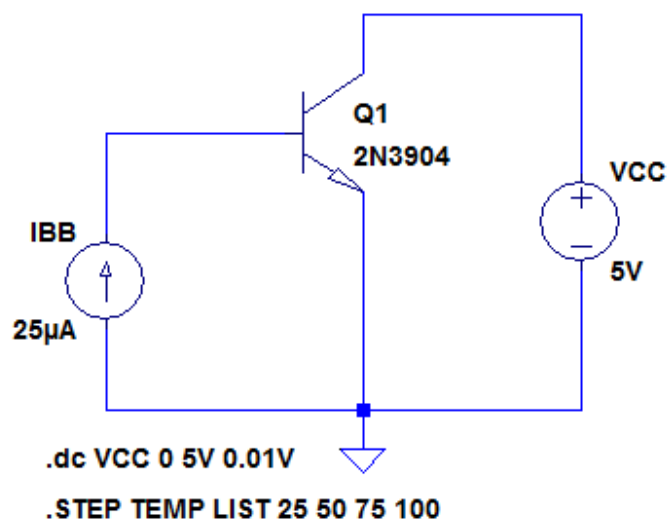


Figura 5.19: Circuito para análisis en temperatura de la característica de entrada

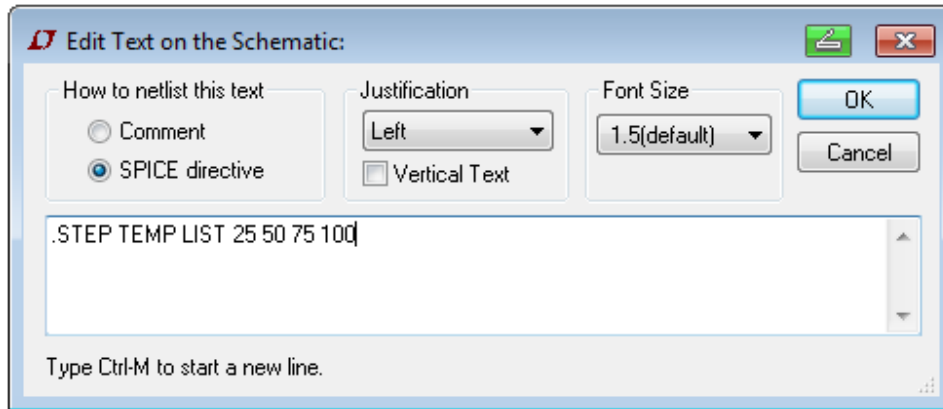


Figura 5.20: Sintaxis de la variación con la temperatura

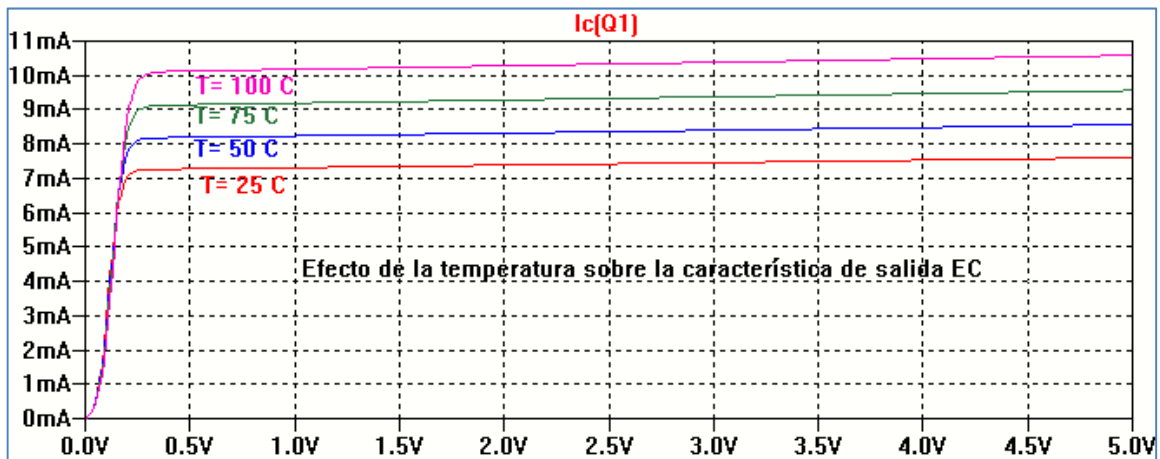
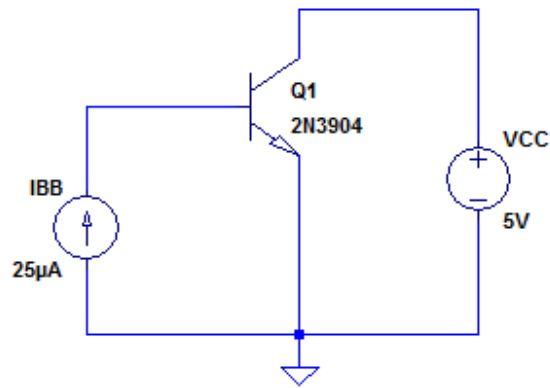


Figura 5.21: Característica de salida en función de la temperatura

### Efectos de variación de parámetros

En la Figura 5.22 se muestra el esquema de conexiones y las sentencias utilizadas para el análisis de la característica de salida en EC frente a la variación de algunos de los parámetros del transistor 2N3904. Se excita la base del dispositivo con una corriente constante  $I_{BB} = 25 \mu A$  realizando un barrido (DC Sweep) de la tensión entre colector y emisor en el rango 0 – 5 V. Utilizando la opción de nueva directiva de SPICE (.op) sobre la barra de herramientas se describe el tipo y forma de variación del parámetro elegido. En este caso se ha elegido realizar una variación de la ganancia de corriente  $\beta$  a través de una lista de valores: 50, 100 y 200, Figura 5.23. En la Figura 5.24 se muestra la característica de salida resultado de la simulación.



```
.dc VCC 0 8V 0.01V
```

```
.STEP NPN 2N3904(VAF) LIST 50 100 200
```

Figura 5.22: Circuito para análisis de la variación de la ganancia Beta

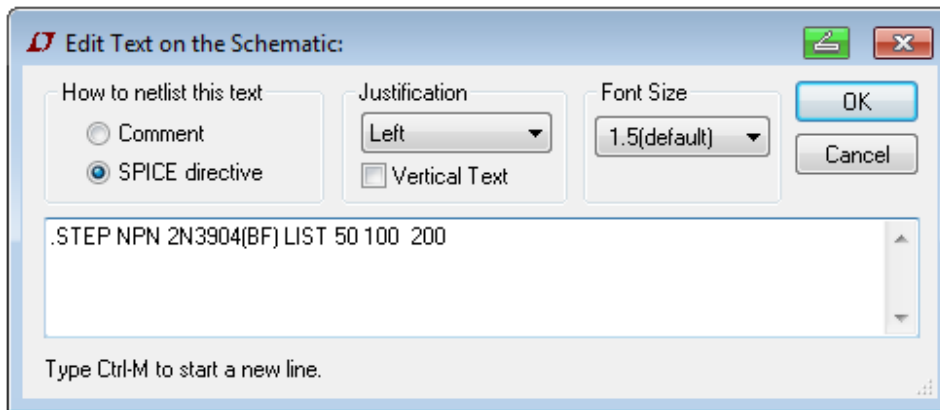


Figura 5.23: Sintaxis de condiciones de análisis

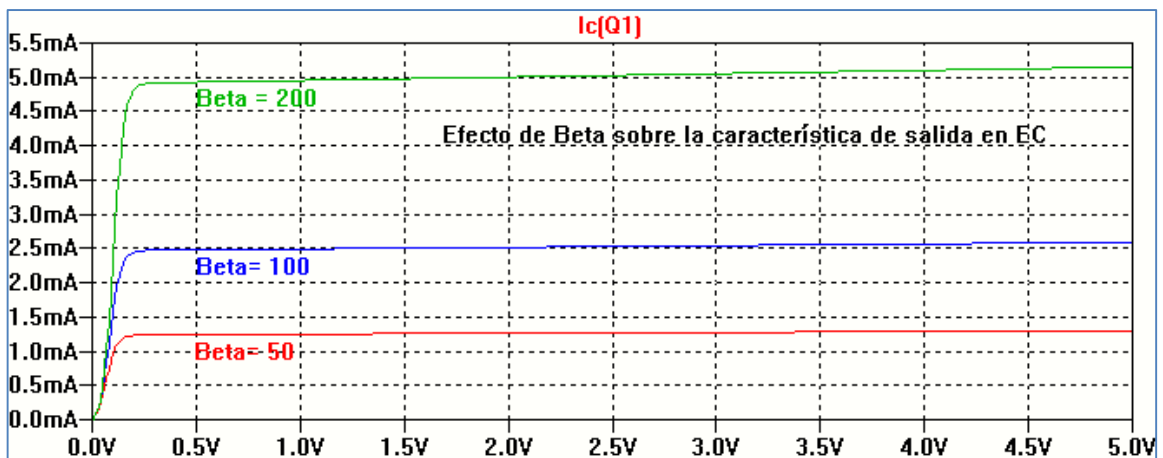


Figura 5.24: Característica de salida variando la ganancia Beta

## Polarización

En la Figura 5.25 se muestra un circuito de polarización típico para el transistor bipolar 2N3904 que mantiene el punto de reposo estático estabilizado respecto a las variaciones de temperatura. Para obtener las tensiones y corrientes por el dispositivo se deberá realizar un análisis en corriente continua (.OP). La presentación de los resultados depende de cada tipo de programa. En LTspice XVII como resultado de la simulación se abre una ventana en formato texto que indica los valores de tensiones y corrientes en el circuito. La Figura 5.26 muestra el listado de conexiones y en la Figura 5.27 el resultado de la simulación.

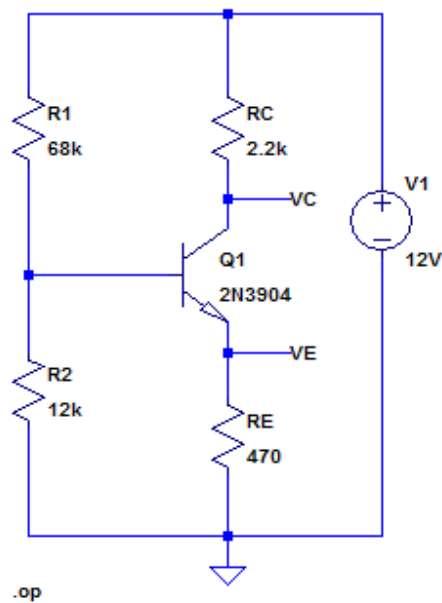


Figura 5.25: Circuito de polarización

```
* C:\Users\monica\Desktop\Libro-Spice\Bipolar-polar.asc
R1 N001 N002 68k
R2 N002 0 12k
R3 N001 VC 2.2k
R4 VE 0 470
Q1 VC N002 VE 0 2N3904
V1 N001 0 12V
.model NPN NPN
.model PNP PNP
.lib C:\Users\monica\Documents\LTspiceXVII\lib\cmp\standard.bjt
.op
.backanno
.end
```

Figura 5.26: Listado de conexiones

```

--- Operating Point ---
V(n001) :      12          voltage
V(n002) :      1.72713    voltage
V(vc) :        7.10658    voltage
V(ve) :        1.04877    voltage
Ic(Q1) :      0.00222428  device_current
Ib(Q1) :      7.14419e-006 device_current
Ie(Q1) :      -0.00223142 device_current
I(R4) :        0.00223142  device_current
I(R3) :        0.00222428  device_current
I(R2) :        0.000143927 device_current
I(R1) :        0.000151072 device_current
I(V1) :       -0.00237535  device_current

```

Figura 5.27: Resultado de la simulación

Si una vez realizada la simulación se hace clic con botón derecho sobre un nodo del circuito se abre la ventana mostrada en la Figura 5.28. Seleccionando la opción *Place.op Data Label* se muestra la tensión de dicho nodo en el circuito.

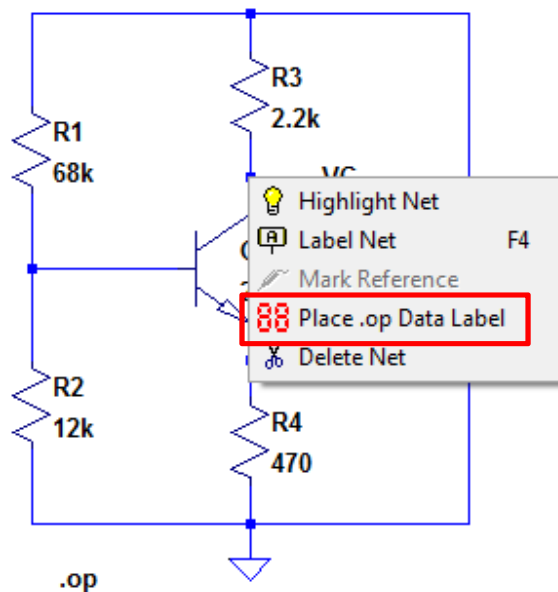


Figura 5.28: Selección de visualización de la tensión de un nodo

Si realizamos esta operación en cada nodo de interés del circuito se obtiene la Figura 5.29.



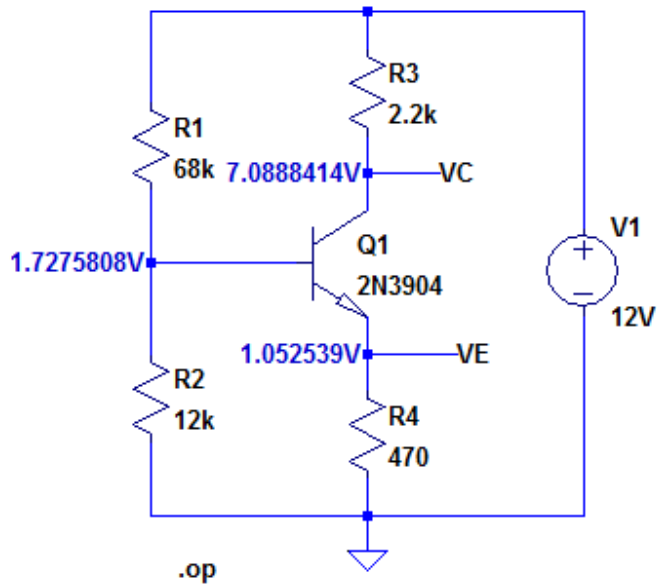


Figura 5.29: Visualización de la tensión de los nodos del circuito

Si al circuito de la Figura 5.25 se le agrega la sentencia `.TEMP 75` se obtiene el punto de polarización a la temperatura de 75 °C. La Figura 5.30 muestra el resultado de la simulación donde se observa que la variación del punto de polarización es mínima.

```

--- Operating Point ---
V(n001) :      12          voltage
V(n002) :      1.73677    voltage
V(vc) :       6.66768     voltage
V(ve) :       1.14209     voltage
Ic(Q1) :      0.00242378  device_current
Ib(Q1) :      6.19908e-006 device_current
Ie(Q1) :     -0.00242998  device_current
I(R4) :       0.00242998  device_current
I(R3) :       0.00242378  device_current
I(R2) :       0.000144731  device_current
I(R1) :       0.00015093   device_current
I(V1) :      -0.00257471  device_current

```

Figura 5.30: Punto de polarización a 75 °C

## Circuitos amplificadores

El circuito de la Figura 5.31 es una etapa típica de un amplificador emisor común (EC). En el esquema circuital del amplificador EC de la Figura 5.31 el capacitor C1, llamado de acople, permite aislar la corriente continua de polarización de la fuente de señal  $v_s = V_{sm} \sin \omega t$  y de su resistencia interna  $R_s$ . A la frecuencia de la señal que se pretende amplificar la reactancia de C1 es lo suficientemente pequeña, comparada con  $R_s$ , de modo que el efecto de C1 sobre la señal de entrada pueda despreciarse.

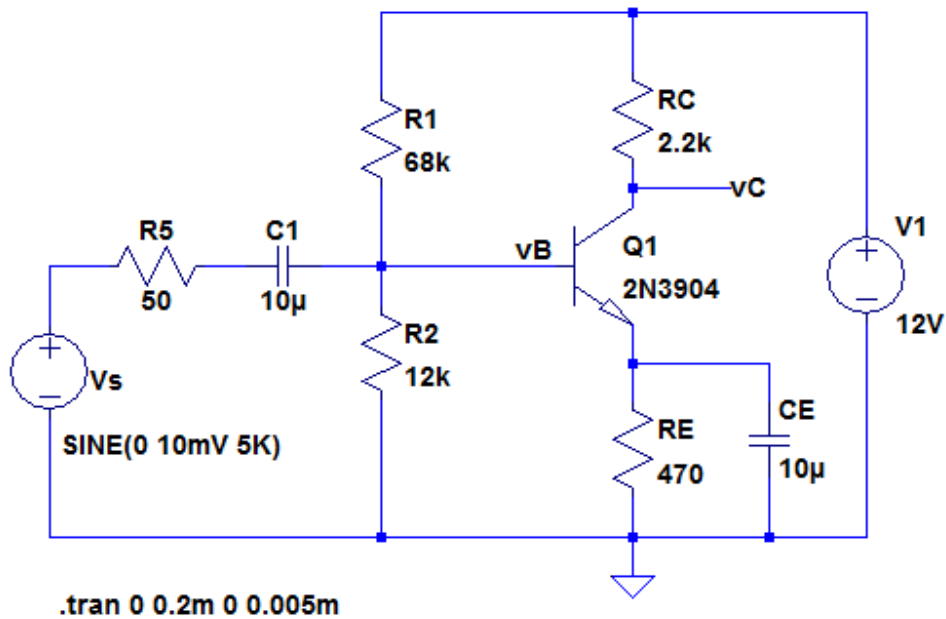


Figura 5.30: Etapa amplificadora típica Emisor Común

El capacitor CE, llamado capacitor de desacople o de "by-pass" evita que la resistencia de emisor RE (necesaria para la polarización del dispositivo) influya en el funcionamiento de alterna, y por lo tanto disminuya la ganancia del amplificador (ya que una parte de la señal a amplificar se derivaría por RE).

Identificamos los puntos en los cuales interesa determinar las formas de onda. En este caso los puntos de Base y Colector del transistor. Utilizando la opción *Label Net* colocamos las identificaciones vB y vC.

La fuente de señal  $v_s(t)$  que se desea amplificar tiene una amplitud de 10 mV y una frecuencia de 5 kHz. En la Figura 5.30 se muestra además que el tipo de análisis a realizar es un análisis en el tiempo (,tran) con tiempo máximo de 0.2 ms, que corresponde a un periodo de la señal  $v_s(t)$  y un paso de tiempo de simulación de 5  $\mu$ s.

Debido a la diferencia de amplitudes entre los puntos de Base y Colector para obtener los gráficos de las formas de onda se utiliza la opción *Add Plot Pane*; se accede a través de la barra de herramientas de gráficos con la opción *Plot Settings* → *Add Plot Pane*, Figura 5.31. El resultado de la simulación se muestra en la Figura 5.32.

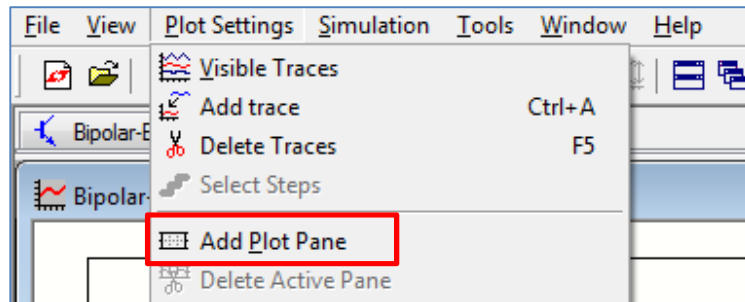


Figura 5.31: Adición de pantallas de gráficos

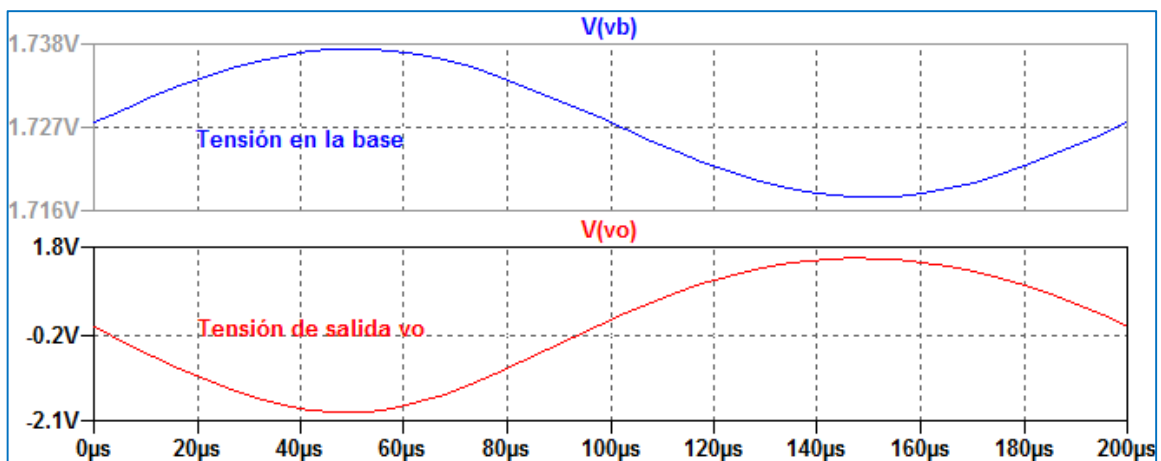


Figura 5.32: Formas de ondas de tensión de salida y en Base

Si utilizamos la opción de cursores, explicado en el capítulo anterior, y la aplicamos a las tensiones de Base y Colector, Figura 5.32, podemos calcular los valores máximos y mínimos de las señales obteniendo la tensión pico a pico, Figura 5.33. Con estos valores podemos calcular en forma aproximada la ganancia de tensión de la etapa amplificadora respecto a la tensión de señal en la Base. Redondeando los valores a dos decimales resulta:

$$A_{vb} = \frac{|V_{\text{opico a pico}}|}{|V_{\text{Bpico a pico}}|} = \frac{3467.35 \text{ mV}}{19.54 \text{ mV}} = 177.5$$

Se observa en la Figura 5.32 una diferencia de fase de 180 grados entre las tensiones.

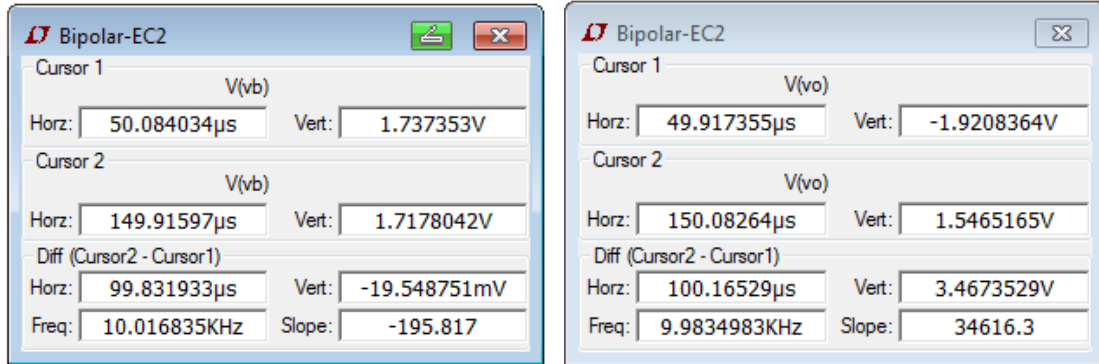


Figura 5.33: Resultado de los cursores sobre las tensiones de Base y de salida

En la Figura 5.34 se muestran los resultados de las corrientes de Colector y de Base.

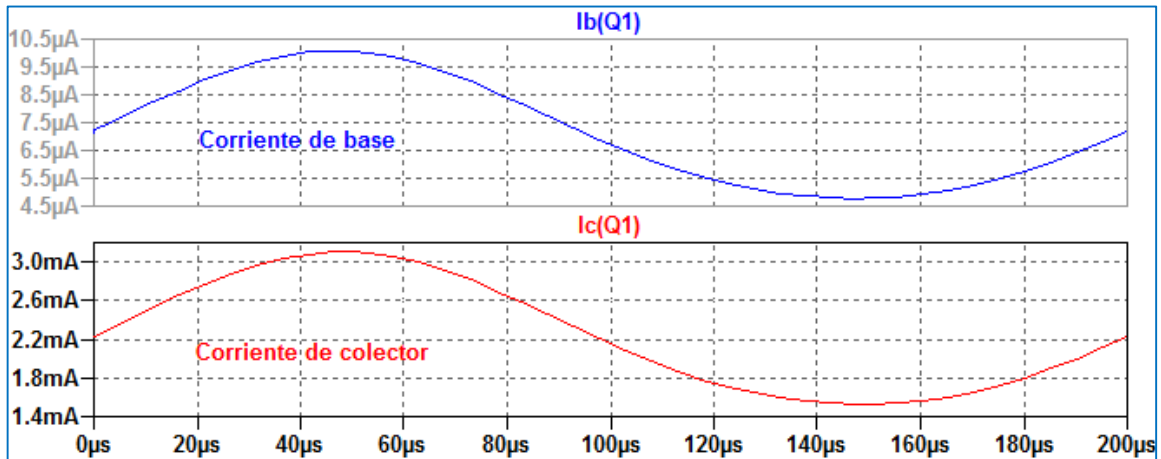


Figura 5.34: Corrientes de Base y de Colector

Haciendo un proceso similar al anterior se puede calcular la ganancia de corriente, determinando los máximos y mínimos de las formas de onda utilizando cursores, Figura 5.35.

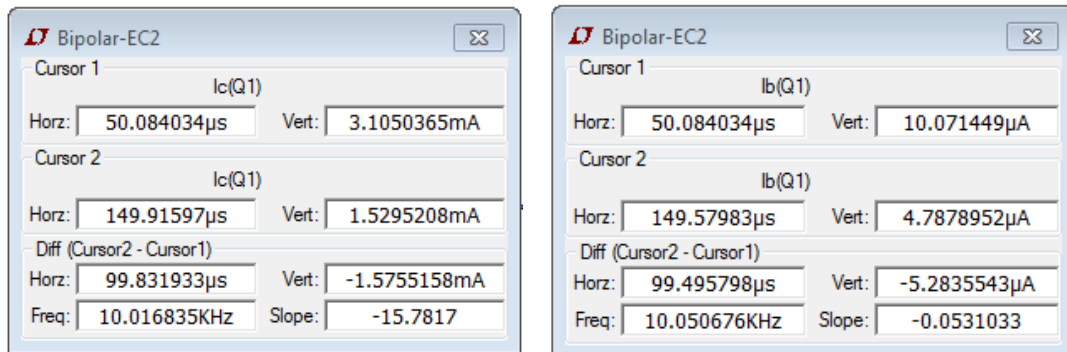


Figura 5.35: Resultado de los cursores sobre las corrientes de Base y de Colector

Con estos valores se obtiene la magnitud de la ganancia de corriente  $A_{ib}$  respecto a la corriente de Base del transistor:

$$A_{ib} = \left| \frac{1575.51 \mu A}{5.28 \mu A} \right| = 298.4$$

### Amplificador EC no desacoplado

Modificamos el circuito retirando el capacitor CE, Figura 5.36 y realizamos el mismo análisis que en el circuito anterior. La Figura 5.37 muestra las formas de onda de salida  $v_o$  y la tensión en la Base  $v_B$ .

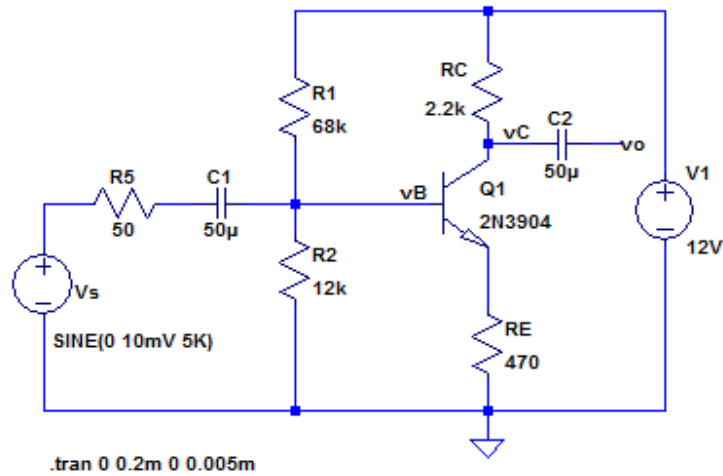


Figura 5.36: Amplificador EC no desacoplado

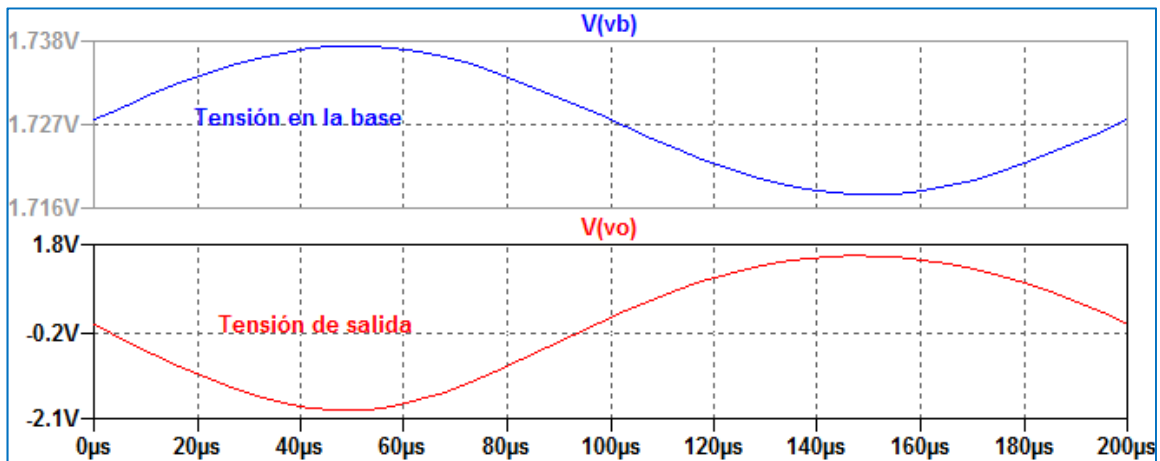


Figura 5.37: Formas de ondas de tensión en Base y Colector

Repitiendo el cálculo de la ganancia de tensión respecto a la Base determinando las tensiones pico a pico de Base y de salida utilizando cursores, Figura 5.38 obtiene:

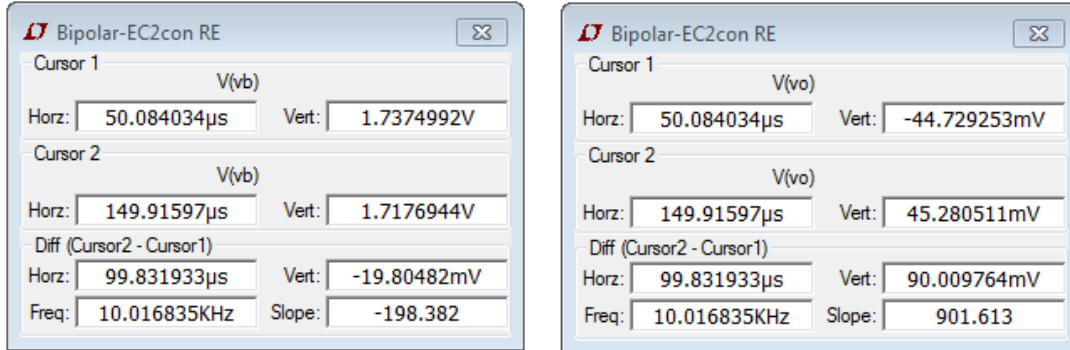


Figura 5.38: Resultado de los cursores sobre las tensiones de Base y de salida

$$A_{vb} = \left| \frac{90 \text{ mV}}{19.8 \text{ mV}} \right| = 4.54$$

Comparando los resultados de la ganancia de tensión cuando el amplificador EC se utiliza sin desacoplar se observa que la ganancia disminuye notablemente. Realizando el análisis circuital del amplificador se encuentra que, en forma aproximada, para este tipo de configuración la ganancia de tensión se puede aproximar por la relación:  $|A_v| \cong RC/RE$ , donde RC es la resistencia vista desde el colector que para el circuito bajo estudio es  $RC = 2.2 \text{ k}\Omega$ . Haciendo el cálculo:

$$|A_v| \cong RC/RE = 2.2 \text{ k}\Omega / 0.47 \text{ k}\Omega = 4.68$$

El valor obtenido es muy cercano al obtenido gráficamente. Si  $RC \geq 10 RE$  el error cometido en el cálculo aproximado es menor al 10%.

### Análisis en frecuencia del amplificador EC

Para realizar un análisis en frecuencia del amplificador utilizamos el circuito del amplificador de la Figura 5.39 realizando el tipo de análisis *AC Analysis* tomando para la fuente de excitación  $v_s(t)$  una amplitud constante.

Se selecciona para la fuente de señal  $v_s(t)$  una amplitud constante de 10 mV, en tanto que se realizará un análisis en frecuencia en el rango 10 Hz -100 MHz tomando 50 puntos por década.

Nos interesa investigar cómo varía la ganancia de tensión en función de la frecuencia. Por ello, primero se realiza la simulación y en la pantalla del gráfico de la simulación ingresamos como función la relación entre la tensión en el nodo de salida  $v_o$  y la tensión de señal  $v_s$ .

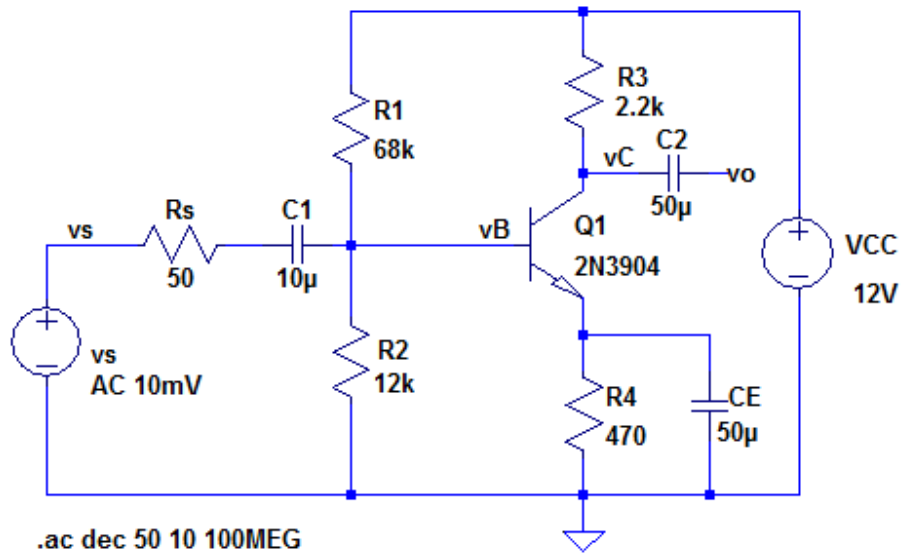


Figura 5.39: Análisis en frecuencia del amplificador EC desacoplado

Al correr la simulación deberemos ingresar la expresión de la ganancia de tensión como la relación  $V(vo)/V(vs)$ . Para ello utilizaremos la opción *Plot Settings* → *Add Trace*. Se abre una ventana denominada *Add Traces to Plot* donde se muestran todas las posibles variables a graficar. Allí escribimos la relación  $V(vo)/V(vs)$  en *Expression(s) to Add*, Figura 5.40.

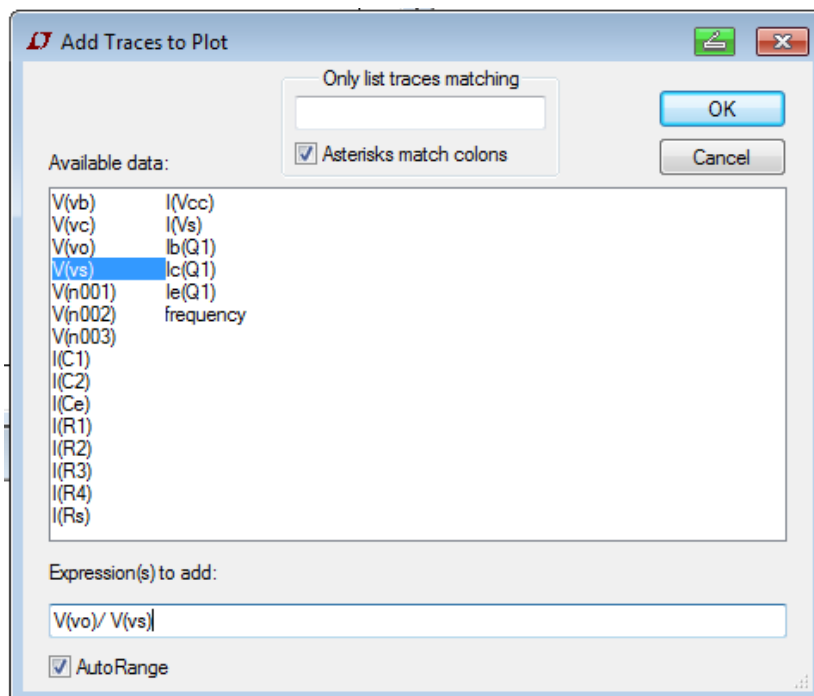


Figura 5.40: Selección de la expresión a graficar

Al dar OK se muestra el gráfico de la ganancia de tensión en función de la frecuencia mostrando el gráfico del módulo en dB y la fase en grados, Figura 5.41. Sobre el eje vertical de la izquierda aparecen los valores del módulo y a la derecha los valores de la fase.

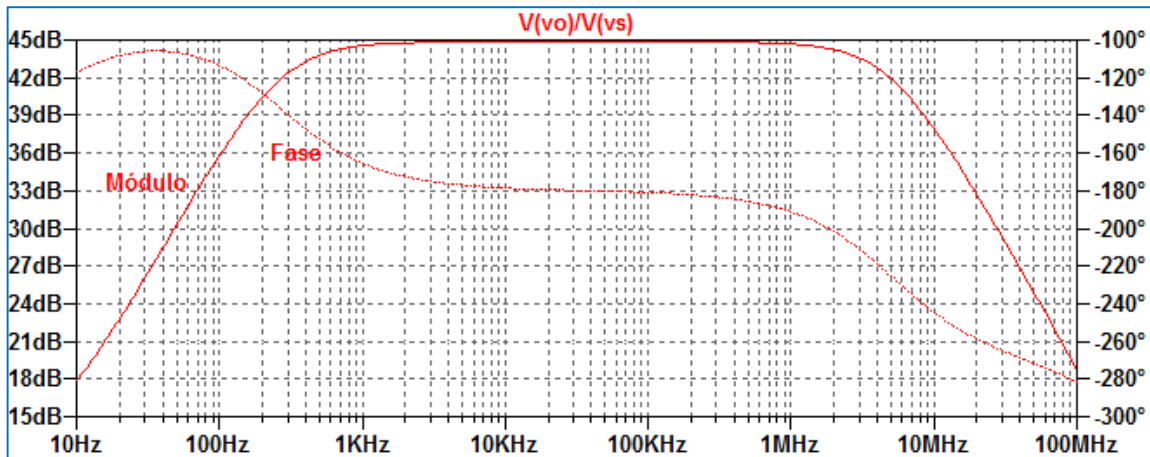


Figura 5.41: Ganancia de tensión en función de la frecuencia

Si sólo nos interesa el módulo haciendo clic con el botón derecho sobre el eje que representa la fase se abre una ventana en la cual podemos indicar que no grafique la fase seleccionando *Don't plot phase*, Figura 5.42.

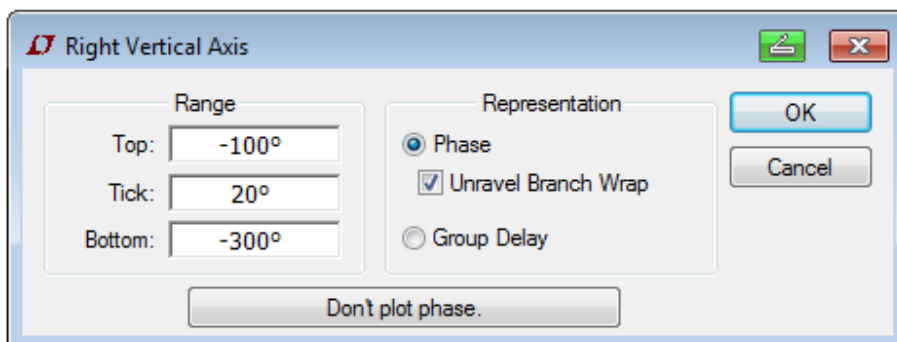


Figura 5.42: Desactivación del gráfico de fase

Por otra parte, si deseamos que la escala del módulo de la ganancia de tensión sea expresada en escala lineal hacemos clic con el botón derecho del mouse sobre el eje vertical izquierdo abriéndose la ventana mostrada en la Figura 5.43. Seleccionamos la opción *Linear* y al dar OK aparecerá el gráfico de la Figura 5.44, representando el módulo de la ganancia de tensión en escala lineal.



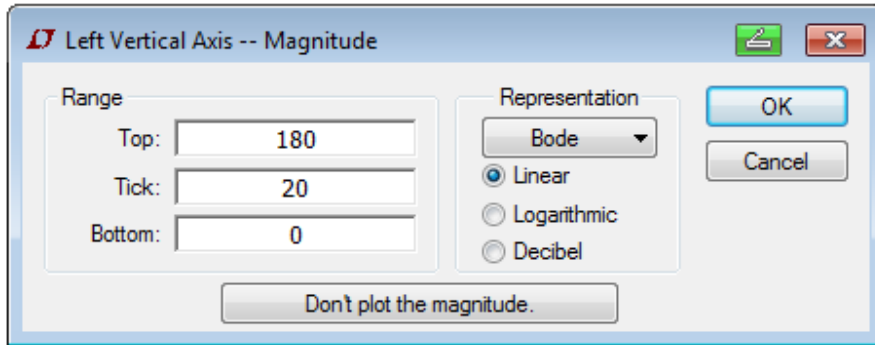


Figura 5.43: Cambio de visualización a representación lineal

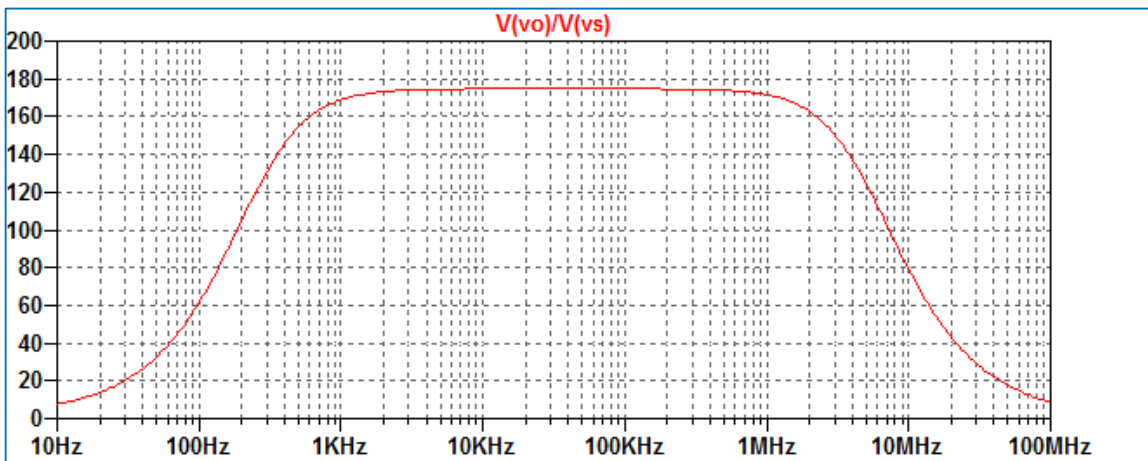


Figura 5.44 Ganancia de tensión en escala lineal

### Modelo equivalente de señal: parámetros h

El modelo de parámetros h es utilizado para analizar en régimen de funcionamiento de pequeña señal al transistor bipolar en las tres configuraciones como amplificador: Emisor común, Base común y Colector común. En la Figura 5.44 se muestra el modelo del cual pueden extraerse las siguientes relaciones:

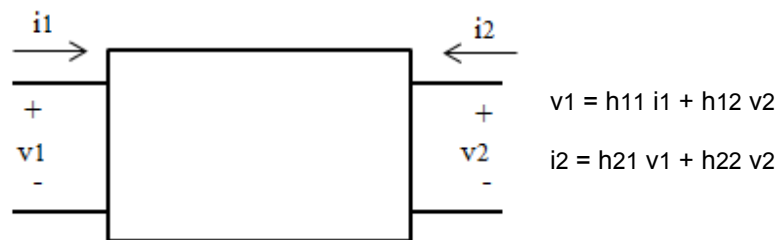


Figura 5.44: Modelo genérico de parámetros h

El conjunto de parámetros h queda determinado por:

$$h_{11} = \left( \frac{v_1}{i_1} \right)_{v_2=0} \quad \text{impedancia de entrada con salida en cortocircuito}$$

$$h_{12} = \left( \frac{v_1}{v_2} \right)_{i_1=0} \quad \text{ganancia inversa de tensión con entrada en circuito abierto}$$

$$h_{21} = \left( \frac{i_2}{i_1} \right)_{v_2=0} \quad \text{ganancia de corriente con salida en cortocircuito}$$

$$h_{22} = \left( \frac{i_2}{v_2} \right)_{i_1=0} \quad \text{admitancia de salida con entrada en circuito abierto}$$

Para el rango de valores de frecuencias bajas y medias estos parámetros son números reales. Sus valores dependen del tipo de configuración. El subíndice 11 se reemplaza por la letra *i* (*input*), el subíndice 12 por *r* (*reverse*), el subíndice 21 se reemplaza por la letra *f* (*forward*) y el subíndice 22 por la letra *o* (*output*). Se le agrega además otra letra que representa el tipo de configuración adoptada para el transistor. Por ejemplo, para EC la Figura 5.45 muestra el circuito equivalente que representa al dispositivo como amplificador en pequeña señal con el modelo h en EC.

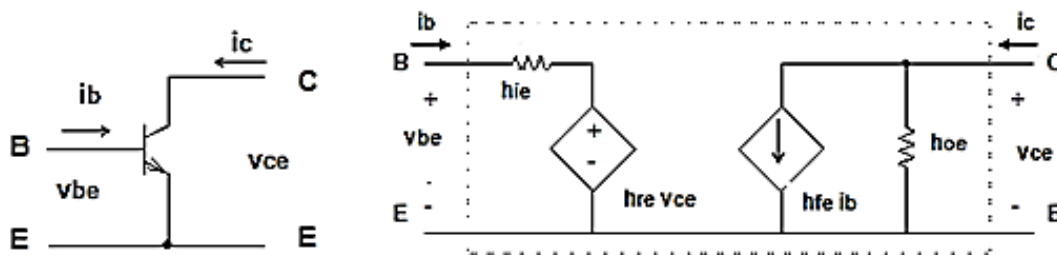


Figura 5.45: Modelo h para amplificador EC

Para cada transistor seleccionado el valor de los componentes del modelo se pueden encontrar a partir de la hoja de datos dada por el fabricante del dispositivo, siendo necesario calcular el punto de reposo estático Q, ya que los valores de los parámetros h son dependientes del mismo.

En este modelo aparecen dos fuentes controladas: una de tensión y otra de corriente, como se ve en la Figura 5.45. Como se explicó en el Capítulo 2 la fuente controlada de tensión en SPICE se reconoce como E obedeciendo a la sintaxis básica:

$$E \text{ <nombre> <N+> <N-> <NC+> <NC-> <ganancia>}$$

N+ y N- son los nodos de conexión de la fuente y la corriente circula desde N+ a N- a través de la fuente. NC+ y NC- son los nodos de control que definen la tensión de control de la fuente, que está multiplicada por el valor determinado por la ganancia.

La otra fuente controlada es una fuente de corriente controlada por corriente que en SPICE se denomina F y obedece a la sintaxis básica:

F <nombre> <N+> <N-> <fuente de control> <ganancia>

N+ y N- son los nodos de conexión de la fuente y la corriente circula desde N+ a N- a través de la fuente. La intensidad de la corriente de la fuente de control multiplicada por la ganancia determina la corriente de salida. La fuente de control es una fuente de tensión independiente cuyo valor generalmente se considera nulo.

Como ejemplo, para realizar el análisis del circuito equivalente de parámetros h en LTspice XVII, utilizaremos el circuito amplificador EC de la Figura 5.46. En primer término se realiza un análisis .op para obtener el punto de reposo Q. La Figura 5.47 muestra el listado de valores resultantes de la simulación.

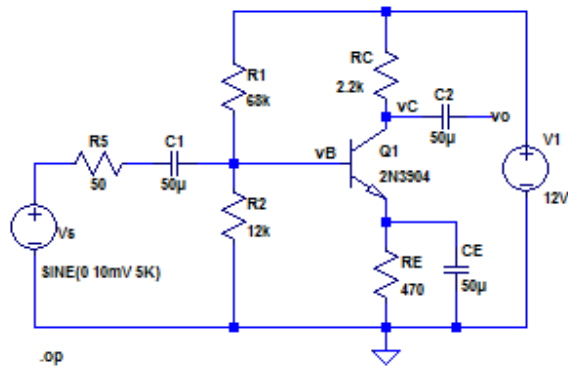


Figura 5.46: Circuito amplificador EC para análisis en corriente continua

```

--- Operating Point ---
V(n001) :      12          voltage
V(vb) :       1.72758     voltage
V(vc) :       7.08884     voltage
V(n004) :     1.05254     voltage
V(n003) :     4.31895e-015 voltage
V(n002) :      0          voltage
V(vo) :       0.000354424 voltage
Ic(Q1) :      0.00223234  device_current
Ib(Q1) :      7.09992e-006 device_current
Ie(Q1) :     -0.00223944  device_current
I(Ce) :       5.2627e-017 device_current
I(C2) :     -3.54424e-016 device_current
I(C1) :       8.6379e-017 device_current
I(R5) :       8.6379e-017 device_current
I(Re) :       0.00223944  device_current
I(Rc) :       0.00223234  device_current
I(R2) :       0.000143965  device_current
I(R1) :       0.000151065  device_current
I(Vs) :       8.6379e-017 device_current
I(V1) :     -0.00238341  device_current

```

Figura 5.47: Punto de operación de corriente continua

Del resultado de la simulación se obtiene una corriente de colector  $I_C = 2.2 \text{ mA}$ . A partir del punto de polarización y utilizando las hojas de datos del transistor 2N3904 se encuentran los gráficos de la Figura 5.48 que permiten encontrar los valores aproximados de los parámetros h. (Las hojas de datos se obtienen de: <https://www.fairchildsemi.com/datasheets/2N/2N3904.pdf>)

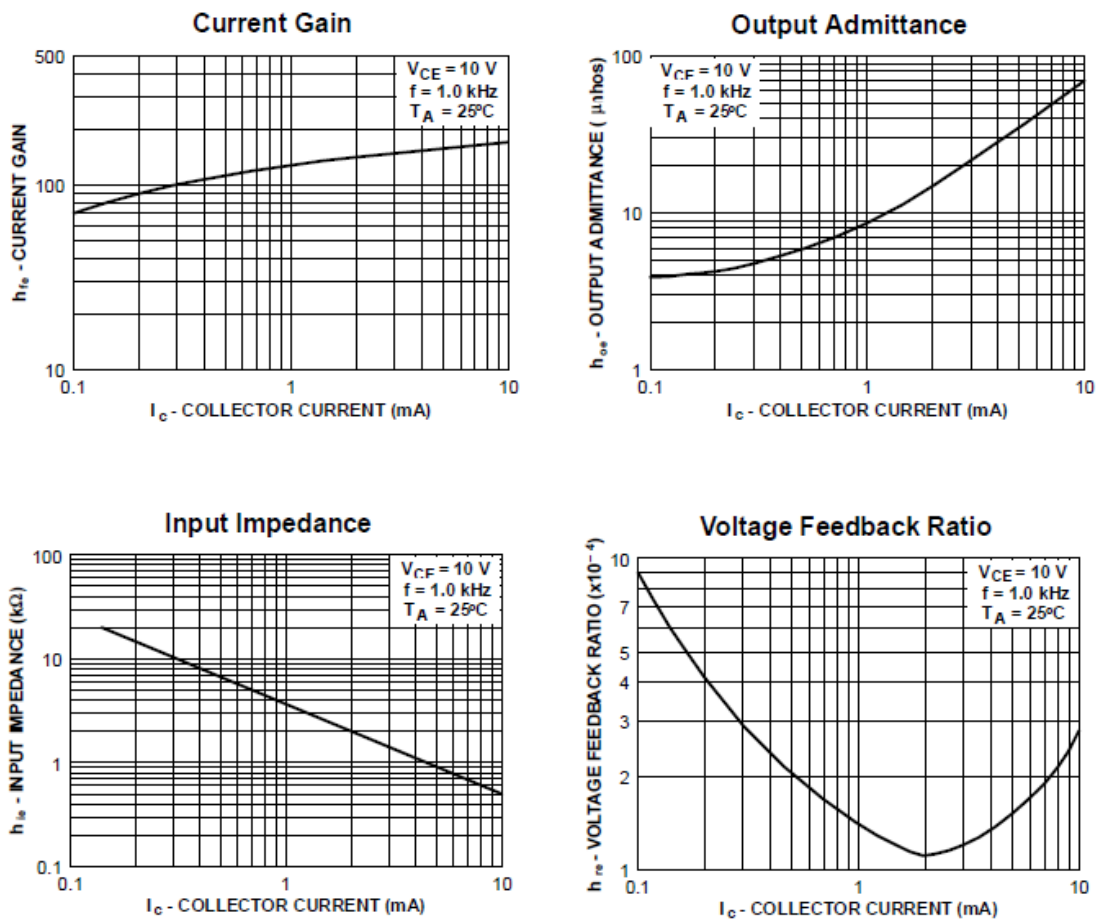



Figura 5.48: Parámetros h del transistor 2N3904

De los gráficos de la Figura 5.48 se obtiene:

$$h_{fe} \cong 120, \quad h_{oe} \cong 14 \mu\text{S}, \quad h_{re} \cong 1.1 \times 10^{-4}, \quad h_{ie} \cong 2 \text{ k}\Omega$$

Con estos valores se puede construir el circuito equivalente para realizar la simulación. En este punto es importante conocer cómo se deben seleccionar y colocar los valores de los parámetros para caracterizar las fuentes controladas del modelo equivalente.

El programa LTspice XVII posee diferentes alternativas para definir las fuentes controladas de tensión y de corriente. En un primer caso, la fuente de tensión controlada por tensión se encuentra

haciendo clic en el icono de símbolos de componentes  de la barra de herramientas y seleccionando e como muestra la Figura 5.49.

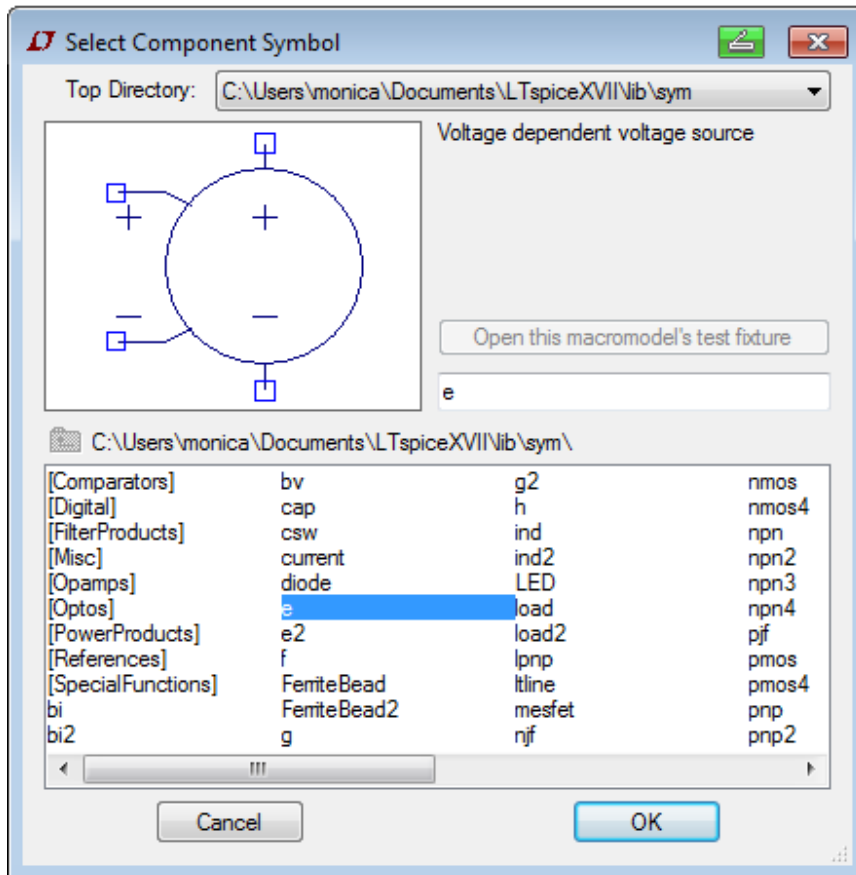


Figura 5.49: Selección de fuente de tensión controlada por tensión

Al dar OK se coloca el símbolo sobre la hoja de trabajo. En la Figura 5.50 se indican sobre el símbolo las definiciones de los nodos y valores de acuerdo a la sintaxis. Al hacer clic con el botón derecho se abre una ventana que permite definir el nombre de la fuente y el valor. Los nombres de los nodos los definirá el programa de acuerdo a las conexiones del circuito.

La fuente de tensión controlada por tensión denominada e2 en la librería de componentes posee las mismas características y solo difiere en el sentido de la tensión asignada a los nodos NC+ y NC-, como se aprecia en la Figura 5.51.

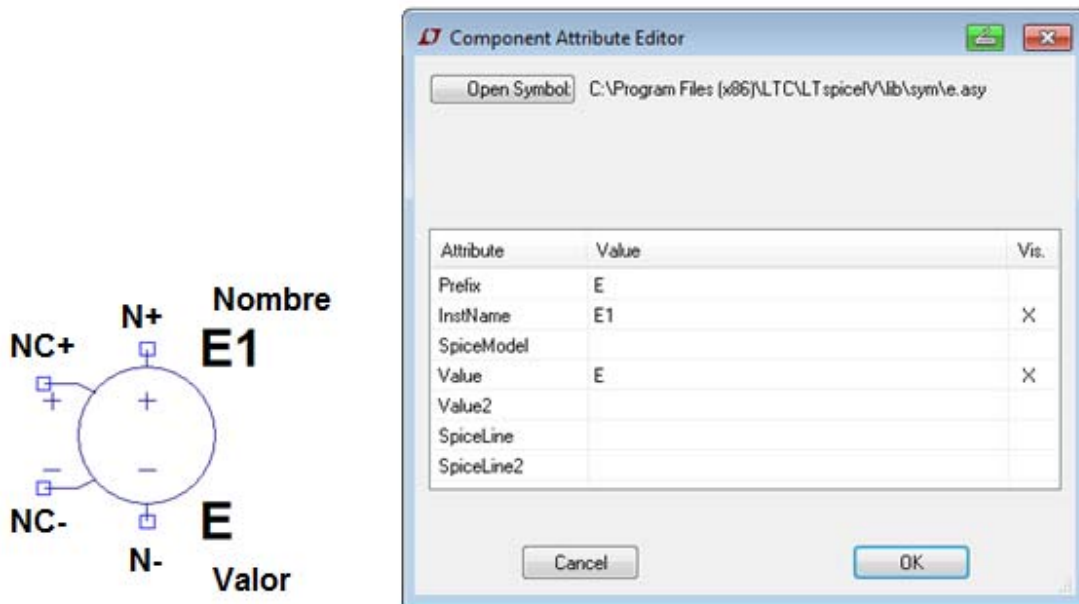


Figura 5.50: Definición de fuente de tensión controlada por tensión.

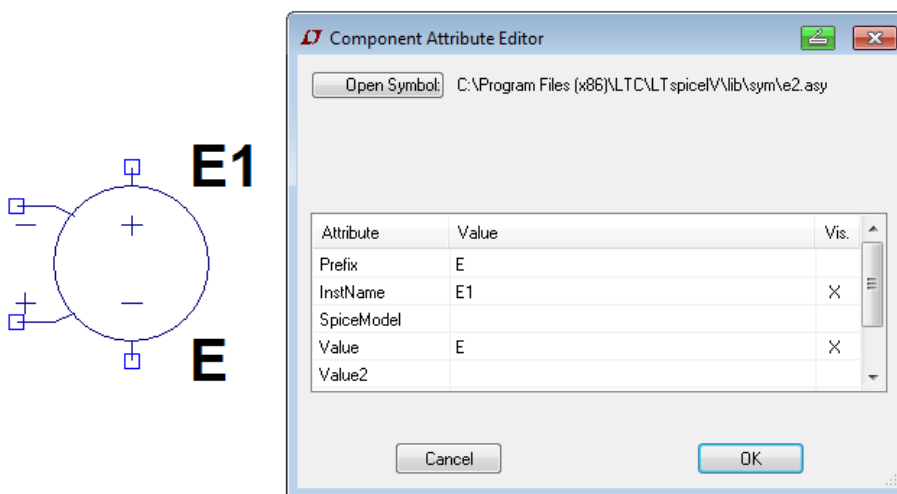


Figura 5.51: Fuente controlada e2

Para la fuente de corriente dependiente de corriente procedemos del mismo modo. De la librería de componentes seleccionamos f como se ve en la Figura 5.52. Haciendo clic con el botón derecho se abre una ventana que permite ingresar los datos determinados por la sintaxis de SPICE, Figura 5.52, donde se explicitan los nombres de los parámetros a asignar.

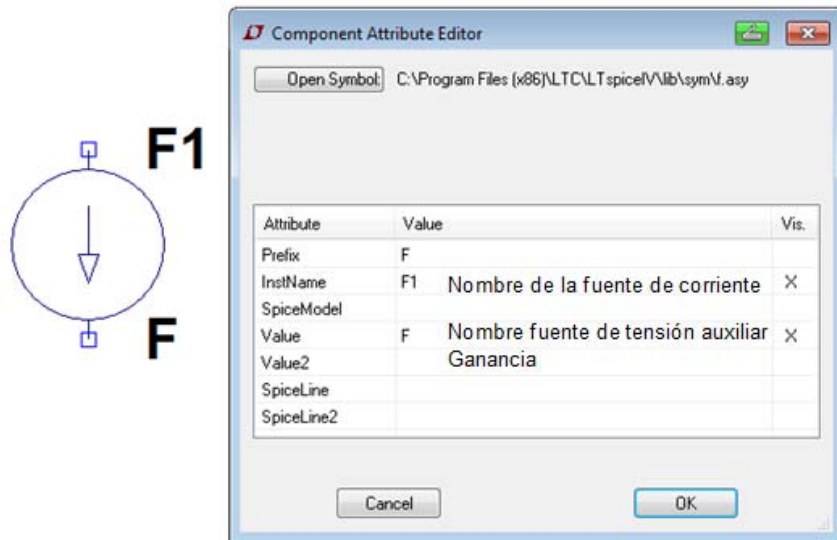


Figura 5.52: Fuente de corriente controlada por corriente

La Figura 5.53 muestra el circuito equivalente de parámetros h del amplificador de la Figura 5.46 donde se ha considerado  $R_{12} = R_1 // R_2 = 10.2 \text{ k}\Omega$ ,  $R_{ie} = h_{ie} = 2 \text{ k}\Omega$  y  $R_{oe} = 1 / h_{oe} = 72 \text{ k}\Omega$ . A la frecuencia de trabajo se supone que las reactancias capacitivas son despreciables.

La Figura 5.54 muestra el resultado de la simulación donde se han representado los gráficos de la tensión de salida ( $v_{salida}$ ) y la tensión en la base del transistor ( $v_{base}$ ), ambas tomadas respecto de la referencia.

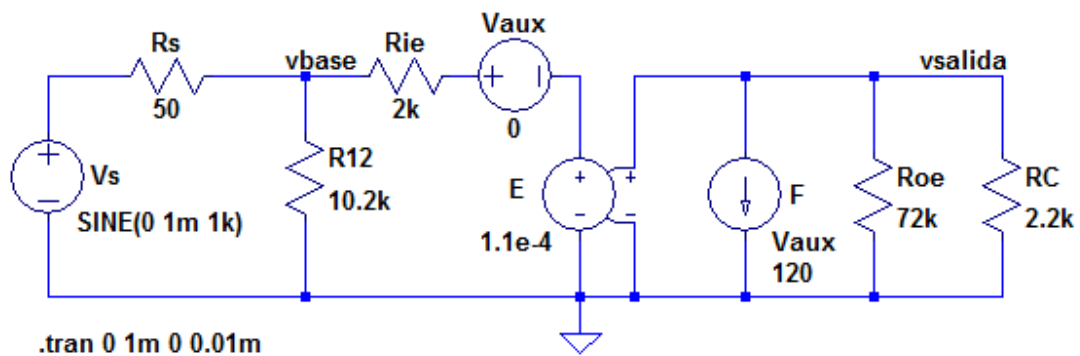


Figura 5.53: Circuito equivalente de parámetros h

La Figura 5.55 muestra el resultado de aplicar la medición con cursores a los gráficos de la Figura 5.54. De los gráficos anteriores se obtiene una ganancia de tensión respecto de la Base:

$$|A_{vb}| = \frac{|v_{salidapico}|}{|v_{basepico}|} \cong 129.9$$

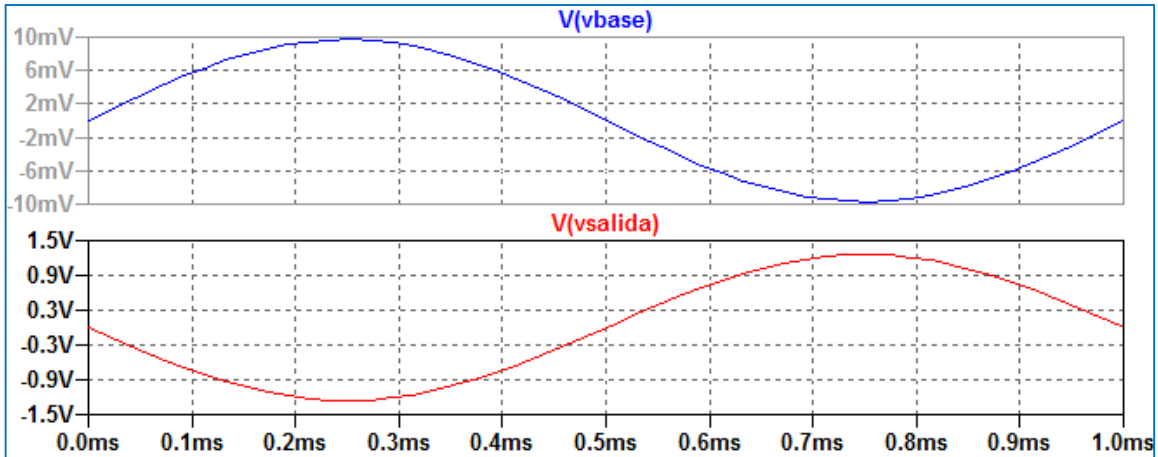


Figura 5.54: Formas de onda de tensión de salida y de Base

De los gráficos anteriores se obtiene una ganancia de tensión respecto de la Base:

$$|Avb| = \frac{|v_{salidapico}|}{|v_{basepico}|} \cong 129.9$$

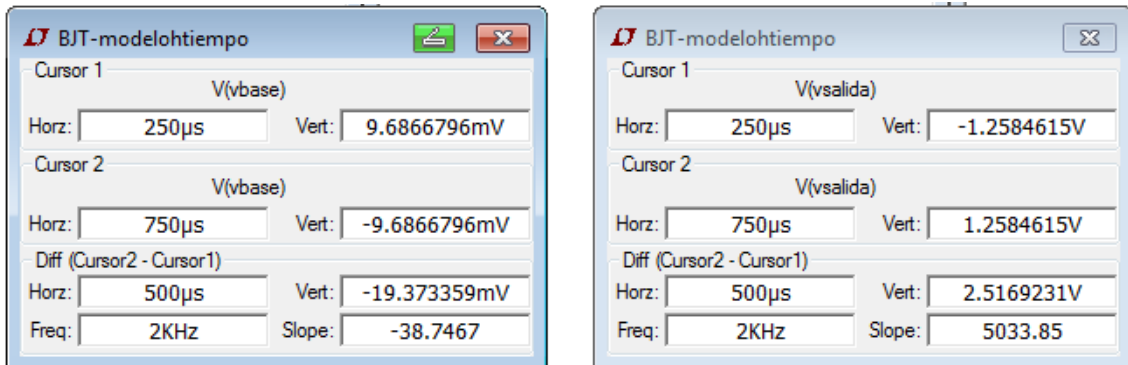


Figura 5.55: Resultado de los cursores sobre las tensiones de Base y de salida

Si se realizan los cálculos de acuerdo a la resolución del modelo teórico  $|Avb| = 128.1$ . De esta forma se convalida la simulación realizada. Como se observa en los gráficos hay una diferencia de fase de  $180^\circ$ .

Otra forma de obtener la ganancia de tensión es utilizando la función de transferencia en pequeña señal (.TF) disponible en los comandos de simulación de LTSpiceIV como *Simulate* → *Edit Simulation Cmd* → *DC Transfer*. Con este análisis se devuelve como resultado de la simulación la ganancia de pequeña señal respecto a la fuente de señal, la impedancia de entrada y la impedancia de salida.



En la Figura 5.56 se ha cambiado el tipo de análisis a .TF (Función de transferencia). Para este tipo de análisis debe identificarse la tensión de salida (Output) y la fuente de entrada (Source). En este caso V (Vsalida) y Vs, respectivamente. La Figura 5.58 presenta el resultado de la simulación.

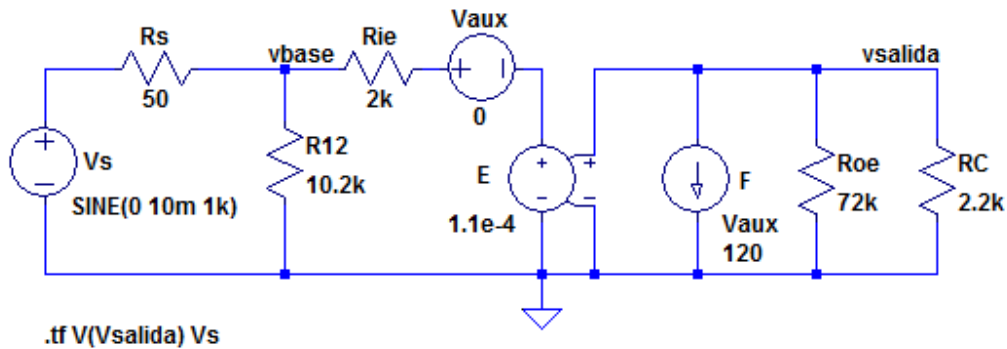


Figura 5.56: Circuito para análisis .TF

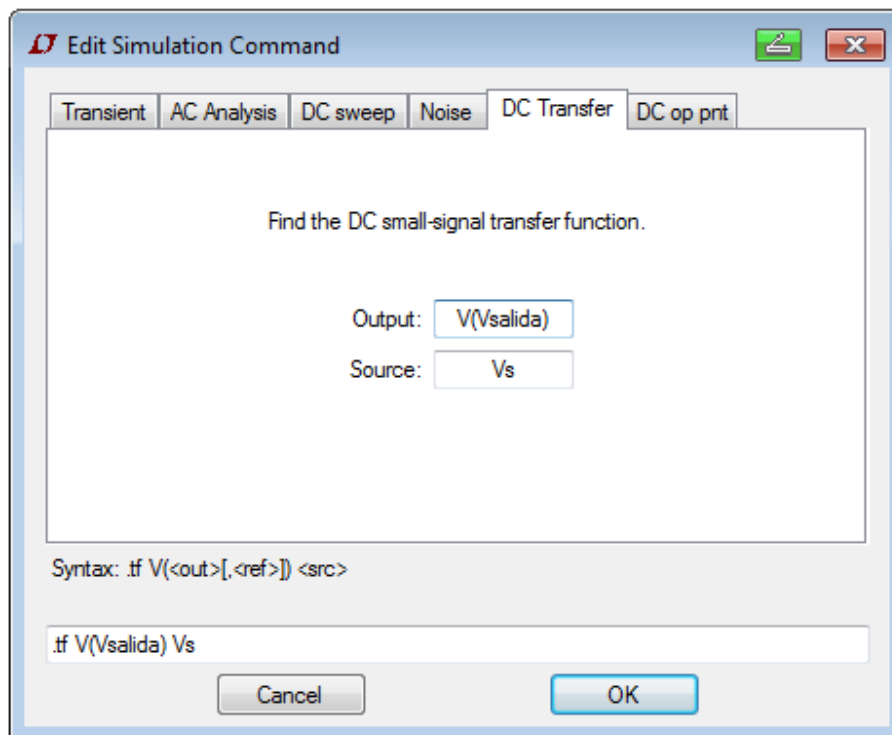


Figura 5.57: Condiciones del análisis .TF

```

--- Transfer Function ---
Transfer_function:          -126.101      transfer
vs#Input_impedance:        1702.39      impedance
output_impedance_at_V(vsalida): 2164.53      impedance

```

Figura 5.58: Resultado de la simulación .TF

El programa LTspice XVII posee otras opciones utilizar las fuentes controladas de tensión y de corriente. En el caso de una fuente de tensión controlada por tensión, en el menú de componentes se encuentra la fuente Bv, como se aprecia en la Figura 5.59.

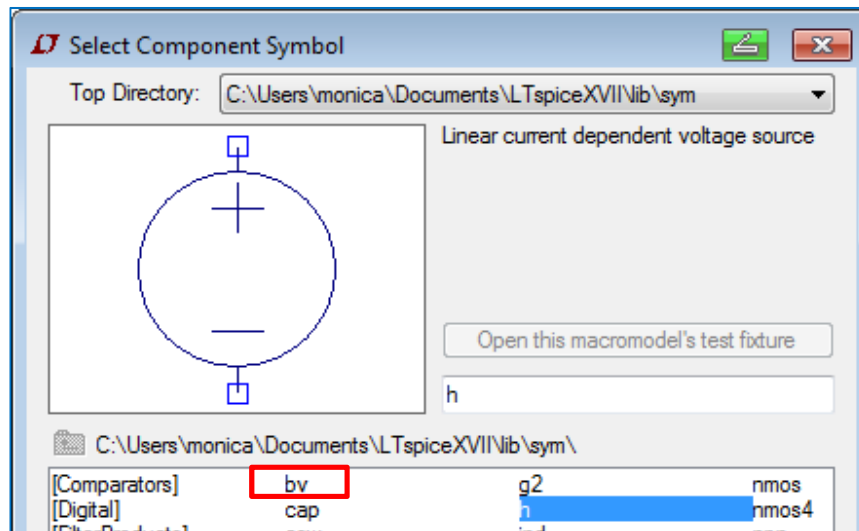


Figura 5.59: Selección de la fuente de tensión controlada bv

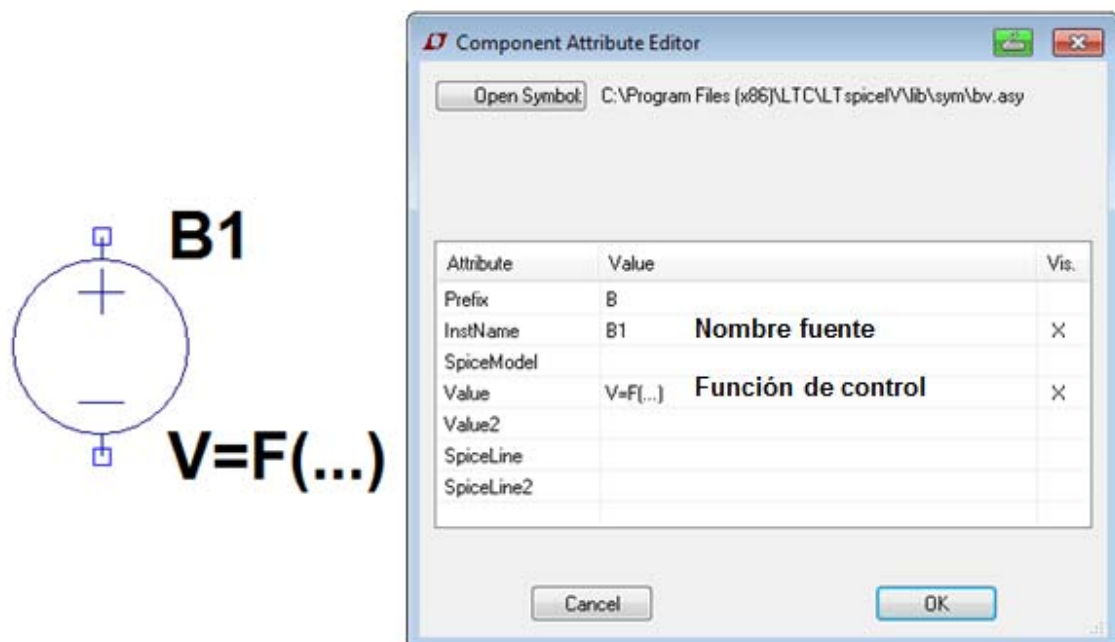


Figura 5.60: Definición de la fuente bv

La función de control se expresa como  $V = G \cdot V(N1, N2)$  donde G es la ganancia, N1 y N2 son los nodos donde se encuentra la tensión de control.

Por ejemplo, en el caso de la fuente de tensión controlada por tensión del modelo h para el circuito de la Figura 5.53, la función de control es  $V = 1.1e-4 * V$  (vsalida, 0).

Si se quiere una fuente de tensión controlada por corriente la función estará dada por:  $G * I$  (Nombre\_componente) donde G es la ganancia y Nombre\_componente es el nombre del componente por donde circula la corriente de control.

Para una fuente controlada de corriente se encuentran las fuentes bi y bi2 que sólo difieren en el sentido de la corriente, Figura 5.61.

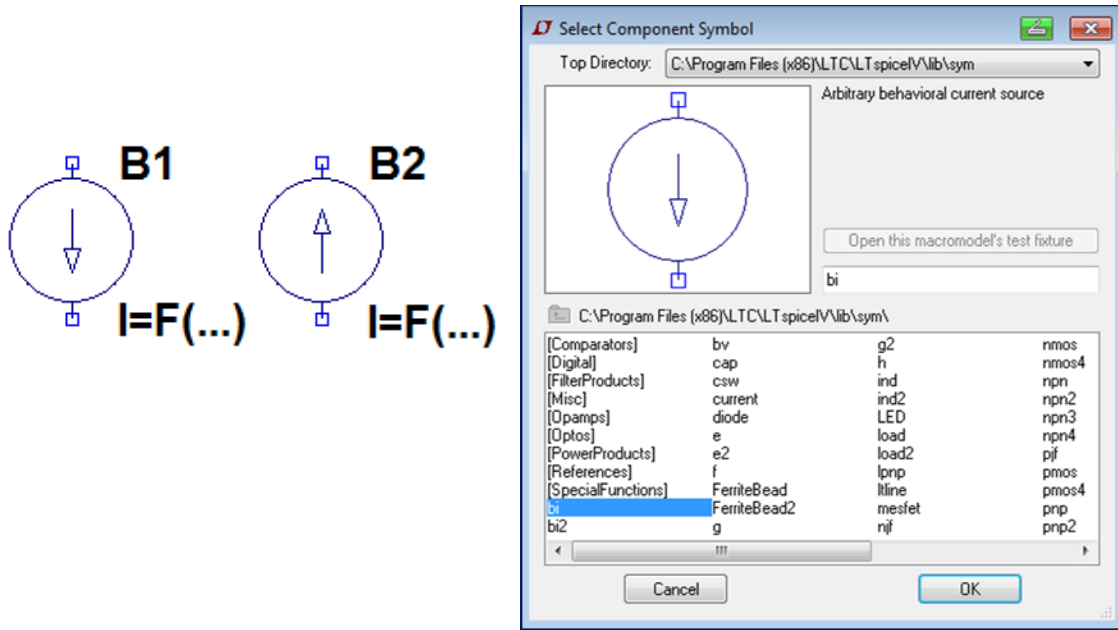


Figura 5.61: Fuentes de corriente controladas bi y bi2

Estas fuentes de corriente pueden ser controladas por corriente o tensión según la función de control. Si la fuente es controlada por tensión la función será:  $G * V$  (N1, N2) donde G es la ganancia, N1 y N2 son los nodos donde se encuentra la tensión de control.

Si la fuente es controlada por corriente la función será:  $G * I$  (Nombre\_componente) donde G es la ganancia y Nombre\_componente es el nombre del componente por donde circula la corriente de control.

Para el caso del ejemplo, se necesita una fuente de corriente controlada por corriente. Utilizando el generador de tensión auxiliar Vaux por donde circula la corriente de control, la sintaxis de la función será:  $120 * I$  (Vaux).

En la Figura 5.62 se muestra el circuito equivalente utilizando este tipo de fuentes. Realizando el mismo análisis de función de transferencia de pequeña señal, en la Figura 5.63 puede verse el resultado de la simulación que resulta igual al realizado anteriormente.

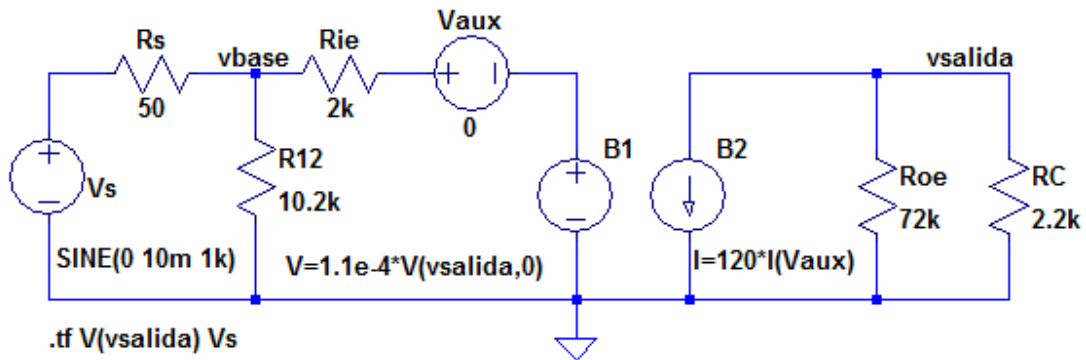


Figura 5.62: Circuito equivalente para análisis .TF

```

--- Transfer Function ---
Transfer_function:          -126.101      transfer
vs#Input_impedance:       1702.39      impedance
output_impedance_at_V(vsalida): 2164.53      impedance

```

Figura 5.63: Resultado de la simulación

Si se pretende analizar el modelo h para la configuración EC sin desacoplar el circuito equivalente debería modificarse como el indicado en la Figura 5.64. El mismo está basado en el circuito de la Figura 5.46 con la diferencia que el punto de Emisor no se encuentra al potencial de tierra sino que está conectado a la resistencia de Emisor RE. La Figura 5.65 muestra el resultado de la simulación.

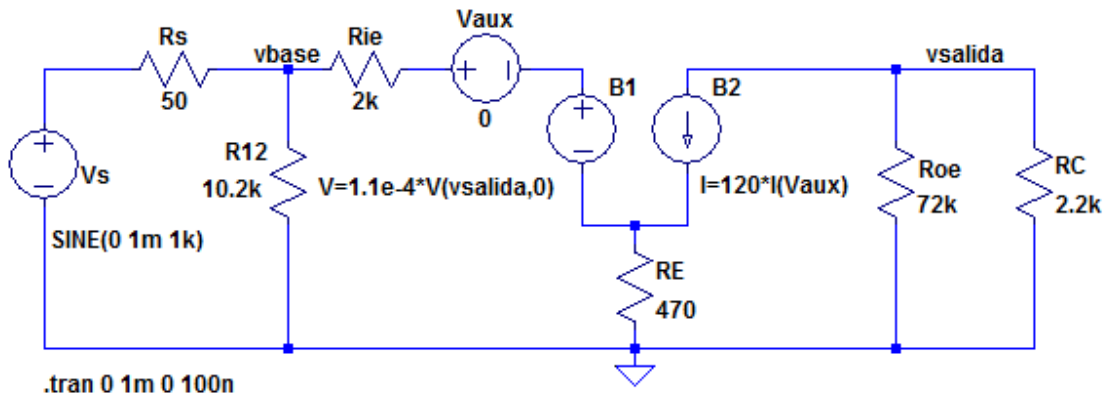


Figura 5.64: Circuito equivalente para amplificador no desacoplado

De los gráficos anteriores se obtiene una ganancia de tensión respecto de la Base:

$$|A_{vb}| = \frac{|v_{salidapico}|}{|v_{basepico}|} \cong 4.35$$

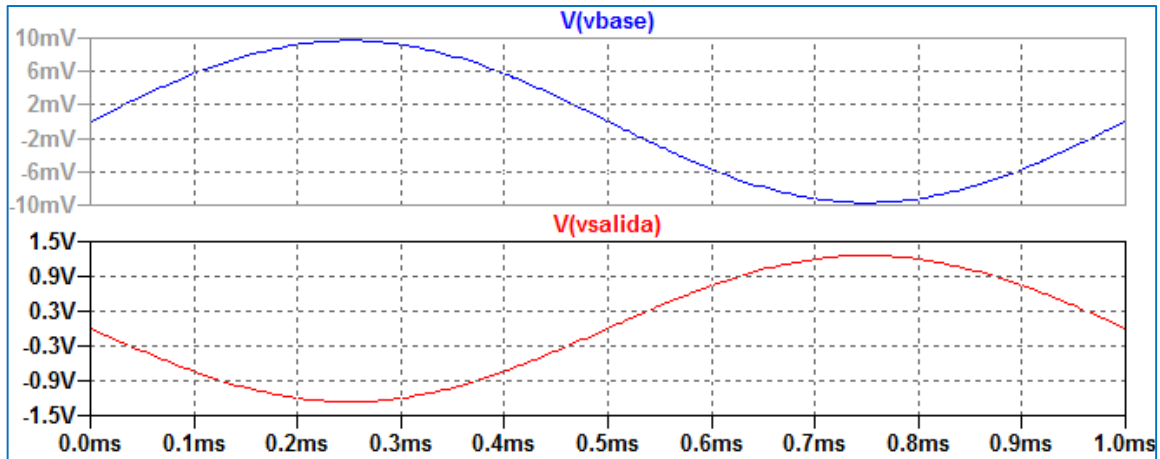


Figura 5.65: Formas de onda de salida y en Base

La Figura 5.66 muestra el resultado realizando un análisis de función de transferencia en pequeña señal .TF. Se observa la concordancia de los resultados obtenidos. Hay una diferencia de fase de 180° entre la tensión de salida y la tensión en la Base.

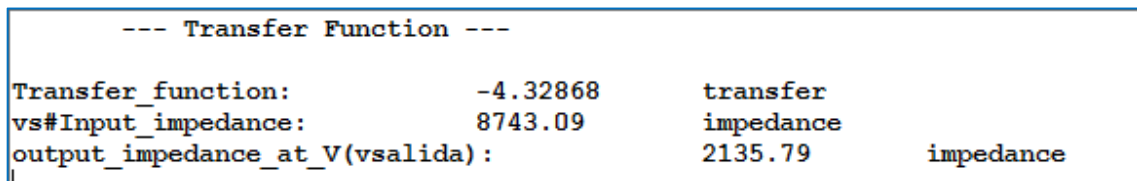


Figura 5.66: Resultado del análisis .TF

Si se realizan los cálculos de acuerdo a la resolución del modelo teórico  $|A_{vb}| = 128.1$ . De esta forma se convalida la simulación realizada. Como se observa en los gráficos hay una diferencia de fase de 180°.

### El modelo h simplificado

Bajo algunas condiciones circuitales el modelo de parámetros h puede ser reducido al uso de sólo dos parámetros:  $h_{ie}$  y  $h_{fe}$ . En esas condiciones el circuito resulta mucho más simple y se reduce a una sola fuente controlada. El uso de este modelo introduce errores menores al 10% para

la configuración EC y CC. La Figura 5.67 muestra el circuito resultante de aplicar esta reducción al análisis de la configuración EC desacoplada y el la Figura 5.68 el resultado de la simulación.

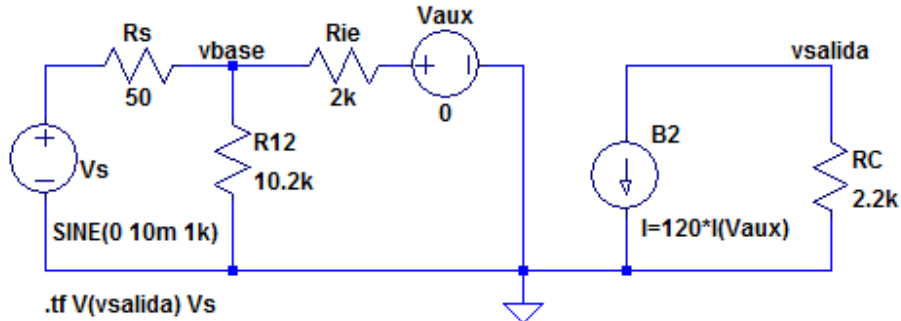


Figura 5.67: Modelo h simplificado

```

--- Transfer Function ---
Transfer_function:          -128.168      transfer
vs#Input_impedance:       1722.13      impedance
output_impedance_at_V(vsalida): 2200      impedance
    
```

Figura 5.68: Resultado de la simulación

Si se comparan los resultados con los obtenidos con el modelo completo se observa la concordancia de los resultados con un error dentro de los valores admisibles.

Las Figuras 5.69 y 5.70 muestran el circuito y los resultados para la configuración EC sin desacoplar.

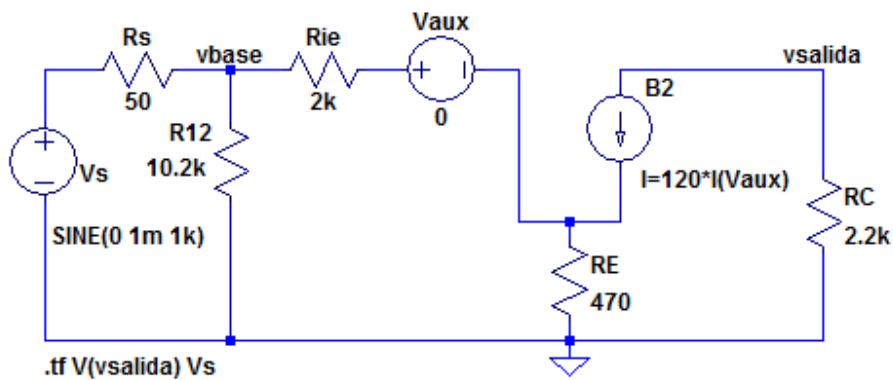


Figura 5.60: Modelo h simplificado no desacoplado

--- Transfer Function ---		
Transfer_function:	-4.45881	transfer
vs#Input_impedance:	8743.7	impedance
output_impedance_at_V(vsalida):	2200	impedance

Figura 5.70: Resultado de la simulación .TF

### El amplificador colector común (CC)

La configuración de Colector Común es de características particulares ya que no presenta ganancia de tensión, posee alta impedancia de entrada y muy baja de salida. Es utilizada como etapa separadora o adaptadora de impedancias (*buffer*). En la Figura 5.71 se muestra un circuito básico de esta configuración que mantiene el mismo punto de polarización que el de la configuración EC analizada anteriormente.

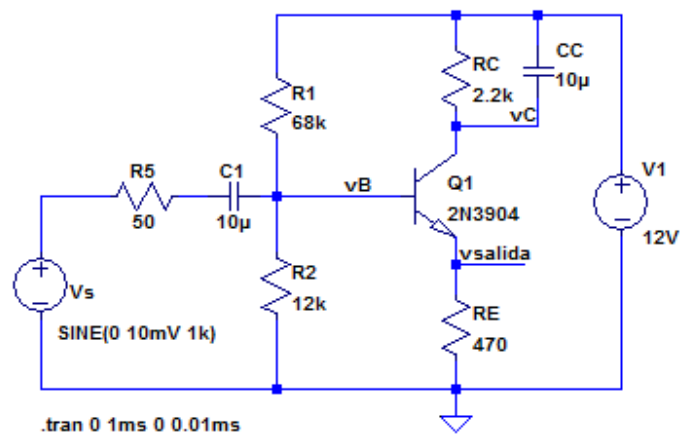


Figura 5.71: Esquema de un amplificador colector común

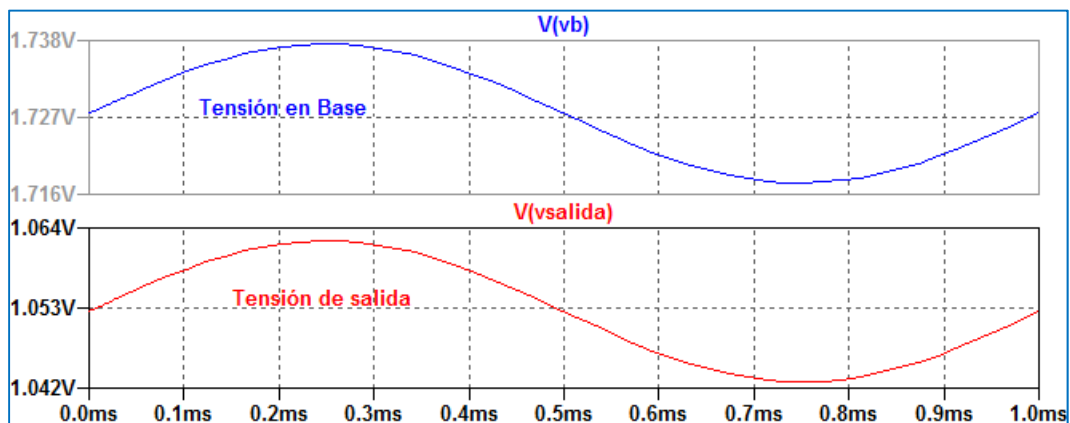


Figura 5.72: Formas de onda de tensión de salida y en Base

Se ha colocado un capacitor en paralelo con la resistencia de colector de modo que para la componente de señal el colector sea la referencia. La tensión de salida se toma sobre el resistor de Emisor RE.

Como puede observarse de la comparación de las formas de onda de tensión de la Figura 5.72, la tensión de salida está en fase con la tensión de entrada en base y si se calcula la relación de las tensiones el valor que se obtiene es aproximadamente unitario.

Si se realiza un análisis en frecuencia .AC cuyo resultado de muestra en la Figura 5.73 se observa que esta configuración tiene una mejor respuesta en frecuencia que la configuración EC y que su ganancia es casi unitaria.

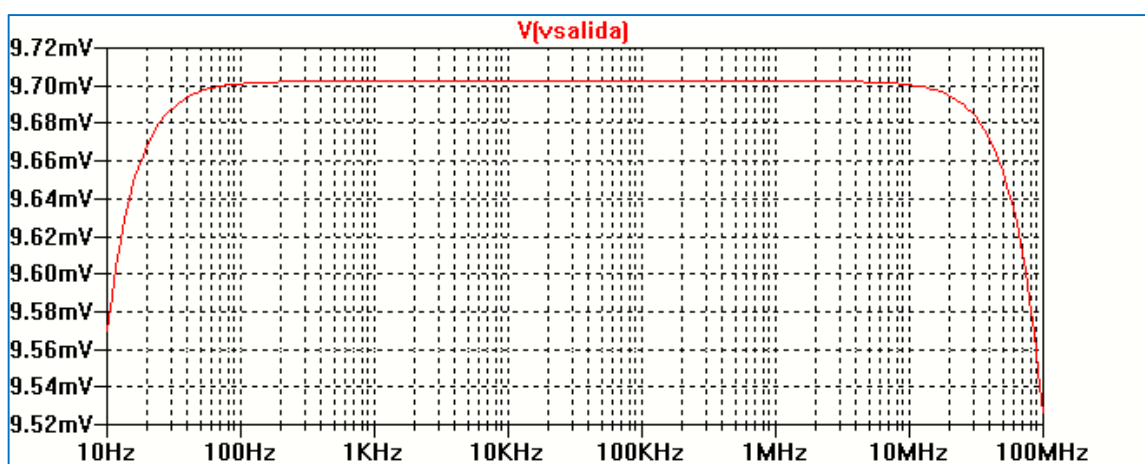


Figura 5.73: Respuesta en frecuencia del amplificador colector común

### Configuraciones multietapa

Muchas veces una sola etapa amplificadora no logran cumplir con las especificaciones definidas en un diseño. En estos casos pueden usarse varias etapas en configuración cascada, separadas por capacitores permitiendo mantener las corrientes y tensiones de polarización de cada etapa independiente unas de otras. En el caso de tener N etapas conectadas en cascada la ganancia de tensión para frecuencias medias resulta el producto de las ganancias de tensión de las N etapas.

La Figura 5.74 muestra un amplificador de dos etapas formado por una primera etapa emisor común con resistencia de emisor parcialmente desacoplada y una segunda etapa colector común. La simulación se realiza con LTspice XVII y se utilizan transistores BC547 disponibles de la base de datos de componentes del programa. Se realiza un análisis temporal (.tran) a una frecuencia de 1 KHz.

La Figura 5.75 muestra las formas de onda de la salida de la segunda etapa sobre la carga RL ( $v_{salida}$ ), de la primera etapa ( $v_{salida1}$ ) y de la entrada.



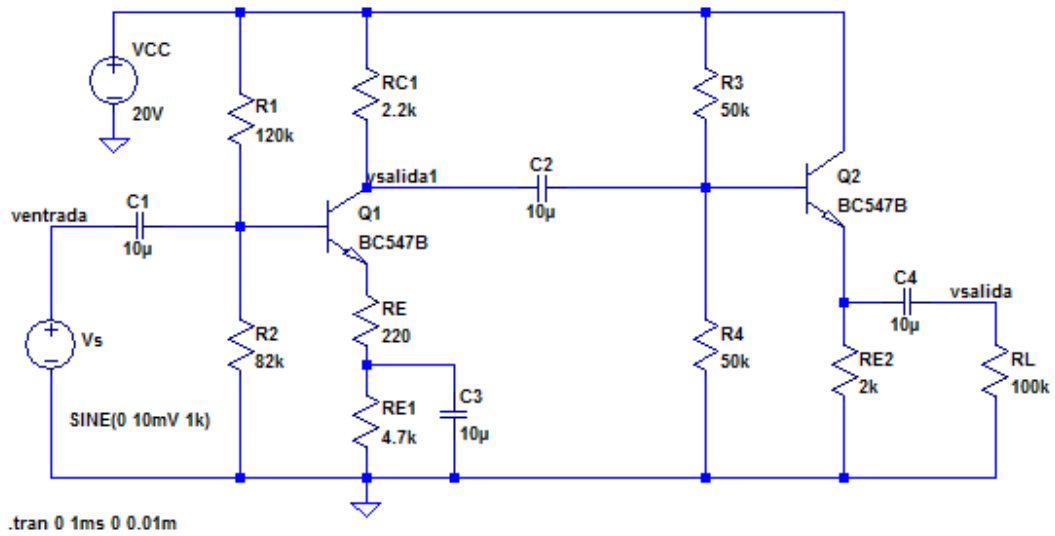
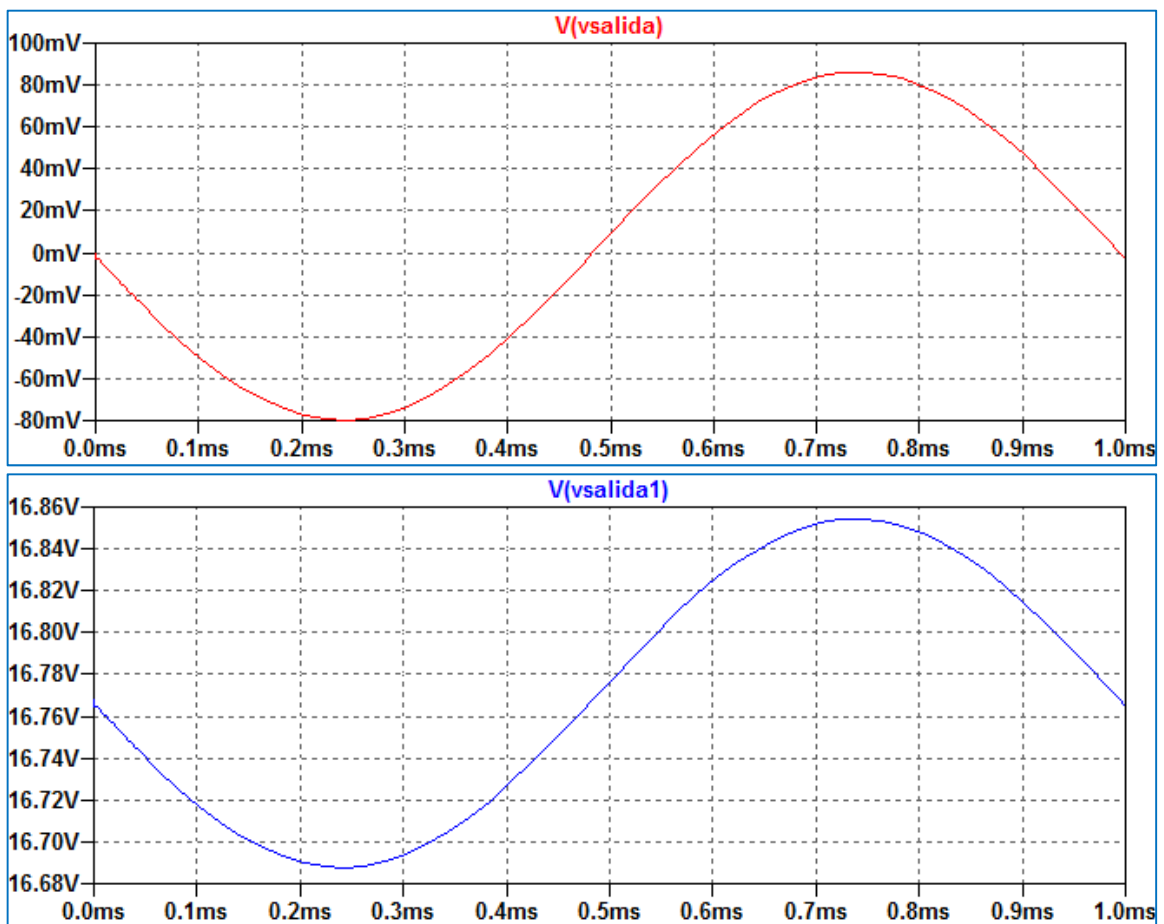


Figura 5.75: Configuración multietapa



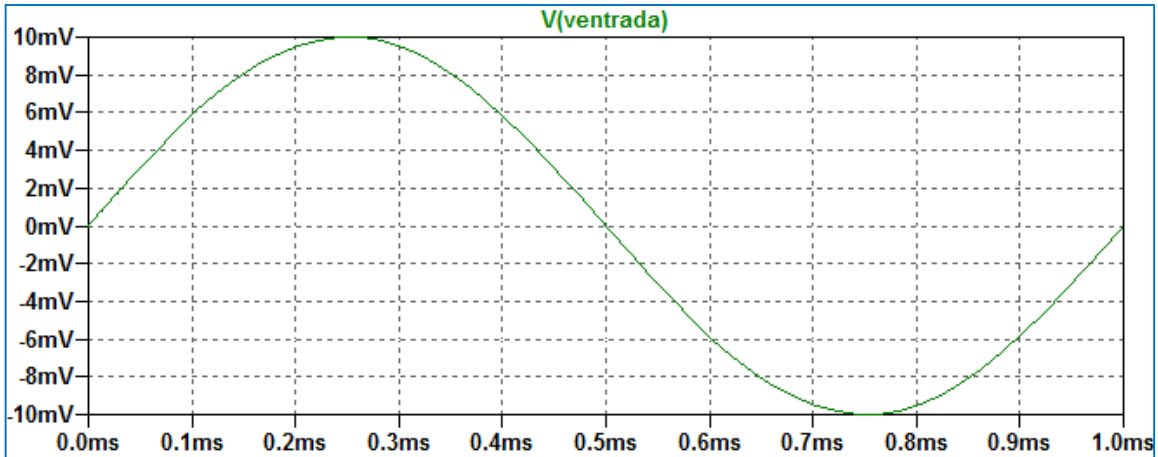


Figura 5.76: Formas de onda vsalida, vsalida1 y entrada.

Se mide una excursión máxima de la vsalida1 pico de valor de aproximadamente 83 mV, resultando una ganancia de tensión  $|A_v| = 83\text{mV}/10\text{mV} = 8.3$ .

La Figura 5.77 muestra las forma de onda de la tensión de salida respecto de la entrada para dos ciclos completos de la tensión de entrada. En este caso, dado que la ganancia de la segunda etapa es aproximadamente unitaria la ganancia de tensión del amplificador completo está determinada por la ganancia de la primera etapa y presenta una diferencia de fase de  $180^\circ$  respecto de la tensión de entrada.

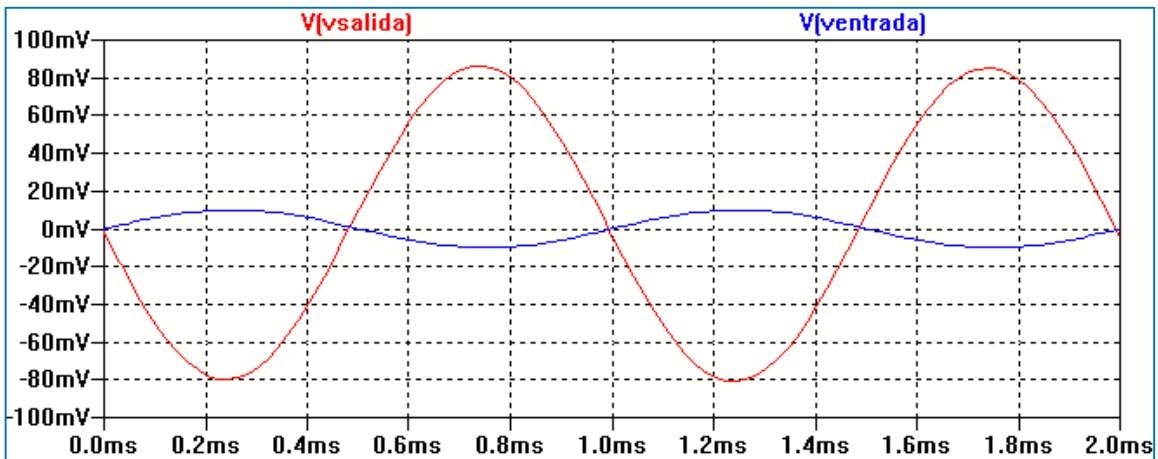


Figura 5.77: Formas de onda vsalida y entrada

El circuito multietapa anterior puede resolverse utilizando el modelo de parámetros h. Para ello es necesario encontrar el valor de los parámetros para cada transistor, ya que dependen del punto de polarización. Utilizando la hoja de datos provista por el fabricante y considerando el modelo h

simplificado se obtiene el circuito mostrado en la Figura 5.78, donde se tiene:  $h_{ie1} = 6k\Omega$ ,  $h_{fe1} = 319$ ,  $h_{ie2} = 2k\Omega$ ,  $h_{fe2} = 280$ . Se calcula la ganancia de tensión realizando una simulación utilizando la función de transferencia de pequeña señal (.TF). El resultado del análisis se muestra en la Figura 5.79. Se observa la concordancia de los resultados.

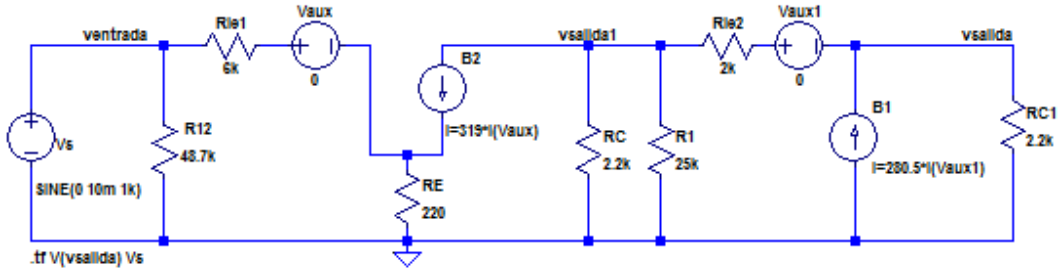


Figura 5.78: Circuito equivalente h simplificado multietapa

```

--- Transfer Function ---
Transfer_function:          -8.38841      transfer
vs#Input_impedance:       29741.6      impedance
output_impedance_at_V(vsvalida):  14.1958      impedance

```

Figura 5.79: Resultado de la simulación .TF

## CAPÍTULO 6

# Transistores de efecto de campo JFET y MOSFET

### Introducción

Los dispositivos de efecto de campo FET son dispositivos unipolares en los cuales la corriente de salida es controlada por un campo eléctrico. Básicamente, opera como un dispositivo controlado por tensión. Los FET se pueden dividir en JFET (Transistor de efecto de campo de juntura) y MOSFET (Transistor de efecto de campo metal-óxido-semiconductor). Este último debido a su fabricación simple y su pequeño tamaño se utilizan en circuitos integrados de muy alta escala de integración (VLSI), como los microprocesadores y memorias.

### Transistor de Efecto de campo JFET

Existen dos tipos de JFET: de canal N y de canal P. El JFET de canal N está formado por una región de silicio de tipo N que se encuentra entre dos regiones de silicio de tipo P+, Figura 6.1. La región N entre las dos regiones P+ se denomina canal y tiene una longitud es L. El canal se forma con silicio poco dopado. En los extremos se colocan contactos óhmicos metálicos formando los terminales de fuente (S) y drenador (D). Las regiones de tipo P, fuertemente impurificadas, se unen por medio de contactos óhmicos metálicos formando la región de puerta o compuerta (G). La Figura muestra el esquema constructivo y el símbolo esquemático de un JFET de canal N.

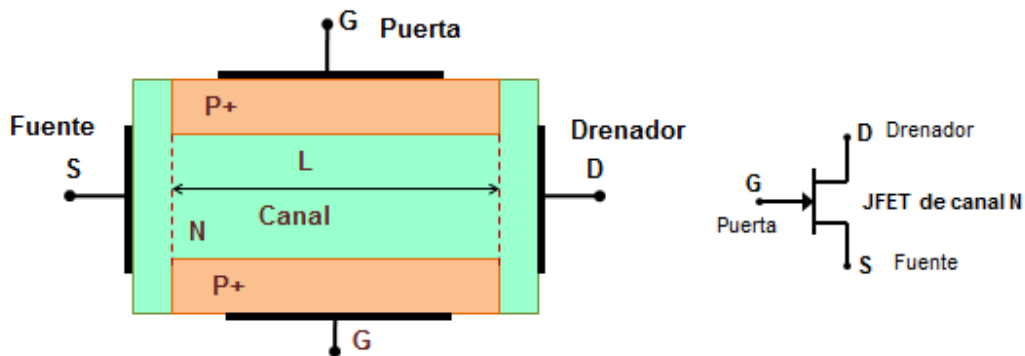


Figura 6.1: esquema de un JFET de canal N

En operación normal las regiones de puerta y canal forman una juntura P+N y se polariza en forma inversa, produciendo una muy pequeña corriente de puerta (nA o menor). Al polarizar el drenador positivo respecto a la fuente ( $V_{DS} > 0$ ) se genera una corriente que fluye entre estos terminales, cuya intensidad depende de las tensiones aplicadas en los terminales del dispositivo,  $V_{DS}$  y  $V_{GS}$ . Para tensiones  $V_{DS} \leq 1$  V el dispositivo se comporta en forma lineal presentando un comportamiento resistivo. El canal se puede modelizar como una barra semiconductor de tipo N de altura constante, comportándose como una resistencia, Figura 6.2. Esta zona se denomina región óhmica y el comportamiento del dispositivo queda determinado por  $V_{GS}$ .

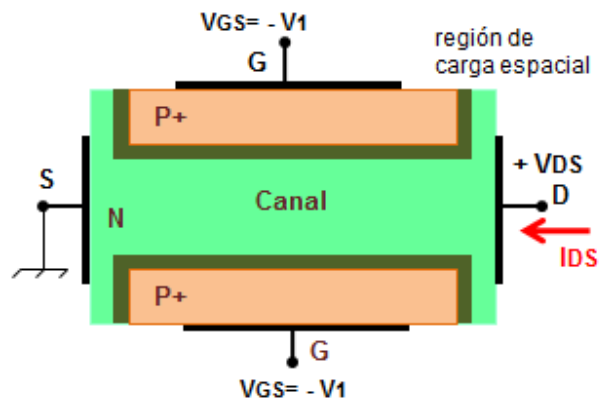


Figura 6.2: Esquema de un JFET en la región lineal

Debido a que se aplica una tensión inversa a la juntura PN entre puerta y canal, al aumentar la polarización inversa aumenta la región de carga espacial y disminuye la altura efectiva del canal. Esta acción continúa hasta que se alcanza una condición donde la región de carga espacial cubre toda la región de canal y la corriente se anula, Figura 6.3. El valor de la tensión  $V_{GS}$  en ese punto se denomina  $V_{GSoff}$ .

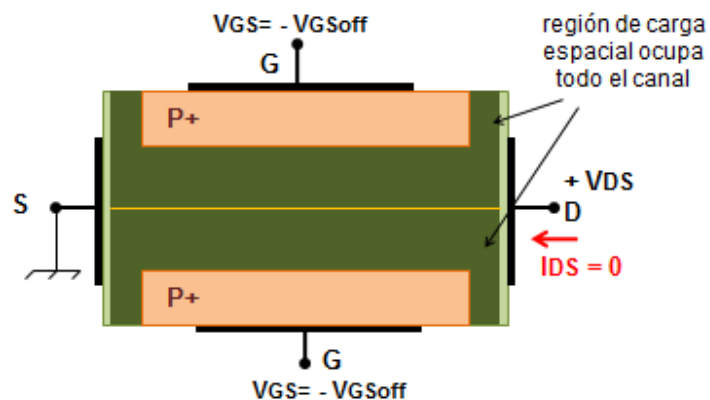


Figura 6.3: Esquema de un JFET en corte

El canal tendrá su máxima apertura para  $V_{GS} = 0$ , en ese punto la corriente será máxima y se denomina  $I_{DSS}$ . Los valores de  $I_{DSS}$  y  $V_{GSoff}$  son parámetros característicos de un JFET y se encuentran disponibles en las hojas de datos provistas por los fabricantes.

Para cualquier valor de  $V_{GS}$  entre  $V_{GS} = 0$  y  $V_{GSoff}$ , si  $V_{DS}$  aumenta para tensiones mayores a 1 V, la región de carga espacial de la juntura puerta-canal no se mantiene constante sino que es mayor en la región de drenador. Esto provoca que la resistencia efectiva del canal no sea constante sino que dependa de la posición. Para cierto valor de la tensión  $V_{DS}$  denominada tensión de saturación  $V_{DSsat}$  las regiones de carga espacial cierran el canal en el extremo de drenador, Figura 6.4.

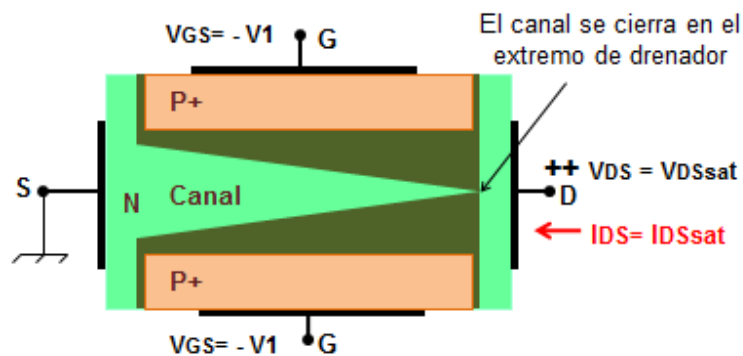


Figura 6.4: Esquema de un JFET para saturación

Incrementos mayores de la tensión  $V_{DS}$  no producen aumentos significativos en la corriente de drenador. Esa región de funcionamiento se denomina región de saturación y el dispositivo se comporta como una fuente de corriente controlada por una tensión, ya que la corriente de drenador es, idealmente, independiente de la tensión  $V_{DS}$ . La tensión  $V_{DS}$  presenta un valor máximo a partir del cual se produce la ruptura por avalancha aumentando bruscamente la intensidad de la corriente de drenador. Debe evitarse el funcionamiento del dispositivo en esta zona.

La característica  $I_{DS}-V_{DS}$  en la zona de saturación se representa por una ecuación empírica que coincide bastante bien con las características reales del dispositivo:

$$I_{DSsat} = I_{DSS} \left( 1 - \frac{V_{GS}}{V_{GSoff}} \right)^2$$

Esta ecuación que relaciona la corriente  $I_{DS}$  con la tensión  $V_{GS}$  representa la denominada característica de transferencia del dispositivo.

### Modelo SPICE del JFET

El modelo SPICE del transistor de efecto de campo JFET es complejo, aunque muchos de los parámetros que definen ese modelo pueden ser ignorados por el usuario y el programa les asigna

valores por defecto. En la mayoría de los programas con base SPICE el modelo del dispositivo para gran señal está representado en la Figura 6.5.

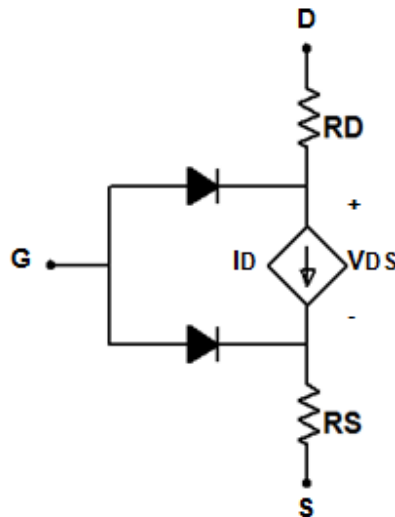


Figura 6.5: Modelo equivalente de gran señal

La Figura 6.5 muestra el modelo del dispositivo para corriente continua de un JFET de canal N. El modelo consta de una fuente de corriente no lineal  $I_D$ , los resistores  $R_D$  y  $R_S$  que representan las regiones óhmicas de drenador y de fuente, y dos diodos que representan las junturas que definen la región de canal.

Todos los parámetros del modelo SPICE representan características físicas del transistor que dependen del proceso de fabricación. Los programas de simulación basados en SPICE cuentan con bibliotecas de componentes donde se encuentran descritos los modelos de varios transistores comerciales por lo que el usuario no debe preocuparse por la obtención de los parámetros del modelo.

El transistor de efecto de campo JFET se describe en SPICE mediante una instrucción que comienza con la letra J seguido por los nodos que describen los terminales del dispositivo (drenador, puerta y fuente), el modelo junto con los parámetros del mismo.

La sentencia que representa al modelo del transistor JFET diferencia si se trata de un transistor de canal N o de canal P y se expresa, respectivamente, por:

**.MODEL JNOMBRE NJF(P1=Val1 P2=Val2 ... PN=ValN)**

**.MODEL JNOMBRE PJF(P1=Val1 P2=Val2 ... PN=ValN)**

JNOMBRE es el nombre del dispositivo asignado en el modelo. La letra J indica el tipo de dispositivo, transistor de efecto de campo de juntura en este caso. Pi representa el nombre del

parámetro y Vali el valor asignado al mismo. En un circuito la descripción del dispositivo se realiza por:

**J<nombre> <drenador> <puerta> <fuente> <JNOMBRE> [(área) valor]**

El término (área) especifica un coeficiente multiplicador que permite establecer un factor multiplicador utilizado para establecer el número de transistores equivalentes conectados en paralelo, y afecta a algunos de los parámetros del modelo. Su valor por defecto es la unidad. Como ejemplo, las sentencias dadas a continuación describen un transistor llamado JPHI en el circuito, conectado entre los nodos 2, 5 y tierra, cuyo nombre de modelo es JTIP y representa un transistor de canal N estándar.

**JPHI 2 5 0 JTIP  
.model JTIP NJF**

En cambio la sentencia que sigue describe el JFET llamado J1 conectado entre los nodos 2, 5 y tierra pero corresponde a un dispositivo comercial (2N3819) cuyos parámetros se encuentran en la biblioteca de componentes:

**J1 2 5 0 2N3819**

Básicamente, hay tres parámetros físicos que definen el funcionamiento del JFET: IDSS, VGSoff y  $\lambda$ . IDSS es la corriente de drenador para VGS = 0 V y VGSoff corresponde a la tensión de estrangulamiento del canal. El parámetro  $\lambda$  es el parámetro de modulación de la longitud del canal y tiene en cuenta la influencia de la tensión de drenador-fuente sobre la corriente de drenador cuando está en la región de saturación. El signo de este parámetro es siempre positivo, independientemente del tipo de dispositivo. Los parámetros anteriores se expresan en SPICE por las relaciones:

$$\text{Beta} = \text{IDSS}/\text{VGSoff}^2$$

$$\text{Vto} = \text{VGSoff}$$

La Tabla 6.1 muestra un listado parcial de los parámetros SPICE más importantes del JFET

**Tabla 6.1: Parámetros básicos del JFET**

Parámetro	Significado	Valor típico	Valor predefinido
BETA	Coeficiente de transconductancia	$1\text{E}^{-3} \text{ A/V}^2$	$1\text{E}^{-4} \text{ A/V}^2$
VTO	Tensión umbral Vto	-2V	-2V
LAMBDA	Modulación del canal $\lambda$	$1\text{E}^{-4} \text{ V}^{-1}$	$0 \text{ V}^{-1}$
RD	Resistencia óhmica de drenador	100 $\Omega$	0 $\Omega$
RS	Resistencia óhmica de fuente	100 $\Omega$	0 $\Omega$



En la Figura 6.6 se muestra el circuito equivalente de pequeña señal que permite linealizar la operación del dispositivo alrededor del punto de operación para corriente continua. Este modelo incluye una fuente de corriente controlada por tensión, cuyo valor depende de la transconductancia  $g_m$  definida por:

$$g_m = \left. \frac{\partial i_D}{\partial v_{GS}} \right|_{OP} \cong \frac{2 I_{DSS}}{|V_{GSoff}|} \sqrt{\frac{I_D}{I_{DSS}}}$$

En la expresión anterior se ha ignorado el efecto de la modulación de la longitud del canal. El efecto de la modulación de la longitud del canal visto sobre la característica de salida puede ser considerado introduciendo una conductancia  $g_{ds}$  definida por:

$$g_{ds} = \left. \frac{\partial i_D}{\partial v_{DS}} \right|_{OP}$$

Los resistores  $R_D$  y  $R_S$  tienen en cuenta las regiones óhmicas de drenador y de fuente respectivamente.

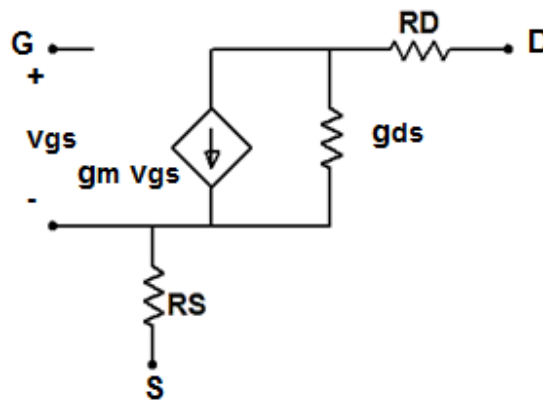
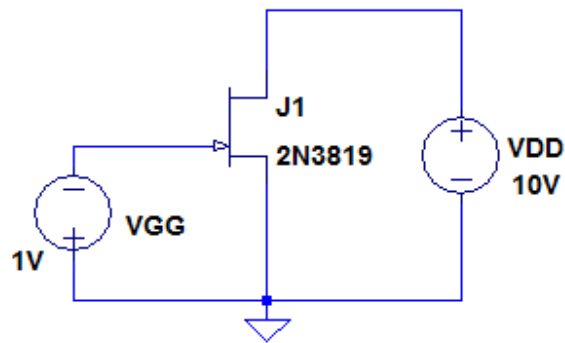


Figura 6.6: Modelo equivalente de pequeña señal

### Curvas características de salida y de transferencia del JFET

La Figura 6.7 muestra el esquema de la conexión para graficar la característica de salida del transistor JFET 2N3819. Se realiza un barrido en corriente continua DC Sweep de la fuente VGG desde 0 V hasta 3 V con un paso de 0.5 V. Debe observarse que la polaridad de la fuente VGG polariza en inversa la juntura puerta-fuente. La fuente VDD se varía entre 0 y 10 V con un paso de 0.1 V. La Figura 6.8 muestra el resultado de la simulación.



`.dc VDD 0 10V 0.1V VGG 0 3V 0.5V`

Figura 6.7: Circuito para característica de salida

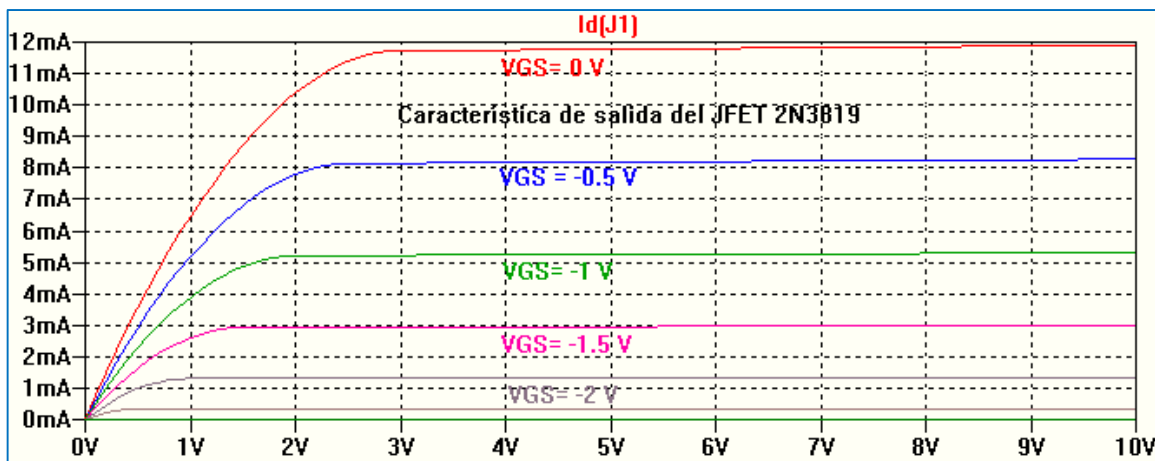
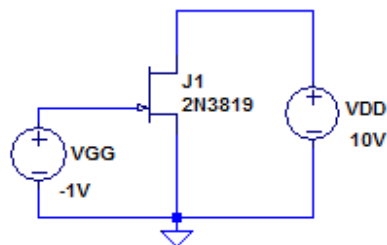


Figura 6.8: Característica de salida

La Figura 6.9 muestra el circuito para graficar la característica de transferencia. También se ha realizado un análisis DC Sweep, dado que en el modelo completo del JFET hay una pequeña dependencia de la tensión VDS. Esta dependencia disminuye al aumentar VDS como se aprecia en la Figura 6.10 donde se muestra la curva de transferencia resultado de la simulación.



`.dc VGG -3 0V 0.01V VDD 2V 10V 4V`

Figura 6.9: Circuito para característica de transferencia

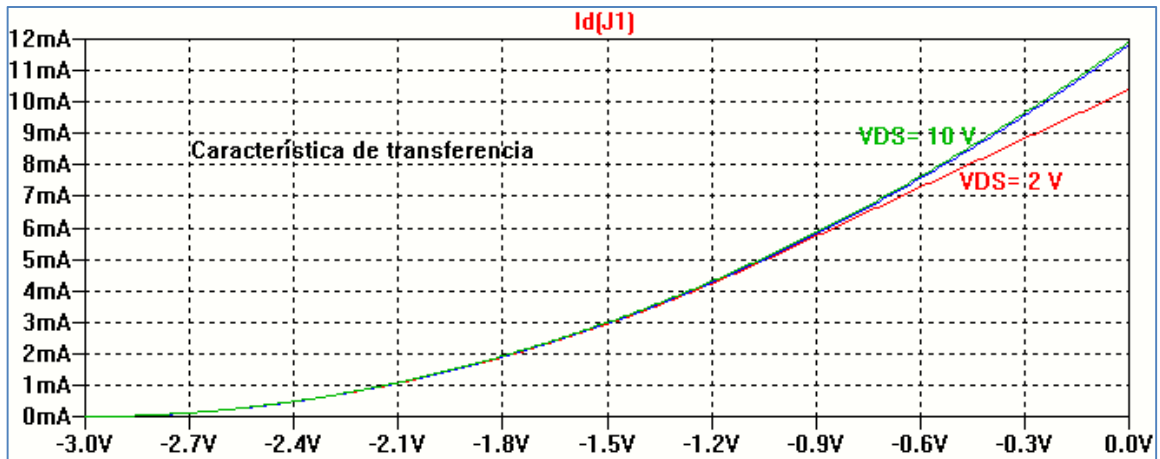


Figura 6.10: Característica de transferencia

### Polarización del JFET

El circuito de autopolarización de la Figura 6.11 se utiliza para establecer el punto de reposo Q por medio de la tensión en el resistor  $R_S$  que se conecta en el terminal de fuente. El JFET se polariza en la región de saturación. Se realiza un análisis .OP cuyos resultados se muestran en la Figura 6.12.

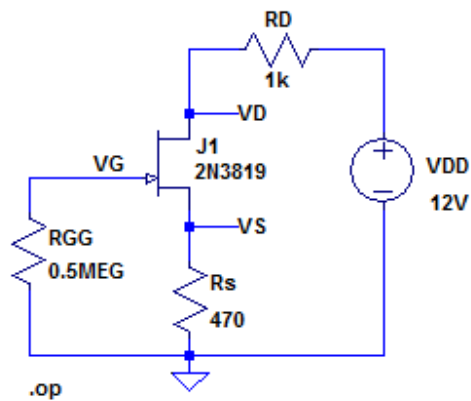


Figura 6.11: Circuito autopolarizado

```

--- Operating Point ---
V(vd) :      8.885      voltage
V(vg) :      5.80127e-006 voltage
V(vs) :      1.46405    voltage
V(n001) :     12      voltage
Id(J1) :     0.003115   device_current
Ig(J1) :     -1.16025e-011 device_current
Is(J1) :     -0.003115 device_current
I(Rs) :      0.003115   device_current
I(Rgg) :     1.16025e-011 device_current
I(Rd) :      0.003115   device_current
I(Vdd) :     -0.003115 device_current

```

Figura 6.12: Resultado de la simulación

A continuación se describe el modelo SPICE completo del JFET 2N38919 utilizado en la simulación.

```
.model 2N3819 NJF(Beta=1.304m Betatce=-.5 Rd=1 Rs=1 Lambda=2.25m Vto=-3 Vtotc=-2.5m
Is=33.57f Isr=322.4f N=1 Nr=2 Xti=3 Alpha=311.7u Vk=243.6 Cgd=1.6p M=.3622 Pb=1 Fc=.5
Cgs=2.414p Kf=9.882E-18 Af=1 mfg=Vishay)
```

De los parámetros  $\text{Beta}=1.304\text{m}$  y  $\text{Vto}=-3\text{ V}$  junto con las relaciones entre ellos dadas anteriormente se determina una corriente  $\text{IDSS} \cong 11,74\text{ mA}$ . Con estos datos se calcula la corriente de drenador en la región de saturación:

$$\text{IDSsat} = \text{IDSS} \left( 1 - \frac{(-\text{IDS RS})}{\text{VGSoff}} \right)^2$$

Resolviendo la ecuación anterior resulta:

$$\text{IDS} \cong 3.1\text{ mA}, \text{VGS} = 3.1\text{ mA} \cdot 0.47\text{ K}\Omega = 1.457\text{ V}$$

Estos resultados se corresponden con los resultados de la simulación en la Figura 6.12.

### Circuito amplificador con JFET

De la misma forma que el Transistor Bipolar con el JFET se pueden armar tres tipos de amplificadores: Fuente común, Drenador común y Puerta común. Se analizará el amplificador Fuente común, Figura 6.13, utilizando el circuito de polarización anterior.

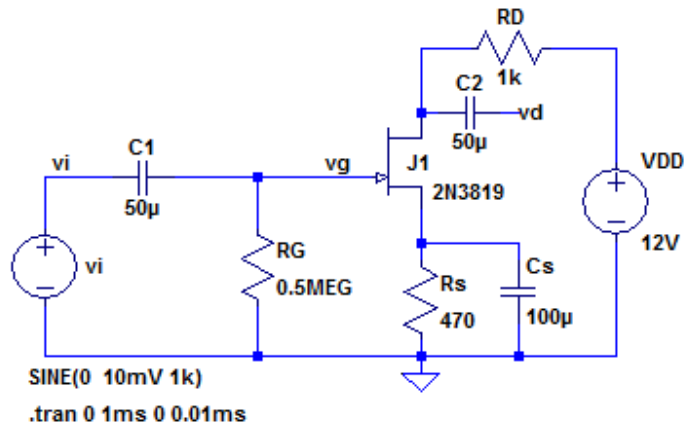


Figura 6.13: Circuito amplificador Fuente común desacoplada

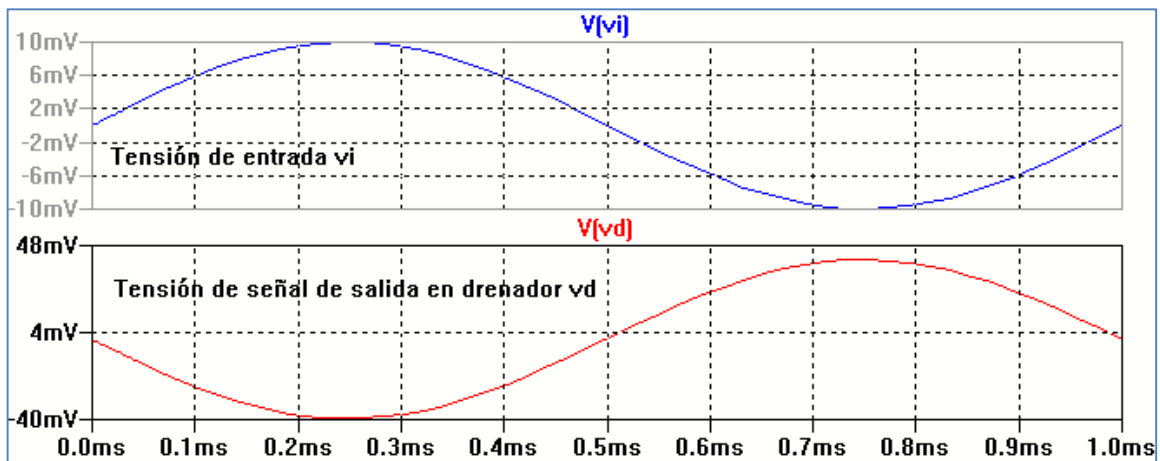


Figura 6.14: Resultado de la simulación

Del análisis de los gráficos obtenidos de la simulación, Figura 6.14, se obtiene una ganancia de tensión aproximada:  $A_v \cong -4$ .

Este resultado se corresponde con el que obtendría analíticamente, ya que para esta configuración puede aproximarse la ganancia de tensión por la expresión:

$$A_v \cong -g_m R_D$$

En la expresión anterior  $g_m$  es la transconductancia del modelo de pequeña señal que se calcula a partir de los valores de la polarización y de los parámetros del dispositivo:

$$g_m = -\frac{I_{DSS}}{V_{TO}} \left( 1 - \frac{V_{GS}}{V_{TO}} \right)$$

De los resultados obtenidos anteriormente  $V_{GS} = -I_{DS} R_S \cong -1.46$  V,  $I_{DSS} \cong 11.74$  mA,  $V_{TO} = -3$  V, resultando:  $g_m \cong 4.01$  mA/V. Con estos valores la amplificación teórica resulta:

$$A_v \cong -4.01 \text{ mA/V } 1\text{K}\Omega \cong -4$$

Si se saca el capacitor  $C_s$  la etapa amplificadora continua siendo Fuente común pero ahora es no desacoplada o con resistor de fuente  $R_s$ . Como puede verse del resultado de la simulación, Figura 6.15, la ganancia de tensión disminuye debido a la presencia de  $R_s$  y resulta un valor aproximado:  $A_v \cong -1.4$ .

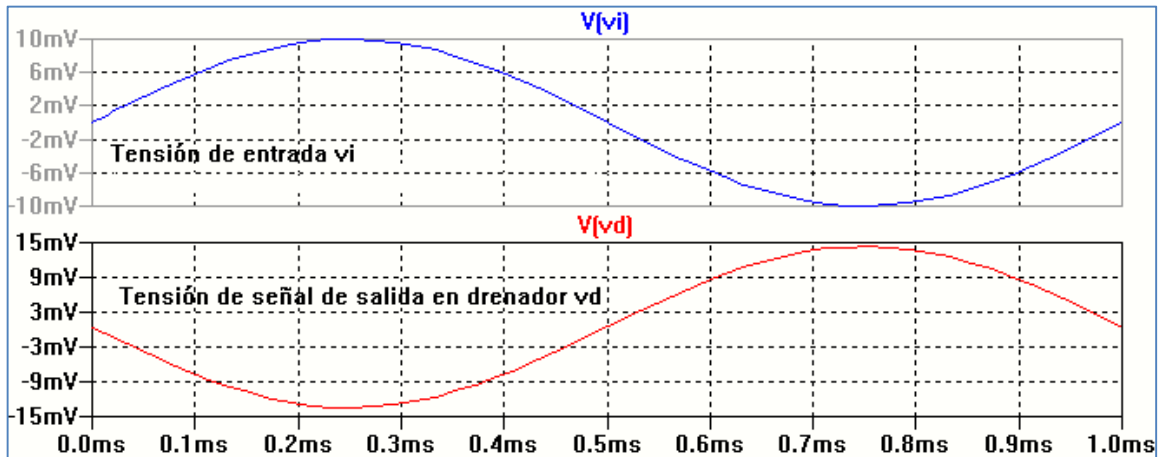


Figura 6.15: Resultado de la simulación

Otra forma de obtener el análisis de pequeña señal es a partir del modelo equivalente de pequeña señal de la Figura 6.6. Utilizando el circuito amplificador desacoplado de la Figura 6.13 se construye el modelo de pequeña señal en el cual se ha adoptado un valor aproximado para  $r_d = 1/g_{ds} \cong 50 \text{ k}\Omega$ ,  $g_m = 4 \text{ mA/V}$  y se han supuesto despreciables los resistores  $R_D$  y  $R_S$ , Figura 6.16. Se ha realizado un análisis de la función de transferencia .TF. El resultado de la simulación se muestra en la Figura 6.17 y se corresponde con los obtenidos anteriormente.

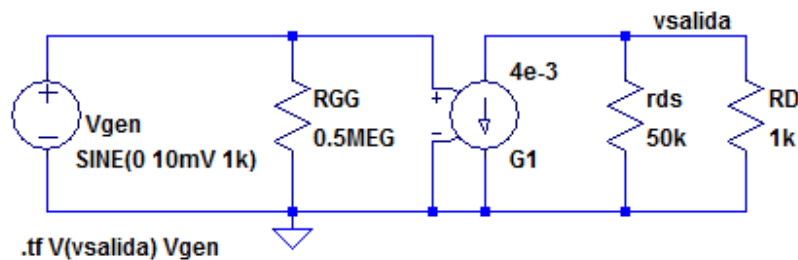


Figura 6.16: Circuito equivalente de señal para amplificador desacoplado

```

--- Transfer Function ---
Transfer_function:          -3.92157      transfer
vgen#Input_impedance:      500000       impedance
output_impedance_at_V(vsalida): 980.392   impedance

```

Figura 6.17: Resultado de la simulación

La Figura 6.18 muestra el circuito de pequeña señal para el amplificador sin desacoplar.

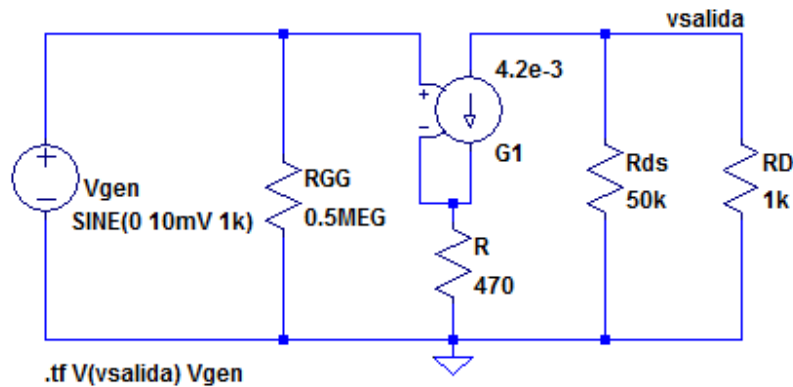


Figura 6.18: Circuito equivalente de señal para amplificador no desacoplado

El resultado de la simulación se muestra en la Figura 6.19 y se corresponde con los obtenidos anteriormente.

```

--- Transfer Function ---
Transfer_function:          -3.92157      transfer
vgen#Input_impedance:      500000       impedance
output_impedance_at_V(vsalida): 980.392   impedance

```

Figura 6.19: Resultado de la simulación

## Transistor de Efecto de campo MOSFET

La Figura 6.20 muestra un esquema simplificado de un transistor de efecto de campo MOSFET de canal N normalmente bloqueado o de acumulación y su símbolo esquemático. Consta de un sustrato de Silicio tipo P que contiene dos regiones de silicio tipo N fuertemente impurificadas (N+). Entre esas dos regiones N se crece una delgada capa de óxido (dióxido de silicio), sobre la cual se deposita una capa metálica que forma el terminal denominado Puerta (G). En las regiones N+ y el sustrato se realizan contactos denominados Fuente (S), Drenador (D) y Sustrato (B). En muchas

aplicaciones el terminal de Sustrato está al mismo potencial que Fuente. La región que se encuentra debajo de la capa de óxido entre las dos regiones N+ se denomina canal.

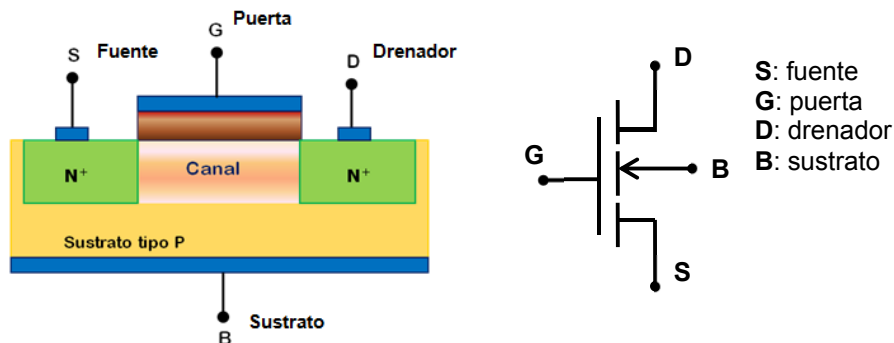


Figura 6.20: Esquema constructivo de un MOSFET de acumulación de canal N

Para  $V_{GS} = 0$  las regiones de Fuente y Drenador están separadas por uniones PN en oposición, de modo que entre ellas aparece una resistencia muy elevada, del orden de  $10^{12} \Omega$ . Al aplicar una tensión  $V_{GS} > 0$ , manteniendo Fuente, Drenador y Sustrato a potencial cero, entre las regiones de Puerta y Sustrato se forma un capacitor MOS con dióxido de silicio como dieléctrico. Se acumula carga positiva sobre la puerta y carga negativa sobre el sustrato, formándose una región de carga espacial. Mayores incrementos en la tensión  $V_{GS}$  no producen cambios en la región de carga espacial pero se induce una delgada capa de electrones en la interfaz óxido-semiconductor formando un canal que conecta las regiones de Fuente y Drenador, Figura 6.21. La tensión de puerta  $V_{GS}$  requerida para producir esta capa se denomina tensión umbral  $V_T$ .

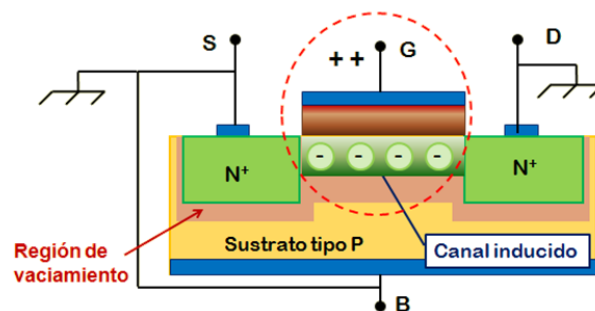


Figura 6.21: Formación de la región de canal

Cuando  $V_{GS} > V_T$  la altura del canal aumenta debido a que más electrones son atraídos hacia la zona de interfaz.

Si para  $V_{GS} > V_T$  se polariza el Drenador positivo respecto la fuente y cuando  $V_{DS}$  toma pequeños valores positivos el canal inducido se comporta como un resistor y fluye una corriente entre Drenador y Fuente proporcional a la tensión  $V_{DS}$ .



Al seguir aumentando la tensión  $V_{DS}$ , manteniendo  $V_{GS} > V_T$  el canal se estrecha en el extremo de Drenador variando la resistencia vista entre los extremos de Drenador y Fuente como se muestra en la Figura 6.22.

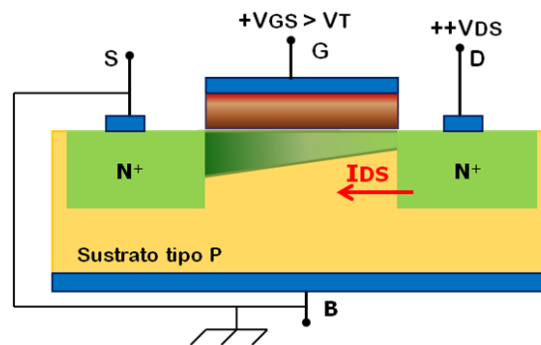


Figura 6.22: Estrechamiento del canal cercano a Drenador

Si la tensión  $V_{DS}$  sigue en aumento se llega a un valor de tensión para el cual la densidad de carga en el terminal de drenador se anula. Este valor de tensión se denomina tensión de saturación  $V_{DSsat}$ , y está dada por la relación:  $V_{DSsat} = V_{GS} - V_T$ .

Para tensiones  $V_{DS} > V_{DSsat}$  el punto donde se cierra el canal se mueve hacia el terminal de Fuente. Para un dispositivo ideal se considera que la corriente se mantiene constante a partir del punto  $V_{DSsat}$ . Esta zona de funcionamiento se conoce como región de saturación. En esta zona se considera que la corriente entre drenador y fuente no depende de la tensión  $V_{DS}$  y solo depende de la tensión  $V_{GS}$ , para un dispositivo ideal. De esta forma la relación entre la corriente  $I_{DS}$  y la tensión  $V_{GS}$  en la región de saturación queda expresada por:

$$I_{DS} = k (V_{GS} - V_T)^2$$

La constante  $k$  depende de características constructivas del dispositivo.

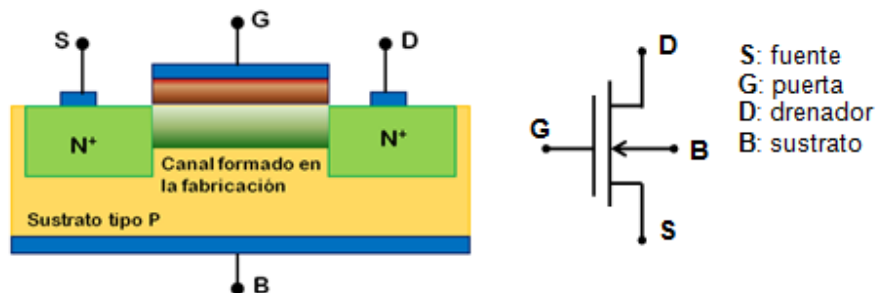


Figura 6.23: esquema de un MOSFET de agotamiento de canal N

La Figura 6.23 muestra la característica esquemática de otro tipo de dispositivo denominado MOSFET de canal N en modo de vaciamiento o normalmente conductor y su símbolo esquemático.

A diferencia del MOSFET de canal N normalmente bloqueado una región conductiva de canal N, ya formada desde el proceso de fabricación, se extiende bajo la región de óxido. Este canal ya formado permite establecer una corriente entre Drenador y Fuente aun cuando la tensión de Puerta sea nula.

La denominación vaciamiento se refiere a que es necesario agotar o vaciar de portadores el canal para que se anule la corriente  $I_{DS}$ . Para lograr este efecto se debe aplicar una tensión negativa en la Puerta. La tensión  $V_{GS}$  que anula la corriente entre Drenador y Fuente se denomina  $V_{GS}$  de corte ( $V_{GS(Off)} = V_p$ ) en las hojas de datos del dispositivo.

Si  $V_{GS} \geq 0$  el canal se hace más conductor incrementando en consecuencia la corriente por encima de la denominada  $I_{DSS}$ ,  $I_{DS}$  para  $V_{GS} = 0$  V.

### Modelo SPICE del MOSFET

El modelo SPICE del transistor MOSFET es muy complicado debido a su gran cantidad de parámetros. Existen varios modelos para la representación del modelo de gran señal del dispositivo. En la mayoría de los programas con base SPICE el modelo del dispositivo para gran señal está representado en la Figura 6.24.

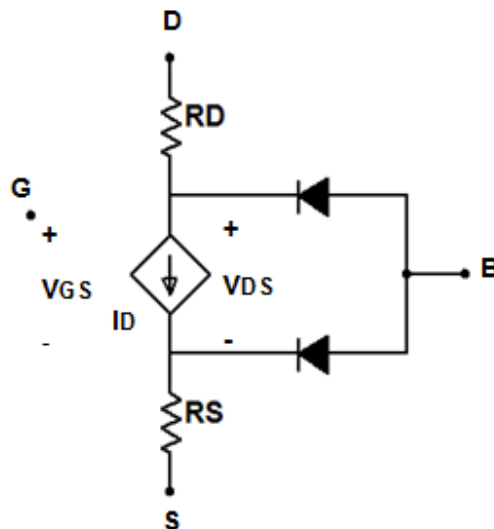


Figura 6.24: Modelo de gran señal para MOSFET de canal N

El modelo matemático que representa las características en corriente continua depende de la complejidad del modelo utilizado. En el modelo más simple la corriente de Drenador puede expresarse por medio de las siguientes relaciones:

$$\begin{aligned}
 I_{DS} &= 0 && \text{si } V_{GS} < V_T \\
 I_{DS} &= k [2(V_{GS} - V_T) V_{DS} - V_{DS}^2] && \text{si } V_{GS} > V_T \text{ y } V_{DS} < V_{GS} - V_T \\
 I_{DS} &= k (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) && \text{si } V_{GS} > V_T \text{ y } V_{DS} \geq V_{GS} - V_T
 \end{aligned}$$

El parámetro k depende del proceso de fabricación y la geometría del dispositivo:

$$K = \frac{1}{2} \mu C_{ox} \left(\frac{W}{L}\right)$$

$$V_T = V_{T0} + \gamma [\sqrt{2 \phi_f + V_{SB}} - \sqrt{2 \phi_f}]$$

Los parámetros W y L definen las dimensiones del dispositivo, Cox es la capacitancia en la región de Puerta y μ la movilidad de los portadores en el canal. El producto μ Cox se denomina kp, coeficiente de transconductancia. VT es el valor de la tensión umbral. Es positiva para un MOSFET de canal N de acumulación y negativa para un MOSFET de canal N de vaciamiento. El parámetro λ es la modulación de la longitud del canal y representa la influencia de la tensión VDS sobre la corriente de Drenador. Los parámetros γ y φf representan el efecto Body (sustrato) y el potencial superficial, respectivamente.

La Tabla 6.2 muestra un listado parcial de los parámetros SPICE del MOSFET.

**Tabla 6.1: Parámetros básicos del JFET**

Parámetro	Significado	Unidad	Valor predefinido
kp	Coeficiente de transconductancia (μ Cox)	A/V <sup>2</sup>	20μ
Vto	Tensión umbral Vto	V	0
Lambda	Modulación del canal λ	V <sup>-1</sup>	0
Gamma	Parámetro de Efecto Body	V <sup>-1/2</sup>	0
RD	Resistencia óhmica de drenador	Ω	0
RS	Resistencia óhmica de fuente	Ω	0

En SPICE la sentencia que representa al modelo del transistor MOSFET diferencia si se trata de un transistor de canal N o de canal P y se expresa, respectivamente, por:

**.MODEL MNOMBRE NMOS(P1=Val1 P2=Val2 ... PN=ValN)**

**.MODEL MNOMBRE PMOS(P1=Val1 P2=Val2 ... PN=ValN)**

MNOMBRE es el nombre del dispositivo asignado en el modelo. La letra M indica el tipo de dispositivo, transistor MOFSET en este caso. Pi representa el nombre del parámetro y Vali el valor asignado al mismo. En un circuito la descripción del dispositivo se realiza por:

**M<nombre> <drenador> <puerta> <fuente> <sustrato> <MNOMBRE> [(área) valor]**

Como ejemplo, la siguiente sentencia describe un MOSFET M2 denominado MOS1 de canal N con el sustrato conectado al terminal de fuente y su geometría dada por L y W.

**M2 5 4 8 8 MOS1 L= 20u W= 8u  
.model MOS1 NMOS (kp=20u Vto=+2V lambda=0)**

En cambio la sentencia que sigue describe el MOSFET llamado M11 conectado entre los nodos 2, 5 y tierra pero corresponde a un dispositivo comercial (IRF2807) cuyos parámetros se encuentran en la librería de componentes:

**M11 2 5 0 0 IRF2807**

En la Figura 6.25 se muestra el circuito equivalente de pequeña señal que permite linealizar la operación del dispositivo alrededor del punto de operación para corriente continua.

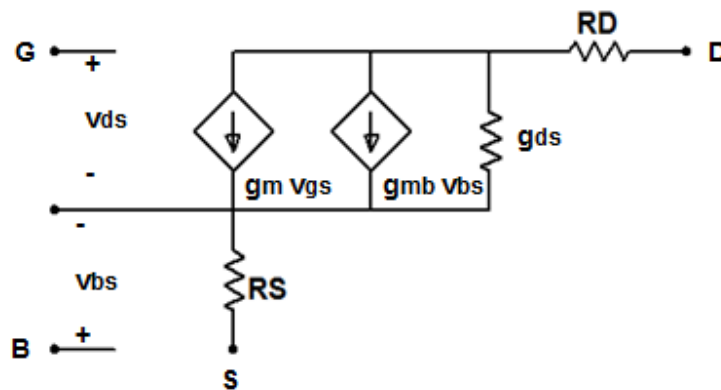


Figura 6.25: Modelo de pequeña señal de un MOSFET

El modelo consta de una fuente de corriente controlada por la tensión  $v_{gs}$ , cuyo valor depende de la transconductancia  $g_m$  y una fuente de corriente controlada por tensión  $v_{bs}$  cuyo valor depende de una transconductancia  $g_{mb}$ . La transconductancia  $g_m$  se define por:

$$g_m = \left. \frac{\partial i_D}{\partial v_{GS}} \right|_{OP}$$

La transconductancia  $g_{mb}$ :

$$g_{mb} = \left. \frac{\partial i_D}{\partial v_{BS}} \right|_{OP}$$

Para tener en cuenta la modulación del canal se define la conductancia  $g_{ds}$  que puede definirse:

$$g_{ds} = \left. \frac{\partial i_D}{\partial v_{DS}} \right|_{OP} \cong \lambda I_{DS}$$

## Curvas características de salida y de transferencia del MOSFET

El circuito de la Figura 6.26 permite obtener la característica de salida del transistor MOSFET 2N7002 que se encuentra en la librería de componentes. Se realiza un análisis DC Sweep variando VGG desde 2 V hasta 10 V con un paso de 2 V. La fuente VDD se varía entre 0 y 10 V con un paso de 2 V. La Figura 6.27 muestra el resultado de la simulación.

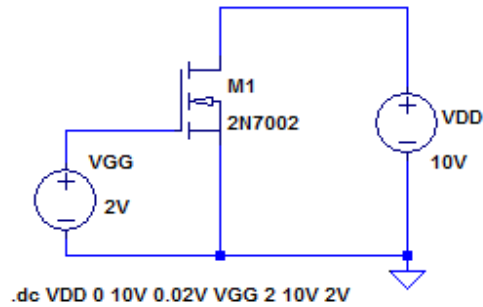


Figura 6.26: Circuito de análisis de la característica de salida

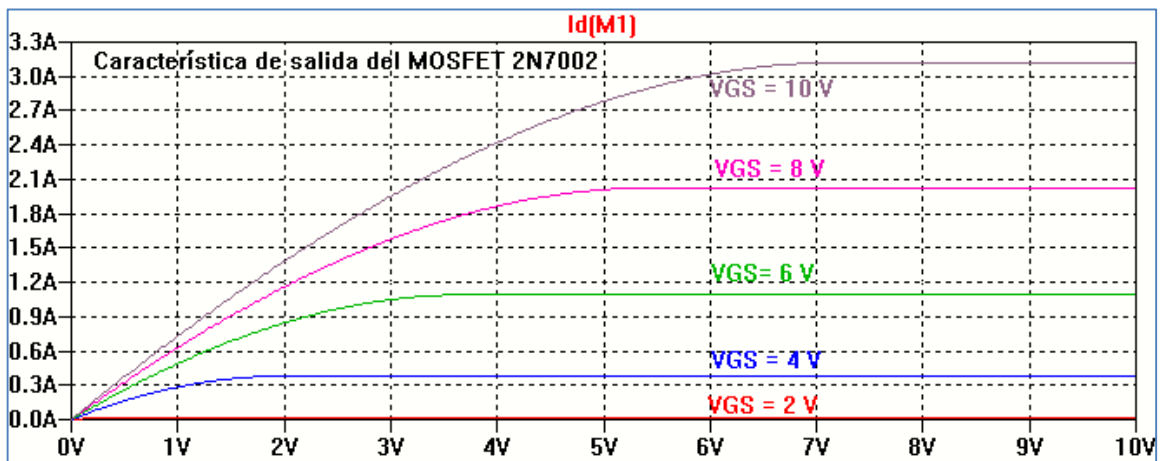


Figura 6.27: Característica de salida del MOSFET 2N7002

La Figura 6.28 muestra el circuito para graficar la característica de transferencia.

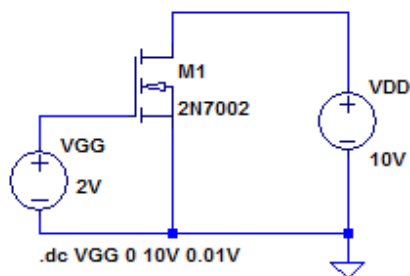


Figura 6.28: Circuito de análisis de la característica de transferencia

Para simular la característica de transferencia del MOSFET 2N7002 se ha realizado un análisis DC Sweep polarizando el MOSFET en la región de saturación.

La Figura 6.29 muestra la curva de transferencia resultado de la simulación.

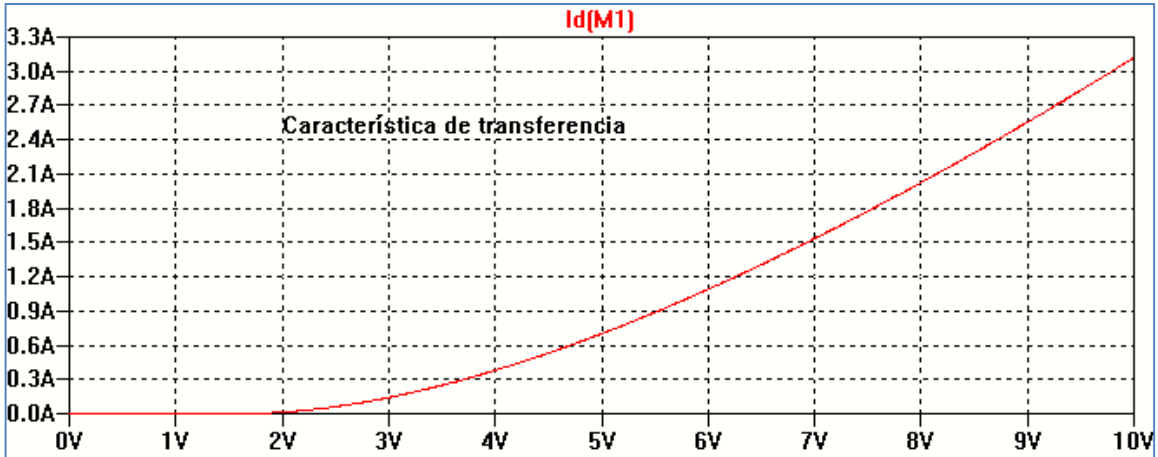


Figura 6.29: Característica de transferencia del MOSFET 2N7002

En la base de datos de componentes de LTspice XVII encontramos MOSFET de acumulación. Podemos representar un MOSFET de vaciamiento utilizando el modelo genérico de un transistor MOSFET de canal N al cual se le asigna una tensión umbral de valor negativo.

Para el transistor MOSFET en modo de agotamiento utilizamos la sentencia `.model` para indicar el valor de la tensión umbral  $V_{to}$ . La Figura 6.30 muestra un ejemplo para graficar la característica de transferencia de un NMOS para el cual se ha elegido  $V_{to} = -3$  V. La Figura 6.31 muestra el resultado de la simulación.

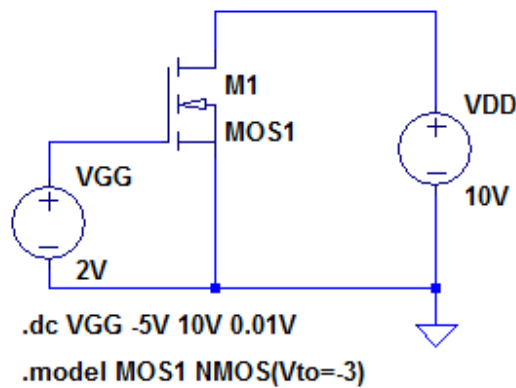


Figura 6.30: Circuito para analizar la característica de transferencia de un MOSFET de agotamiento

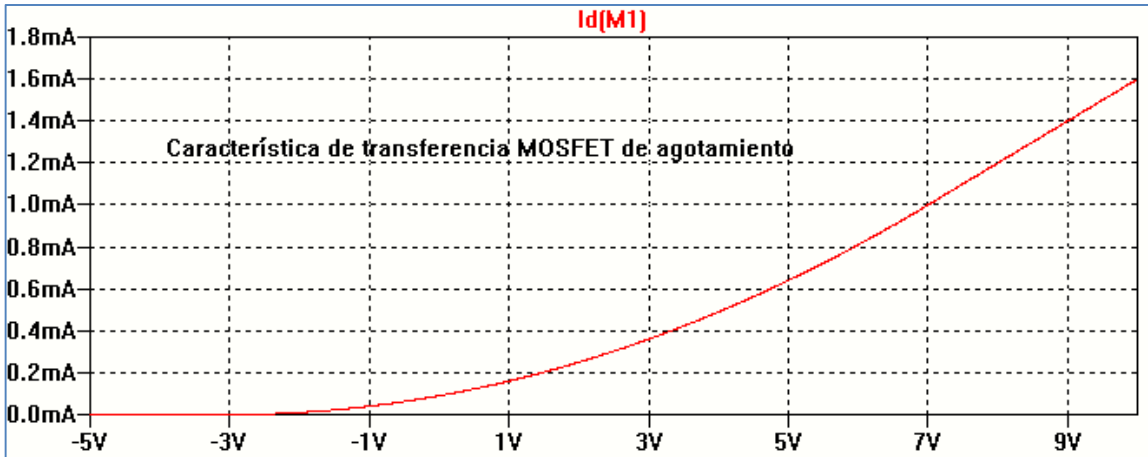


Figura 6.31: Característica de transferencia de un MOSFET de agotamiento

La Figura 6.32 muestra el circuito para graficar la característica de salida, en tanto que en la Figura 6.33 se visualiza el resultado de la simulación.

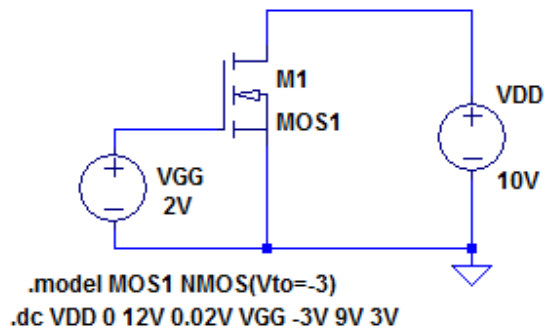


Figura 6.32: Circuito para analizar la característica de salida

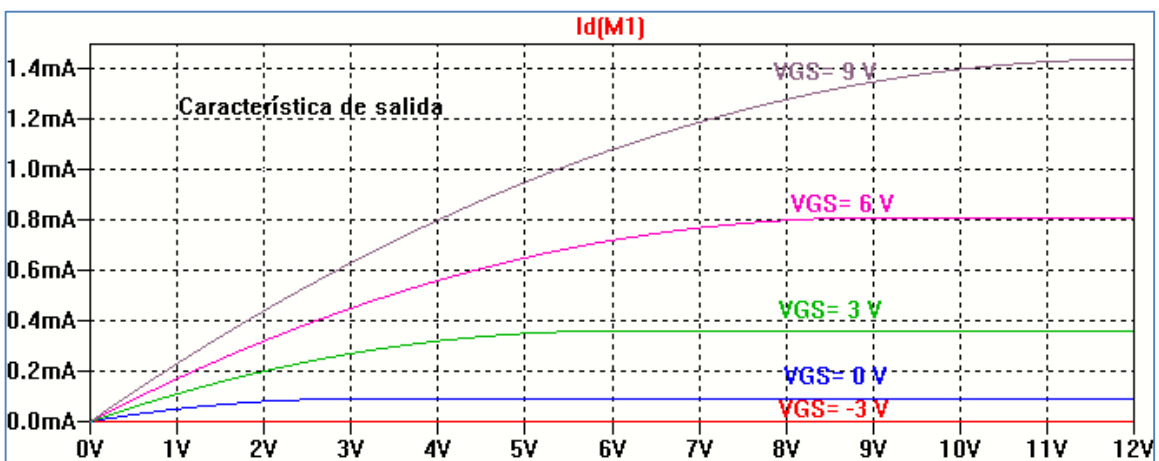


Figura 6.33: Característica de salida

## MOSFET en circuitos lógicos

El transistor MOSFET tiene múltiples usos como dispositivo de conmutación. Si la tensión aplicada a la Puerta es menor a la tensión umbral  $V_T$  el dispositivo estará cortado. Cuando la tensión aplicada es mayor a la tensión umbral el dispositivo conmutará a conducción. Este comportamiento permite utilizarlo en circuitos digitales.

El inversor es el circuito básico de los circuitos lógicos. La Figura 6.34 muestra el circuito más simple: inversor NMOS con carga resistiva. Si se realiza un gráfico de la tensión de salida en función de la tensión de entrada, característica de transferencia, se observa el comportamiento del circuito como inversor. Para ello se efectúa la simulación realizando un barrido lineal de la tensión aplicada a la Puerta (.DC Sweep) en el rango 0- 5 V y se visualiza la tensión  $V_o$  sobre el drenador del NMOS. El resultado de la simulación se muestra en la Figura 6.35

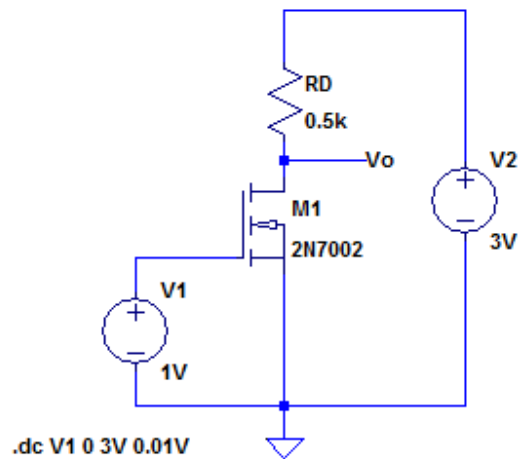


Figura 6.34: Inversor NMOS con carga resistiva

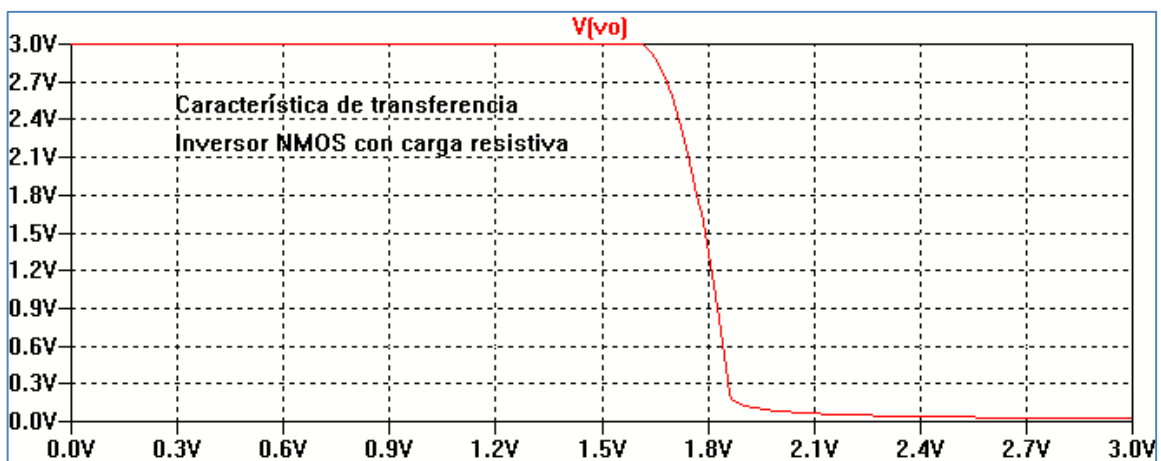


Figura 6.35: Característica de transferencia del inversor NMOS



El comportamiento del inversor NMOS con carga resistiva depende del valor de ésta. Para analizar este comportamiento se utiliza el análisis paramétrico. Al resistor de carga le colocamos un valor genérico entre llaves {valor}, y realizamos una simulación para un listado de valores. La Figura 6.36 muestra el esquema de conexión y las sentencias necesarias para realizar el análisis.

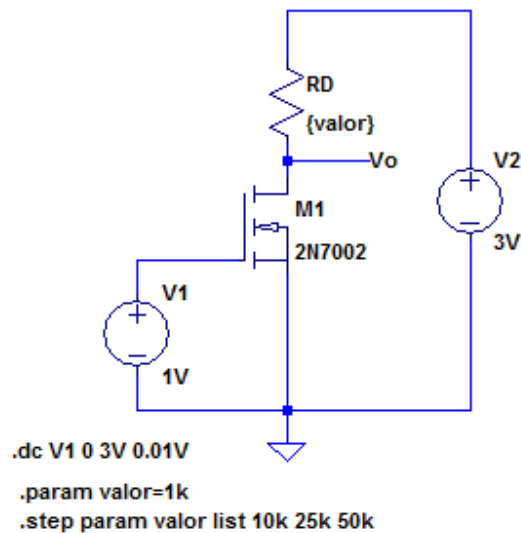


Figura 6.36: Esquema para análisis paramétrico

La Figura 6.37 muestra el resultado de la simulación. Como se observa la característica de transferencia depende de la resistencia de carga, comportándose mejor como inversor a valores más elevados de la carga. Esta condición está limitada en un circuito integrado porque un valor elevado de resistencia ocupa gran área y compromete el consumo de energía.

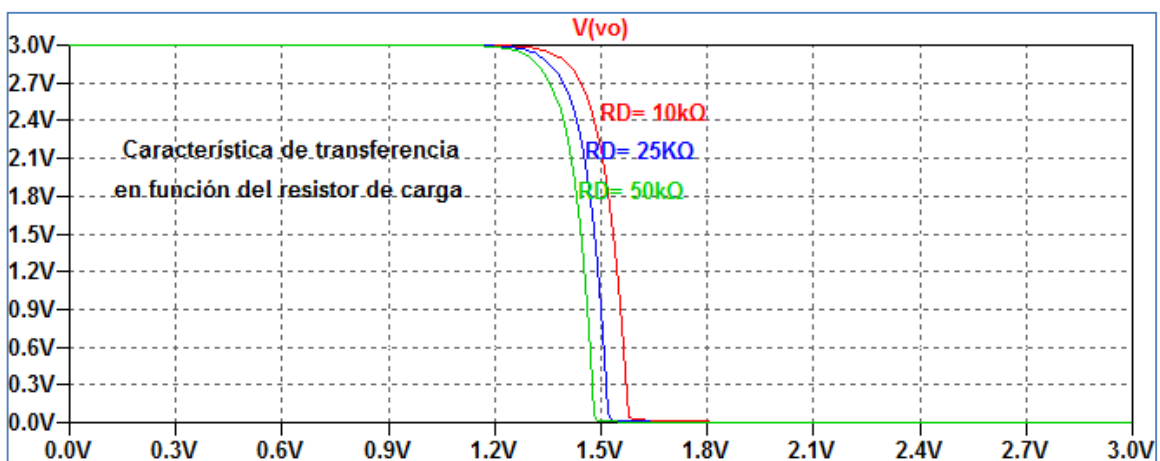


Figura 6.37: Característica de transferencia en función del resistor de carga

Una solución para reemplazar el resistor de carga es usar dispositivos MOSFET como carga reemplazando al resistor de Drenador RD. El esquema de la Figura 6.38 representa un MOSFET utilizado como carga activa.

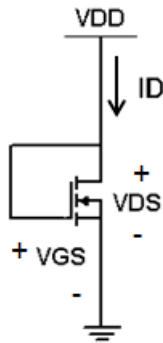


Figura 6.38: Conexión de un MOSFET como carga activa

La Figura 6.39 muestra un ejemplo en el cual se ha tomado como carga un transistor NMOS genérico con una tensión umbral  $V_{to}=0.5$  V. La Figura 6.40 muestra la característica de transferencia resultado de la simulación.

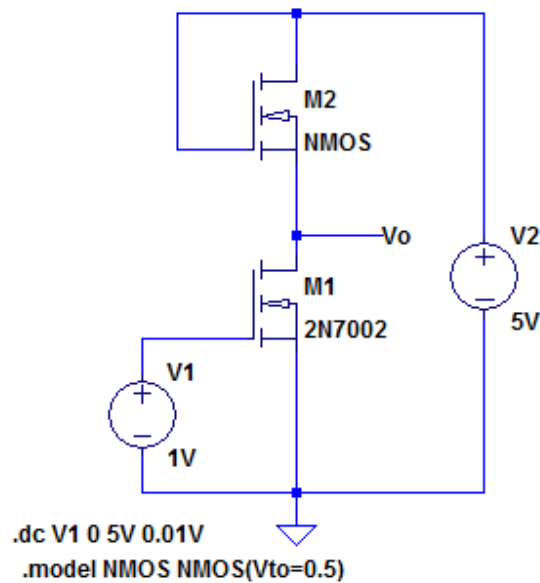


Figura 6.39: Circuito de análisis del inversor NMOS con carga activa

Cuando se utiliza un transistor NMOS en modo de acumulación la tensión máxima de salida, que se corresponde con el valor de 1 lógico, no llega al valor de VDD, sino a un valor menor que depende de la tensión umbral  $V_{toL}$  del transistor NMOS usado como carga activa:

$$v_{om\acute{a}x} = VDD - V_{toL}$$

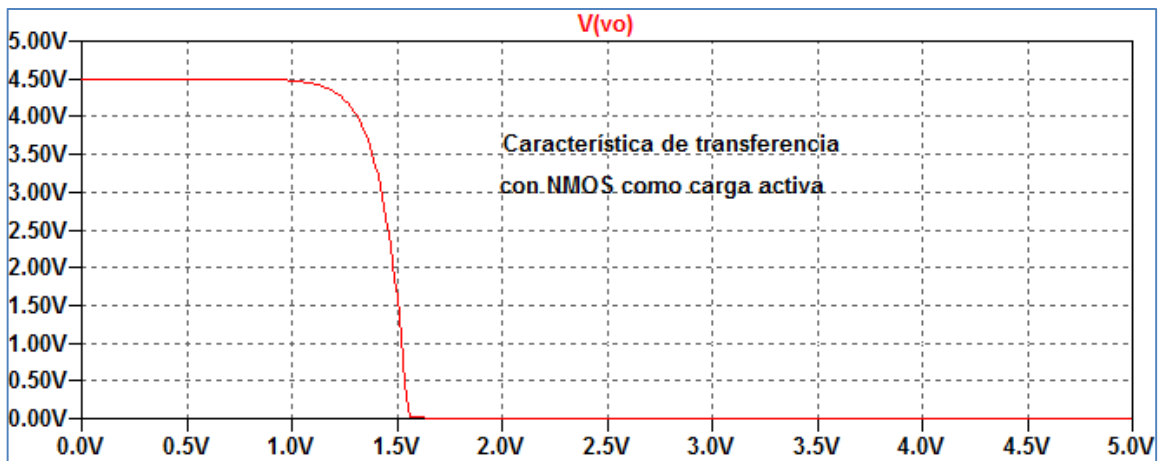


Figura 6.40: Característica de transferencia

La Figura 6.41 muestra un circuito que permite analizar la dependencia de la tensión de salida con la tensión umbral del transistor usado como carga activa. En la Figura 6.42 se visualiza el resultado de la simulación.

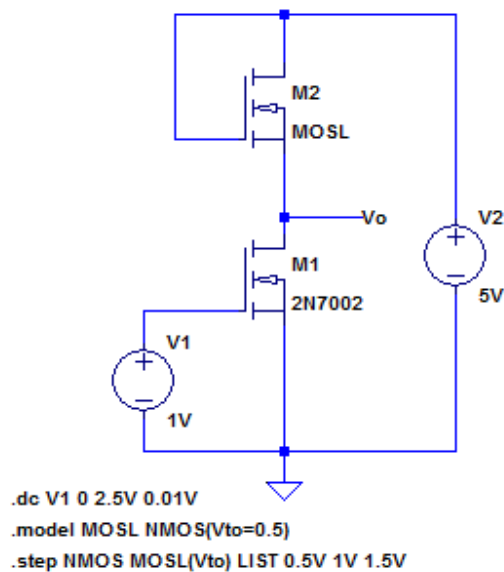


Figura 6.41: Circuito de análisis del inversor NMOS con carga activa

Además de la dependencia anterior otro problema del inversor NMOS con carga activa de acumulación es que para que el nivel de salida sea lo suficientemente bajo (0 lógico) debe haber una diferencia importante de tamaño entre el transistor M1 (excitador) y M2 (carga). Dado que el tamaño del transistor M2 no puede reducirse lo suficiente, es importante el consumo de potencia del inversor por lo cual debe encontrarse otra solución.

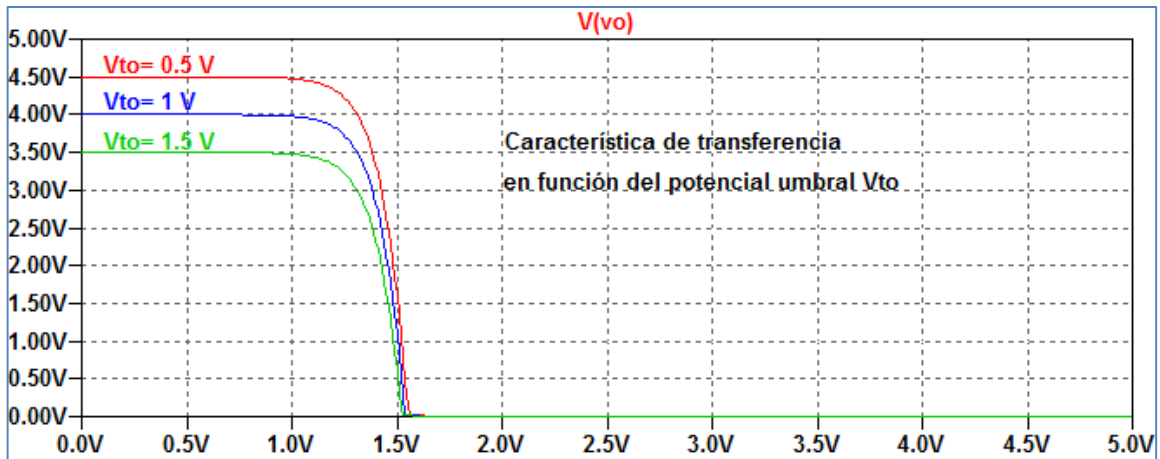


Figura 6.42: Resultado de la simulación

En un inversor NMOS puede usarse como carga activa un transistor MOSFET en modo de agotamiento, Figura 6.43.

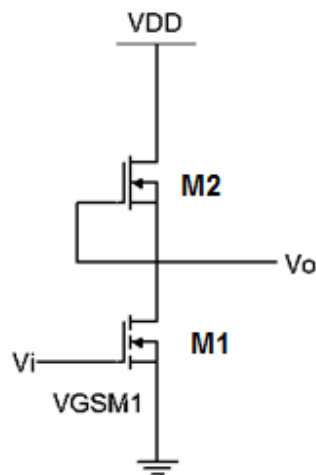


Figura 6.43: Inversor NMOS con carga activa en modo de agotamiento

Para esta configuración en la carga activa M2 los terminales de puerta y fuente se conectan entre sí, manteniendo como transistor excitador M1 un dispositivo de acumulación.

La Figura 6.44 muestra el circuito para encontrar la característica de transferencia del inversor usando como carga un transistor NMOS en modo de agotamiento, y la Figura 6.45 el resultado de la simulación. En el circuito si bien el símbolo esquemático de M2 es de tipo de acumulación se ha fijado el valor de  $V_{to}$  para que se comporte del tipo de vaciamiento.

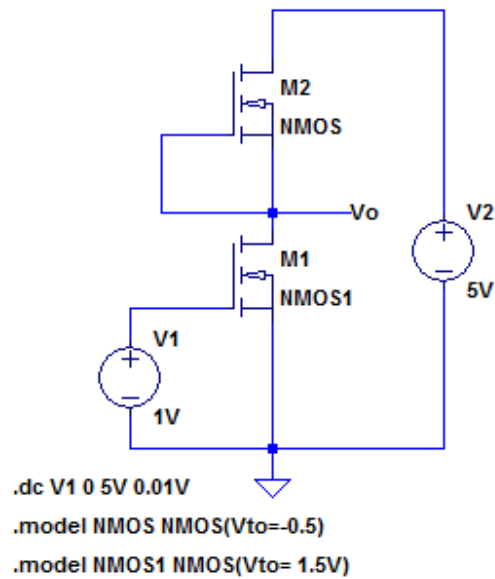


Figura 6.44: Circuito de inversor NMOS con carga activa en modo de vaciamiento

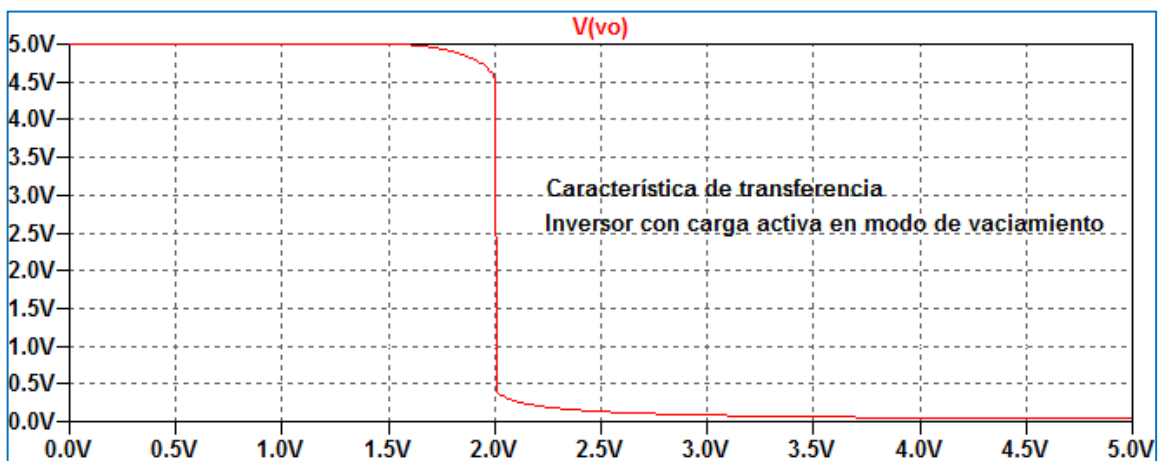


Figura 6.45: Resultado de la simulación

## Inversor CMOS

Los transistores MOSFET complementarios conocidos como CMOS están formados por un transistor MOSFET de canal N y un transistor MOSFET de canal P formados durante el mismo proceso de fabricación. Poseen como ventaja una muy pequeña pérdida de potencia y tamaño reducido por lo que son muy adecuados para circuitos integrados con elevada escala de integración.

En la Figura 6.46 se muestra el esquema circuital de un inversor CMOS. Las compuertas de los transistores N y P se conectan juntas formando la entrada y los terminales de Drenador se conectan juntos formando la salida. Los dos dispositivos funcionan en modo de acumulación.

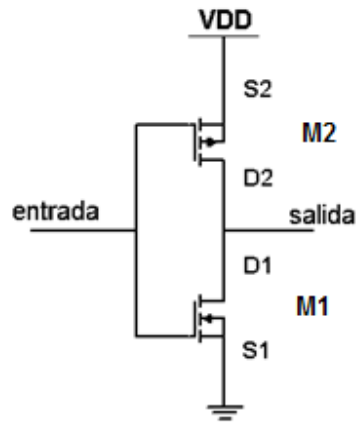


Figura 6.46: Esquema de inversor CMOS

Idealmente, el inversor CMOS tiene una corriente nula en cualquiera de los dos estados por lo que también será nulo el consumo de potencia. Una pequeña corriente se produce durante la transición de un estado a otro, intervalo durante el cual se produce el consumo de energía. Se puede demostrar que la potencia es proporcional a  $VDD^2$ , por lo cual se tiende a utilizar el menor valor de alimentación posible.

La Figura 6.47 muestra un circuito inversor CMOS alimentado por un pulso de tensión.

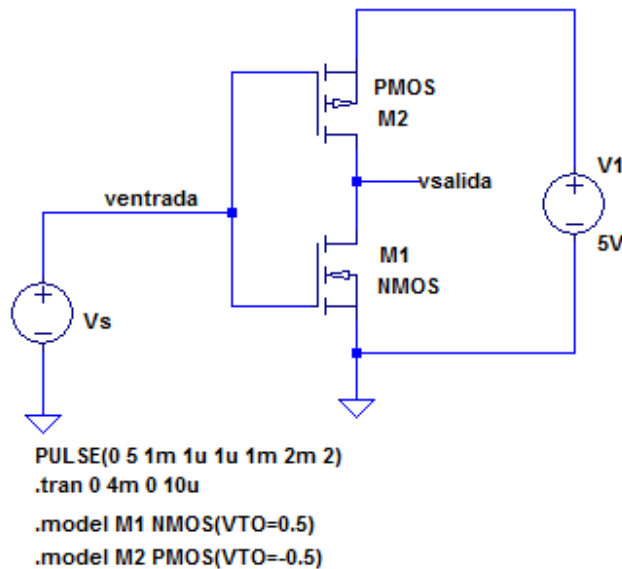


Figura 6.47: Circuito para análisis de inversor CMOS

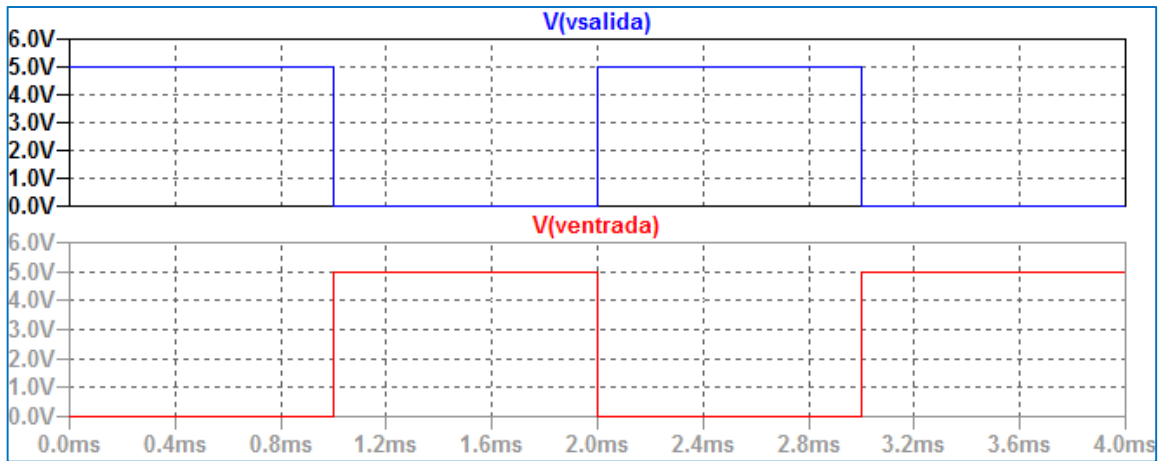


Figura 6.48: Comprobación del circuito como inversor

# Bibliografía

- Boylestad R., Nashelsky L (2009). Electrónica: Teoría de circuitos y dispositivos electrónicos, Prentice Hall.
- Espí López J., Camps Vall G., Muñoz Marí J. (2006), Electrónica analógica. Problemas y cuestiones, Prentice Hall.
- Floyd T. (2008). Dispositivos Electrónicos, Pearson Educación, 8ava. Edición.
- Hambley A (2006), Electrónica, Prentice Hall, 2da. Edición.
- Keown J. (1993), Pspice and circuit analysis, Mcmillan Publishing Company.
- LTSpiceXVII, <http://www.linear.com/designtools/software/>
- Malvino A., Bates D. (2007), Principios de electrónica, McGraw-Hill, 7ma. Edición.
- Neamen D. (1997), Análisis y diseño de circuitos electrónicos, Volumen 1, McGraw-Hill.
- Neamen D. (1997), Análisis y diseño de circuitos electrónicos, Volumen 2, McGraw-Hill.
- Rashid M., Rashid H. (2006). SPICE for power electronics and electric power, Taylor & Francis Group.
- Sedra A., Gordon R. (1997). SPICE, Oxford University Press.
- Singh J. (1997). Dispositivos Semiconductores, McGraw – Hill, 1era. Edición en español.
- Tuinenga P. (1988). SPICE. A guide to circuit simulation and analysis using Pspice, Prentice Hall.



## La autora

### **González, Mónica Liliana**

Posee título de grado de Ingeniero en Telecomunicaciones de la Facultad de Ingeniería de la Universidad Nacional de La Plata y posgrado de Especialista en Docencia en Entornos Virtuales en Nivel Superior en la Universidad Nacional de Quilmes. Ha realizado su actividad en temas de interés en Microelectrónica y Educación en Ingeniería. Finalizó un posgrado en Docencia Universitaria en la UNLP. Actualmente, se encuentra concluyendo una Maestría en Tecnología Informática aplicada en Educación en la Facultad de Informática de la Universidad Nacional de La Plata. Es Profesora Adjunta en las cátedras Dispositivos Electrónicos A y B (Facultad de Ingeniería, UNLP) y en las cátedras Teoría de circuitos y Electrónica Analógica I en la Universidad Nacional de Quilmes. Participa en actividades de extensión universitaria en la UIDET UNITEC (Unidad de Investigación, Desarrollo, Extensión y Transferencia para la Calidad de la Educación en Ingeniería con orientación al uso de TIC) en la Facultad de Ingeniería, UNLP. Ha publicado en la colección libros de cátedra el texto Dispositivos Electrónicos.

González, Mónica Liliana

LTspice: análisis de circuitos y dispositivos electrónicos / Mónica Liliana González. - 1a ed. -  
La Plata: Universidad Nacional de La Plata; La Plata: EDULP, 2018.

Libro digital, PDF - (Libros de cátedra)

Archivo Digital: descarga y online  
ISBN 978-950-34-1676-1

1. Software Libre. I. Título.  
CDD 004.2

Diseño de tapa: Dirección de Comunicación Visual de la UNLP

Universidad Nacional de La Plata – Editorial de la Universidad de La Plata  
47 N.º 380 / La Plata B1900AJP / Buenos Aires, Argentina  
+54 221 427 3992 / 427 4898  
edulp.editorial@gmail.com  
www.editorial.unlp.edu.ar

Eduulp integra la Red de Editoriales Universitarias Nacionales (REUN)

Primera edición, 2018  
ISBN 978-950-34-1676-1  
© 2018 - Eduulp

**e**  
**exactas**

 **Editorial**  
de la Universidad  
de La Plata



**UNIVERSIDAD  
NACIONAL  
DE LA PLATA**